

厦门国科安芯科技有限公司

ASP3605 数据手册

15V、5A 同步降压调节器

目录

1 简介	1
1.1 描述	1
1.2 主要特征	1
1.3 产品系列	1
1.4 典型应用	2
1.5 应用场景	2
2 引脚功能	3
2.1 引脚排布	3
2.2 引脚功能	3
3 特征值	5
3.1 绝对最大额定参数	5
3.2 电特性	5
3.3 典型性能特征	7
4 应用	9
4.1 主控制回路	9
4.2 INTVCC 调节器	9
4.3 V_{IN} 过电压保护	10
4.4 PV_{IN}/SV_{IN} 电压差	10
4.5 输出电压编程	10
4.6 编程开关频率	10
4.7 输出电压跟踪和软启动	10
4.8 输出功率	11
4.9 多相操作	11
4.10 内部/外部 COMP 补偿	11
4.11 最小开启/关断时间的考虑	11
4.12 C_{IN} 和 C_{OUT} 选择	12
4.13 输入输出电容	13
4.14 电感选型	13
4.15 瞬态响应	14
4.16 效率	15
4.17 散热	16
4.18 电路板布局考虑	16
4.19 设计示例	17
4.20 DCM 与 FCCM	17
4.21 RUN 使能引脚	17
5 功能框图	18
6 典型应用	19
7 封装	20

1 简介

1.1 描述

ASP3605 是一款高效同步降压调节器。支持多个 ASP3605 调节器异相运行，同时使用最小的输入和输出电容。该芯片的输入电压范围为 4V 至 15V，适用于双锂离子电池输入以及 12V 或 5V 负载端电源应用。

工作频率可通过外部电阻器从 800kHz 到 4MHz 进行编程。高频能力允许使用小型表贴电感器。PHMODE 引脚允许用户控制输出时钟信号相位。两个内部锁相回路同步内部振荡器到外部时钟，保证调节器准时并锁定时钟。

1.2 主要特征

最高效率：94%

输出电流：5A

V_{IN} 范围：4V 至 15V

集成功率 N 沟道 MOSFET

可调频率：800kHz 至 4MHz

多相操作：最多支持 12 相级联

输出跟踪

0.6V 参考精度：±1%

纹波：典型值小于 6.5mV

电流控制模式，具有良好的负载、线性调整率

车规认证：AEC-Q100 Grade1

采用软错误防护技术

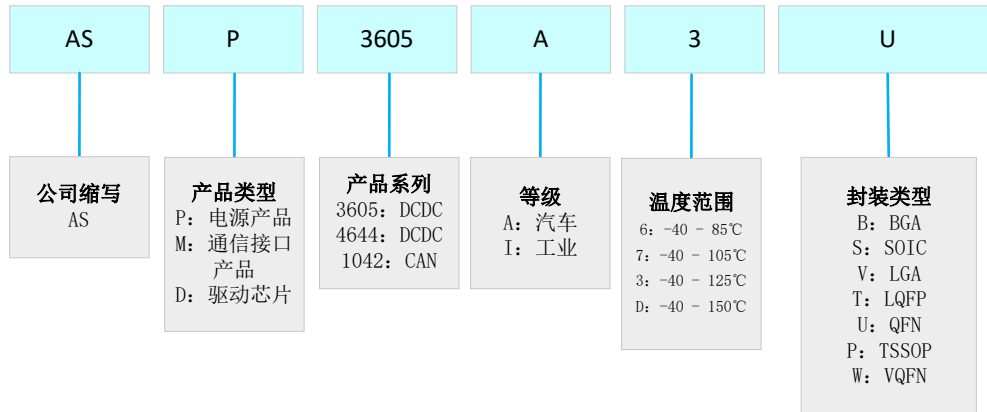
封装：QFN24 (4mm×4mm)

1.3 产品系列

芯片型号如下：

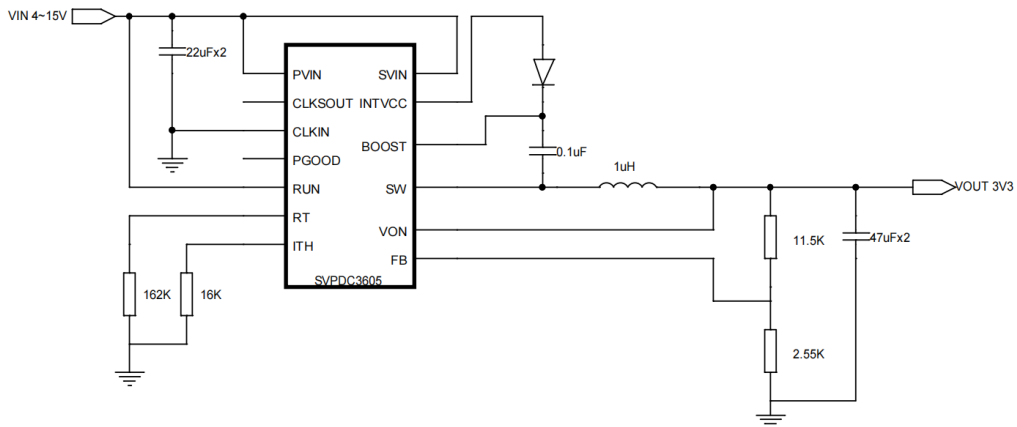
芯片类型	芯片型号	等级	封装	备注
电源芯片	ASP3605A3U	汽车级	QFN24	
电源芯片	ASP3605I6U	工业级	QFN24	

芯片命名规则



1.4 典型应用

高效 1MHz、5A 降压调节器方案简图

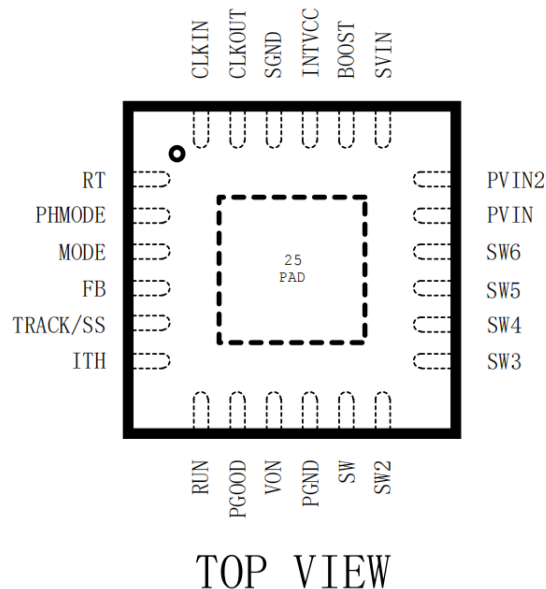


1.5 应用场景

- 负载端电源
- 便携式仪器
- 分布式电力系统
- 电池供电设备

2 引脚功能

2.1 引脚排布



2.2 引脚功能

RT (Pin 1):振荡器频率编程引脚。可通过 RT 连接外部电阻（40k~200k）来设置工作频率（800kHz~4MHz）。如果使用外部时钟来设定工作频率，那么外部时钟的频率需要在 RT 电阻设定频率的 $\pm 30\%$ ，确保内部 PLL 频率可以锁定。

PHMODE (Pin 2):相位控制输入引脚。确定内部振荡器和 CLKOUT 之间的相位关系。将其连接至 INTVCC，相位差为 180° ；将其连接到 SGND，相位差为 120° ，将其连接于 INTVCC/2，相位差为 90° 。

MODE (Pin 3):工作模式控制引脚。将此引脚连接到 INTVCC 可以实现在输出负载下强制连续同步操作。将其连接到 SGND 可以实现轻载下的不连续模式操作。不要使此引脚悬空。

FB (Pin 4):输出反馈电压。误差放大器的输入，用于将反馈电压与内部 0.6V 参考电压进行比较。该引脚通常连接到控制输出电压的电阻分压节点处。

TRACK/SS (Pin 5):输出跟踪和软启动引脚，便于用户控制输出电压的上升时间。这个引脚上的电压低于 0.6V 时，会绕过内部误差放大器的基准电压，使 FB 引脚电压跟随 TRACK 引脚电压。该引脚电压在 0.6V 以上时，跟踪功能会停止，内部的基准电压会重新恢复对误差放大器的控制。这个引脚会从 INTVCC 获取到 $2\mu\text{A}$ 的上拉电流，因此，在此处放置电容可实现软启动功能。

COMP (Pin 6):误差放大器的输出以及开关稳压器的补偿点。电流比较器的阈值与该电压呈线性，正常范围为 0.3V~1.8V。通过将此引脚连接到 INTVCC，可以激活内部的补偿，配置输出电压。在 $I_{\text{OUT}}=0$ 时， V_{OUT} 将提高到比设定值高 1.5%，

而在 $I_{OUT}=5A$ 时, V_{OUT} 将降低 1.5%。

RUN (Pin 7):使能控制引脚。将 RUN 与 $\geq 1.2V$ 的电压相连, 启动芯片工作。当其连接至 $\leq 1.1V$ 电压, 终止芯片工作。

PGOOD (Pin 8):检测输出电压是否正常的引脚。当 FB 引脚上的电压不在内部 $0.6V$ 参考 $\pm 10\%$ 范围内时, PGOOD 将被拉至地。

V_{ON} (Pin 9):控制导通时间的电压输入引脚。为导通时间比较器设置电压跳变阈值, 可以控制功率 MOSFET 的导通时间。将该引脚连接在输出电压上, 使导通时间与 V_{OUT} 成正比, 并在不同的 V_{OUT} 下保持开关频率恒定。但是, 当 $V_{ON} < 0.6V$ 或 $> 6V$ 时, 开关频率将不再保持恒定。

PGND (Pin 10, Pin 25):电源地。内部功率 MOSFET 的地。将此引脚与输入电容器和输出电容器的负极相连接。暴露的焊盘应焊接到 PCB 地端, 以确保良好的电接触, 符合额定热性能。

SW (Pins 11 to 16):连接到外部电感的开关节点引脚。SW 的电压范围: 二极管对地的电压降至 PV_{IN} 。

PV_{IN} (Pins 17, 18):功率电源输入引脚。功率 MOSFET 的输入电压。

SV_{IN} (Pin 19):电源输入引脚。给内部输出 $3.3V$ 的线性稳压器提供输入电压, 在 SV_{IN} 和 PV_{IN} 之间连接一个 (1Ω 至 10Ω) 电阻, 并用 $0.1\mu F$ 电容旁路到 GND。

BOOST (Pin 20):内部功率 MOSFET 的升压浮动驱动器电源。

INTVCC (Pin 21):内部 $3.3V$ 稳压器输出。该电压为内部电源驱动器和控制电路供电。为了实现解耦, 建议使用至少 $1\mu F$ 的低 ESR 陶瓷电容器将此引脚与地连接。

SGND (Pin 22):接地引脚。

CLKOUT (Pin 23):多相运行时的时钟输出信号引脚。CLKOUT 相对于 CLKIN 的相位模式会根据 PHMODE 引脚的状态确定。CLKOUT 的振幅介于 INTVCC 和 GND 之间。

CLKIN (Pin 24):相位检测器的外部同步输入引脚。该引脚内部连接至具有 $20k$ 欧姆阻值的 SGND。锁相环将促使顶部功率 NMOS 的导通信号与 CLKIN 信号的上升沿保持同步。

3 特征值

3.1 绝对最大额定参数

PV_{IN}, SV_{IN}, SW 电压范围: $-0.3V \sim 15V$
 SW 瞬态电压范围: $-2V \sim 17.5V$
 $INTV_{CC}$ 电压范围: $-0.3V \sim 3.6V$
 $BOOST$ 电压范围: $-0.3V \sim PV_{IN} + INTV_{CC}$
 V_{ON} 电压范围: $-0.3V \sim SV_{IN}$
 RUN 电压范围: $-0.3V \sim 15V$
 $COMP, RT, CLKOUT, PGOOD$ 电压范围: $-0.3V \sim INTV_{CC}$
 $CLKIN, PHMODE, MODE$ 电压范围: $-0.3V \sim INTV_{CC}$
 $TRACK/SS, FB$ 电压范围: $-0.3V \sim INTV_{CC}$
 工作温度范围: $-40^{\circ}C \sim 125^{\circ}C$
 存储温度范围: $-65^{\circ}C \sim 125^{\circ}C$

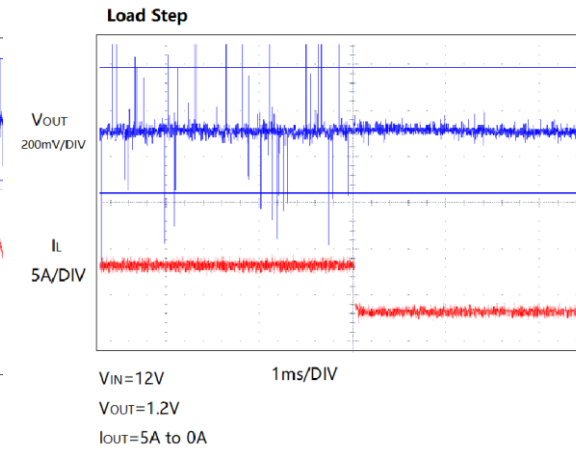
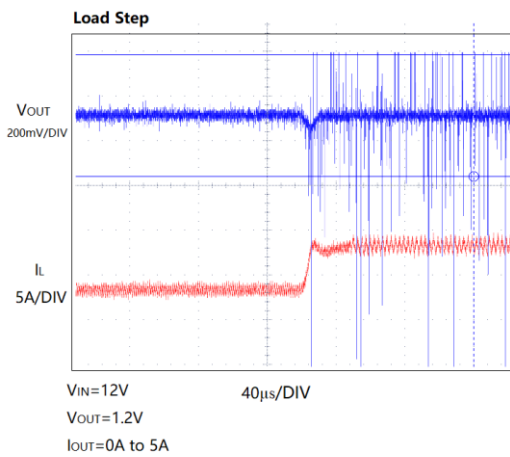
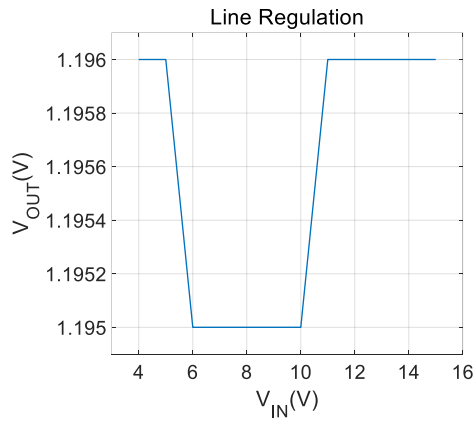
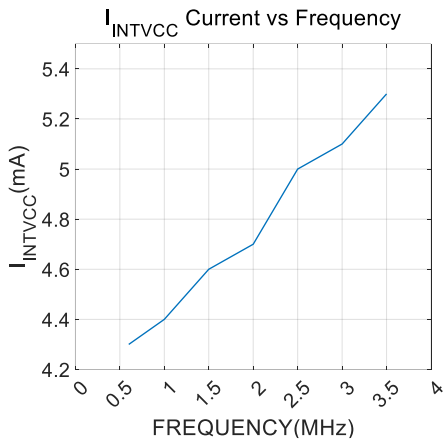
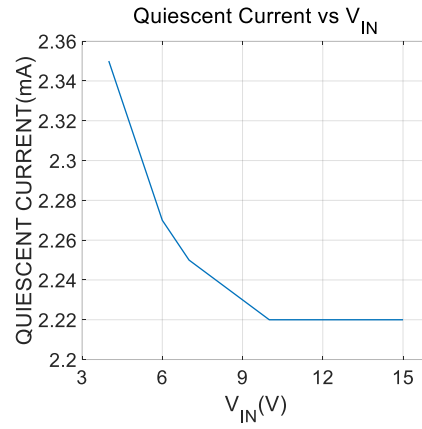
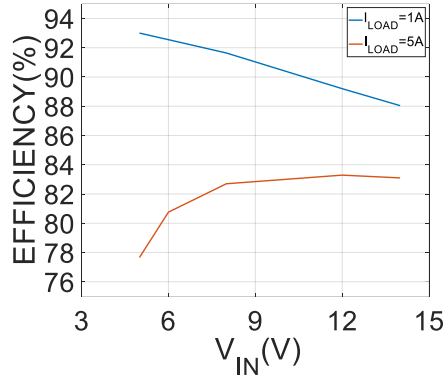
3.2 电特性

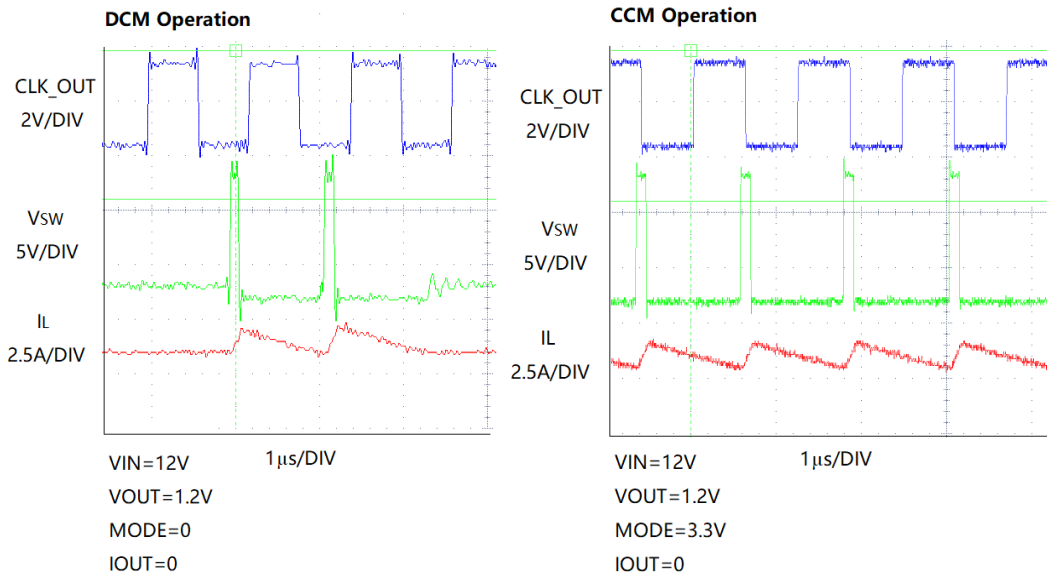
SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
P_{VIN}	输入电压范围		4		15	V
I_Q	输入直流电源 开启 关断电流	Mode = 0, RT = 162k		2 220	10	mA μA
V_{FB}	反馈参考电压	COMP = 1.2V – 40°C to 85°C COMP = 1.2V – 40°C to 125°C	0.596 0.596	0.6 0.6	0.614 0.611	V V
$\Delta V_{FB(LINE)}$	反馈电压线路调节	$V_{IN} = 4V$ to 15V, COMP = 1.2V,– 40°C to 125°C	0.01	0.08	0.3	%
$\Delta V_{FB(LOAD)}$	反馈电压负载调节	COMP = 0.8V to 1.6V, –40°C to 125°C	0.059	0.17	3.2	%
I_{LIM}	正电感器谷电流限制	$V_{FB} = 0.57V$	5	6	7.5	A

	负电感器谷电流限制			-5		A
V _{RUN}	I _Q = 2mA	RUN 上升	1.1	1.28	1.3	V
	I _Q = 400μA	RUN 上升	0.5	0.6	0.9	
ΔV _{RUN}	V _{RUN} 下降, 相对于 开启阈值			100		mV
V _{INTVCC}	内部 VCC 电压	4V < V _{IN} < 15V	3.2	3.3	3.5	V
OV	输出过电压 PGOOD 阈值	V _{FB} 上升	5	8	11	%
UV	输出欠电压 PGOOD 下限阈值	V _{FB} 下降	-13	-10	-7	%
R _{PGOOD}	PGOOD 下拉电阻	1 mA 负载		25		Ω
I _{PGOOD}	PGOOD 漏电流	0.54V < V _{FB} < 0.66V		31.6		μA
f _{OSC}	振荡器频率	RT = 162k		1		MHz
CLKIN	CLKIN 阈值			0.7		V
I _{TRACK/SS}	TRACK/SS 上拉电流			2.2	4	μA
低压满载 时输入电 流	V _{IN} = 5V, V _{OUT} = 1.2V, I _{OUT} = 4A		1.22	1.3		A
纹波噪声	V _{IN} = 12V, V _{OUT} = 1.2V, I _{OUT} = 4A, C _{out} = 47μF × 3, 20MHz 带 宽			10.95		mV

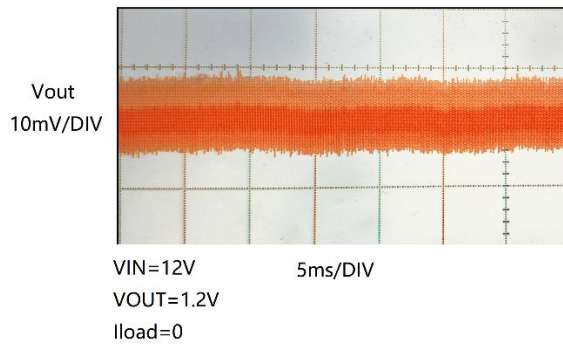
3.3 典型性能特征

Efficiency vs V_{IN} , $V_{OUT}=3.3V, F=1MHz$

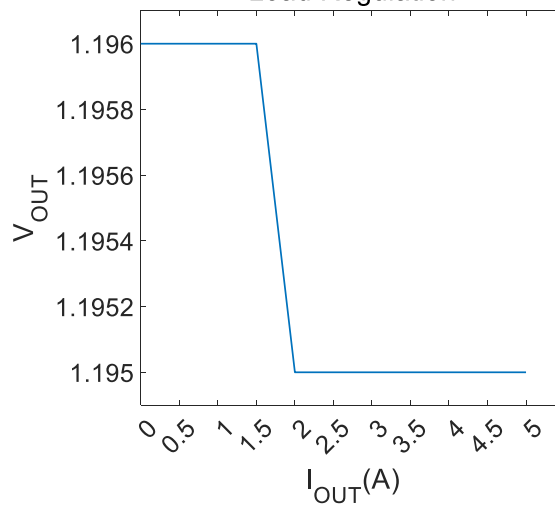




Ripple



Load Regulation



4 应用

4.1 主控制回路

ASP3605 是一款采用电流控制模式进行降压调节的芯片。其内部的顶部功率 MOSFET 的导通时间由单触发定时器 OST 控制，以固定的时间间隔导通。在顶部功率 MOSFET 关闭后，底部功率 MOSFET 将会打开，并一直保持此种状态，直至电流比较器 ICMP 输出逻辑发生跳变，然后重新启动单触发定时器并开始下一个工作周期。电感电流是通过感应底部功率 MOSFET 的 V_{DS} 的压降来确定的。误差放大器 EA 通过比较来自输出电压的反馈信号 V_{FB} 与内部 0.6V 参考电压的反馈信号来调整 COMP 电压。如果负载电流增加，则会导致反馈电压 V_{FB} 相对于内部参考电压下降。然后，COMP 电压上升，直到平均电感电流匹配负载电流，COMP 引脚电压稳定。

当电流反转比较器检测到小负载电流的工作条件，将关闭顶部与底部的功率 MOSFET，进入 DCM 工作模式，此时负载电流主要由输出电容提供，此时电感电流可降至零并变为负值，这种工作模式将持续到 COMP 电压上升至 0.6V 以上。将 MODE 引脚与 INTVCC 相接，系统将不会根据负载的大小来选择工作模式，而是强制进入 CCM 工作模式。

工作频率由 RT 引脚外接电阻的值决定，该电阻通过控制内部振荡器的电流控制系统的工作频率。如果 CLKIN 引脚上存在外部时钟信号，则内部锁相环将振荡器频率与外部时钟频率同步。另一个内部锁相环将内部振荡器的频率与开关频率进行同步，迫使功率 MOSFET 保持恒定的开启时间。

通过将 MODE 引脚连接到 INTVCC 来禁用非连续模式操作，这将强制连续同步操作，而与输出负载无关。

如果输出反馈电压 V_{FB} 的波动大于设定值范围的 $\pm 10\%$ ，过压和欠压比较器将 PGOOD 输出拉低。除了在启动时 TRACK 引脚上升至 0.6V 的这段时间，在过压和欠压的工作条件下，系统必须进行连续工作。

如果输出短路到地，则反向限流，底部功率 MOSFET 上的最大感测电压被降低到原始值的大约 40%，进而减小电感谷电流。

RUN 引脚拉到地将关闭功率 MOSFET 及其大部分内部控制电路，迫使 ASP3605 进入关闭状态。将 RUN 引脚置于 0.7V 以上时，仅打开内部基准，同时仍保持功率 MOSFET 关闭。当 RUN 引脚电压大于 1.2V 时，芯片开始工作。

4.2 INTVCC 调节器

内部低压差稳压器 (LDO) 负责产生 3.3V 电源，用于驱动和内部偏置电路的供电。INTVCC 能够提供高达 100mA 的 RMS 电流，必须使用至少 $1\mu\text{F}$ 的陶瓷电容器旁路到地。良好的旁路可以保证功率 MOSFET 栅极驱动电路输出大瞬态电流。高输入电压和高开关频率的应用需要 LDO 提供更高的功耗，因此芯片的温度也会相应的增加。不建议将负载连接到 INTVCC 引脚，因为这会进一步推动 LDO 进入其 RMS 电流额定值，并增加功耗和芯片的温度。

4.3 V_{IN} 过电压保护

为了保护内部功率 MOSFET 器件免受瞬态电压尖峰的影响，ASP3605 持续监测 V_{IN} 引脚的过电压情况。当 V_{IN} ≥ 17V 时，稳压器将关闭两个功率 MOSFET 以暂停工作。当 V_{IN} ≤ 15V 时，稳压器会立即恢复正常工作。在退出过电压条件时，稳压器不会执行软启动功能。

4.4 PV_{IN}/SV_{IN} 电压差

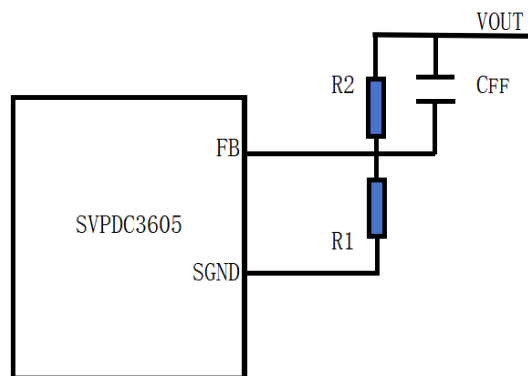
SV_{IN} 应该通过 1Ω~10Ω 以及 0.1μF 组成的低通滤波器连接到 PV_{IN}。对于 PV_{IN} 和 SV_{IN} 连接不同电压的应用，虽然输出电压受控，但内部功率 MOSFET 的开启时间将会偏移正常值。如果 SV_{IN} 与 PV_{IN} 相差超过 PV_{IN} 电压的 50%，则由此产生的开关频率将偏离 RT 电阻编程的频率或外部时钟同步频率。可以通过调整 RT 的电阻值使开关频率返回原有的期望值。也可以通过将 V_{ON} 引脚连接到与 V_{OUT} 不同的电压上，以抵消 V_{IN} 差分器的偏移量。

在这种应用中，为了使开关频率正常，可以相应地调整 RT 电阻值。另外，更好的解决方案是将 V_{ON} 引脚连接在与 V_{OUT} 不同的电压上，以抵消 V_{IN} 的偏移。例如，如果 SV_{IN} 为 6V，PV_{IN} 为 12V，则产生的开关频率可能比 RT 电阻编程的频率慢，此时将 V_{ON} 引脚连接到 V_{OUT} 的一半电压将使开关频率恢复正常。

4.5 输出电压编程

输出电压由外部分压电阻设置，根据以下公式来设定输出电压：

$$V_{OUT} = 0.6V \cdot (1 + R_2/R_1)$$



设置输出电压

4.6 编程开关频率

RT 引脚的电阻可以通过以下公式设置从 800 kHz 到 4MHz 的切换频率：

$$\text{Frequency (Hz)} = \frac{1.6e11}{RT(\Omega)}$$

内部 PLL 的同步范围在其编程频率附近的 ±30%，因此外部时钟同步时，应确保外部时钟频率在 RT 编程频率的 ±30% 范围内。

4.7 输出电压跟踪和软启动

ASP3605 允许用户通过 TRACK/SS 引脚对其输出电压斜坡速率进行编程。

内部 2 μ A 将 TRACK/SS 引脚拉至 INTVCC。

在 TRACK/SS 上连接一个外部电容可以实现输出的软启动，防止输入电源上的电流浪涌影响输出。

对于输出跟踪应用，TRACK/SS 可以由另一个电压源外部驱动。从 0V 到 0.6V, TRACK/SS 电压将覆盖误差放大器的内部 0.6V 参考输入，从而将反馈电压调节到 TRACK/SS 引脚的电压。在启动期间，ASP3605 将以不连续模式运行。当 TRACK/SS 高于 0.6V 时，停止跟踪，反馈电压调节到内部参考电压。

故软启动时间可以根据以下公式计算：

$$T_{ss} = \frac{C_{ss} * 0.6}{I_{SS} (2.5\mu A)}$$

对于输出跟踪应用，TRACK/SS 可以由另一个电压源外部驱动。

4.8 输出功率

当 ASP3605 的输出电压在调节点的 $\pm 10\%$ 范围内时，反馈回 0.54V~0.66V 范围内的 V_{FB} 电压，此时输出电压正常，PGOOD 引脚会被外部电阻器拉高。

若输出电压超出该范围，内部开漏下拉模块(25 Ω)将把 PGOOD 引脚拉低。为避免在瞬态或动态 V_{OUT} 变化期间出现不必要的 PGOOD 毛刺，ASP3605 的 PGOOD 下降沿具备约 52 个开关周期的消隐延迟。

4.9 多相操作

对于需要大于 5A 电流的输出负载，我们可以将多个 ASP3605 级联实现多相运行，已提供更大的输出电流。CLKIN 引脚允许 ASP3605 同步到外部时钟($\pm 50\%$ 由 RT 编程的频率)，内部锁相环允许 ASP3605 锁定到 CLKIN 的相位。CLKOUT 信号可以连接到其他的 ASP3605 级的 CLKIN 引脚，以对齐整个系统的频率和相位。将 PHMODE 引脚连接到 INTVCC, SGND 或 INTVCC/2，分别产生 180 度，120 度或 90 度的相位差(CLKIN 和 CLKOUT 之间)，对应于 2 相，3 相或 4 相操作。

4.10 内部/外部 COMP 补偿

在单相运行阶段，用户可以通过将 COMP 引脚与 INTVCC 相连接实现内部补偿，从而简化了回路补偿过程。此操作将一个 30k Ω 的内部电阻与一个 40pF 的电容器串联至误差放大器的输出端。同时，激活输出电压定位功能，确保输出电压在空载时比调节值高 1.5%，在满载时则低于调节值 1.5%。这是出于简化电路的考虑，并没有优化环路补偿，其中 COMP 组件是外部的，选择最小的输出电容优化环路瞬态响应。

4.11 最小开启/关断时间的考虑

最小关断时间是 ASP3605 能够打开底部功率 MOSFET，翻转电流比较器并

关闭功率 MOSFET 的最小时间，一般在 70ns 左右。最小关断时间限制了最大占空比为 $t_{ON}/(t_{ON} + t_{OFF(MIN)})$ ，如果达到最大占空比，例如由于输入电压下降，那么输出将失去调节。避免掉差的最小输入电压为：

$$V_{IN(MIN)} = V_{OUT} \frac{t_{ON} + t_{OFF(MIN)}}{t_{ON}}$$

相反，最小导通时间是指最高功率 MOSFET 处于“导通”状态的最小持续时间。这个时间通常是 40ns。在连续工作模式下，最小导通时间限制施加的最小占空比为：

$$DC_{MIN} = f \cdot t_{ON(MIN)}$$

其中 $t_{ON(MIN)}$ 为最小导通时间，如公式所示，降低工作频率将减轻最小占空比的约束。

在极少数超过最小占空比的情况下，输出电压仍可控制，但开关频率将从其编程值下降。在许多应用中，这是可以接受的结果，因此在大多数情况下，此约束可能不是最重要的。在设计中可以使用高开关频率，而不必担心严重的后果。正如电感和电容选择部分所示，高开关频率允许使用更小的电路板元件，从而减小应用电路的尺寸。

4.12 C_{IN} 和 C_{OUT} 选择

输入电容 C_{IN} 用于滤波顶部功率 MOSFET 漏极处的梯形波电流。为了防止发生大的电压跳变，应使用符合最大有效值电流大小的低 ESR 输入电容器。最大有效值电流由下式给出：

$$I_{RMS} = I_{OUT(MAX)} \frac{V_{OUT}}{V_{IN}} \sqrt{\frac{V_{IN}}{V_{OUT}} - 1}$$

这个公式在 $V_{IN} = 2V_{OUT}$ 处有一个最大值，其中 $I_{RMS} = I_{OUT}/2$ 。这种简单的最坏情况通常用于设计，因为即使是显著的偏差也不能提供太多的缓解。请注意，电容制造商的纹波电流额定值通常仅在 2000 小时的使用寿命内有效，因此建议进一步降低电容器的额定值，或选择额定温度高于要求的电容器。

几个电容器也可以并联，以满足设计中的尺寸或高度要求。对于低输入电压应用，需要足够的整体输入电容来最小化输出负载变化期间的瞬态响应。

C_{OUT} 的选择取决于有效串联电阻(ESR)，该电阻需要最小化电压纹波和负载阶跃瞬态，以及确保控制回路稳定所需的体电容量。通过观察负载的瞬态响应，可以检查回路的稳定性。输出纹波 ΔV_{OUT} 由下式决定：

$$\Delta V_{OUT} < \Delta I_L \left(\frac{1}{8fC_{OUT}} + ESR \right)$$

输出纹波在最大输入电压时最高，因为 ΔI_L 随输入电压增加而增加。为了满足 ESR 和 RMS 电流处理要求，可能需要并联多个电容器。干钽、特殊聚合物、铝电解电容器和陶瓷电容器均可采用表面贴装封装。

特殊聚合物电容器的 ESR 很低，但电容密度比其他类型的电容器低。钽电容器具有最高的电容密度，但重要的是仅使用已经过浪涌测试的类型用于开关电源。铝电解电容器具有明显更高的 ESR，但在考虑纹波电流额定值和长期可靠性

的情况下，可以用于成本敏感的应用。

陶瓷电容器具有优良的低 ESR 特性和占地面积小。它们相对较低的体电容值可能需要多个并联。

4.13 输入输出电容

在电子元器件领域，陶瓷电容器作为一种关键的被动元件，被广泛应用于各类电子设备之中。

我们可以从以下几个方面来考虑如何挑选合适的陶瓷电容器：

1. 根据应用场景选择电介质类型：针对各种应用需求，可以选择具备相应性能特性的电介质，例如高储能、高稳定性等。
2. 确定电容器的尺寸和容量：根据电路设计要求，选取适当尺寸和容值的陶瓷电容器。

以下公式可用于计算推荐电容容值：

$$C_{OUT} \approx F \times \frac{\Delta I_{OUT}}{f_o \times V_{FALL}}$$

F 为周期系数，通常可以用 2.5 代入上式，保险起见可以带入 3， V_{FALL} 为输出的首个周期的线性下降电压。

在众多应用场景中，输入电容仅需承担高频旁路的角色，鉴于其对电源的阻抗影响较小。一枚 22 μ F 的陶瓷电容器通常足以满足此类需求。在布局时，应尽量将此输入电容器靠近 PV_{IN} 引脚。

3. 考虑电容器的电压和温度特性：根据实际应用环境，选取具备良好电压和温度特性的电介质，如 X5R 和 X7R。
4. 关注电容器的可靠性：选择具有较高可靠性的陶瓷电容器，以确保其在长时间运行过程中不会出现故障。

总之，在挑选输入和输出陶瓷电容器时，X5R 和 X7R 电介质配方因其优秀的温度和电压性能，成为优先考虑的选择。

X5R 和 X7R 电介质配方均具有较高的介电常数，这使得它们在相同尺寸的电容器中可以存储更多的电荷，从而提高了电容器的储能能力。此外，这两种电介质材料的稳定性较好，能够承受较大的电压和温度变化。

4.14 电感选型

在电子电路设计中，电感值的选择是一项至关重要的任务。它直接影响到电流纹波的大小，而电流纹波又是衡量芯片谷电流比较器信噪比的关键指标。信噪比的大小决定了开关频率的稳定性，从而影响到整个电子电路的性能。因此，电感值的选择在保证电子电路正常运行方面具有举足轻重的作用。

首先，我们需要了解电感值对电流纹波的影响。根据经验，为了使芯片的谷电流比较器具有足够的信噪比，电流纹波应在 1.5A 至 2.5A 的范围内。这个范围内的电流纹波可以保证谷电流比较器在检测信号时，信号噪声比达到要求，从而确保开关频率的稳定。

然而，我们还需要考虑到最大的纹波电流发生在最高的输入电压 (V_{IN}) 的

情况，这是因为输入电压的增加会导致电流纹波的增大，从而可能超过规定的最大值。如果纹波电流过大，将会对电子电路的稳定性产生负面影响，甚至可能损坏器件。

为了确保纹波电流不超过规定的最大值，电感的选择应遵循以下要求：

1. 计算电感所需的电流纹波：在确定输入和输出电压、电感值以及工作频率的条件下，可以计算出纹波电流的值。

$$\Delta I_L = \frac{V_{OUT}}{f \times L} \left(1 - \frac{V_{OUT}}{V_{IN}}\right)$$

2. 通常情况下，纹波电流值设定在 1.5~2.5A 范围内。因此，依据所述的纹波电流公式，可以反向推导出电感的电感值。

需要注意在强制连续运行模式下，若电感纹波电流超过负电流限制，输出电压 V_{OUT} 将充电至调节水平以上，直至电感器电流不再超过负电流限制。针对这一情况，可以采取两种措施：一是选择较大的电感值以减少电感纹波电流，二是降低 RT 电阻值以提高开关频率，从而降低电感器纹波电流。

3. 考虑电感的稳定性：在选择电感时，要关注电感的稳定性。稳定性差的电感可能在高温、高压等环境下出现性能下降，进而影响电流纹波。

4. 电感尺寸与散热设计：电感的尺寸和散热设计也会对电流纹波产生影响。在实际应用中，要确保电感具有足够的散热性能，以保证其在高温环境下的稳定性。

总之，电感值的选择对于电子电路的性能和稳定性具有重要意义。在选择电感时，要充分考虑电流纹波、输入电压、电感稳定性等因素，以确保电子电路在各种环境下正常运行。同时，合理的设计和优化电感的散热性能，可以进一步提高电感的使用寿命和可靠性。

4.15 瞬态响应

OPTI-LOOP 补偿允许针对大范围负载和输出电容优化瞬态响应。COMP 引脚不仅可以用来优化控制回路，还可以提供直流耦合和交流滤波的闭环响应测试点。该测试点的阶跃响应、上升时间和建立时间真实地反映了闭环响应。

假设主要是二阶系统，相位裕度和/或阻尼因子可以使用在该引脚处看到的超调百分比来估计。

本数据表第一页的电路中所示的 COMP 外部元件为大多数应用提供了足够的相位裕度。串联 rc 滤波器设置主零极点回路补偿。这些值可以稍微修改(建议 0.5 到 2 倍的值)，以优化瞬态响应，一旦最终布局完成，特定的输出电容类型和值已经确定。需要选择输出电容，因为它们的各种类型和值决定了环路反馈因子——增益和相位。输出电流脉冲为满载电流的 20% 至 100%，上升时间为 1 μ s 至 10 μ s，将产生输出电压和 COMP 引脚波形，这将在不破坏反馈回路的情况下观测到整体回路的稳定性。

开关稳压器需要几个周期来响应负载电流的一个跳变。当发生负载跳变时， V_{OUT} 立即改变等于 $\Delta I_{LOAD} \cdot ESR$ 的量，其中 ESR 是 C_{OUT} 的有效串联电阻。 ΔI_{LOAD} 也开始给 C_{OUT} 充电或放电，由此产生一个反馈误差信号，由稳压器使用，使 V_{OUT} 返回其稳态值。在此恢复期间，可以监视 V_{OUT} 是否超调或产生振铃，若存在则表明存在稳定性问题。

初始输出电压阶跃可能不在反馈回路的带宽范围内，因此不能使用标准二阶超调/直流比来确定相位裕度。环路的增益随着 R 的增大而增大，环路的带宽随着 C 的减小而增大。如果增大 R 的幅度与减小 C 的幅度相同，则零频率点保持不变，从而在反馈环路最关键的频率范围内保持相位不变。此外，可以增加一个前馈电容 C_{FF} ，以提高高频响应。电容 C_{FF} 通过与 R_2 产生高频零点提高了相位裕度。

输出电压的建立过程与闭环系统的稳定性有关，并将展示出实际的整体电源性能。有关优化补偿元件的详细说明，包括对控制回路理论的回顾。

在某些应用中，切换具有大($>10\mu F$)输入电容的负载可能会引起更严重的瞬态问题。

输入电容与 C_{OUT} 并联，若输入电容放电，则 V_{OUT} 迅速下降。如果连接负载的开关导通阻抗低并且可以快速相应，那么没有一款稳压器可以提供足够的电流来防止输出电压下降。最好的解决方案是限制负载开关驱动器的接通速度。热插拔控制器是为解决此问题而专门设计的，通常具有有限流、短路保护和软启动的功能。

4.16 效率

开关稳压器的效率百分比等于输出功率除以输入功率乘以 100%。具体分析损失的来源，确定是什么限制了效率，哪些变化会影响效率，对提升效率是非常有用的。百分比效率可表示为：

$$\%Efficiency = 100\% - (L1 + L2 + L3 + \dots)$$

其中 L_1 、 L_2 等为单个损耗占输入功率的百分比。

虽然电路中的所有耗散元件都会产生损耗，但 ASP3605 电路中损耗的主要来源通常有三个：1) I^2R 损耗，2) 开关和偏置损耗，3) 其他损耗。

1. I^2R 损耗由内部开关 R_{SW} 和外部电感 R_L 的直流电阻计算。

在连续模式下，平均输出电流流过电感 L ，但在内部顶部和底部功率 MOSFET 之间被“斩波”。因此，查看 SW 引脚的串联电阻是顶部和底部 MOSFET $R_{DS(ON)}$ 和占空比的函数，如下所示：

$$R_{SW} = (R_{DS(ON)TOP})(DC) + (R_{DS(ON)BOT})(1 - DC)$$

顶部和底部 MOSFET 的 $R_{DS(ON)}$ 可以从典型性能特征曲线中获得。从而得到 I^2R 损失：

$$I^2R \text{ losses} = I_{OUT}^2 (R_{SW} + R_L)$$

2. INTVCC 电流是功率 MOSFET 驱动电流和控制电流的总和。功率 MOSFET 驱动电流来自于开关功率 MOSFET 的栅极电容。每次功率 MOSFET 栅极从低到高再到低切换时，一部分电荷 dQ 从 INTVCC 移动到地。由此产生的 dQ/dt 是 INTVCC 输出的电流，通常比直流控制偏置电流大得多。在连续模式下， $I_{GATECHG} = f(Q_T + Q_B)$ ，其中 Q_T 和 Q_B 为内部顶层和底层功率 MOSFET 的栅极电荷， f 为开关频率。由于 INTVCC 是由 V_{IN} 供电的低压差稳压器输出，其功率损耗等于：

$$P_{LDO} = V_{IN} I_{INTVCC}$$

3. 其他“隐藏”损耗，如转换损耗，铜皮和内部负载电阻，可以解释为整个系统中额外的功率损耗。在系统设计中包含这些“系统”级损耗是非常重要的。转换损耗

是在开关节点转换过程中，最大功率 MOSFET 在饱和区的短暂时间内消耗的功率。由于 ASP3605 内部功率器件切换速度很快，与其他电源相比，这些损耗并不显著。其他损耗包括二极管在死区期间的传导损耗和电感铁芯损耗，这些损耗通常占总附加损耗的 2% 以下。

4.17 散热

在大多数应用中，ASP3605 由于其高效率和背向 QFN 封装的低热阻，不会散发太多热量。然而，在 ASP3605 在高环境温度、高 V_{IN} 、高开关频率和最大输出电流负载下运行的应用中，散热可能超过该部件的最高结温。

如果结温达到约 160°C ，两个电源开关将关闭，直到温度下降约 15°C 。

为了避免 ASP3605 超过最大结温，用户需要做一些热分析。热分析的目的是确定耗散的功率是否超过部件的最高结温。温升由以下公式给出：

$$T_{RISE} = P_D \theta_{JA}$$

例如，考虑 ASP3605 在 $V_{IN} = 12\text{V}$ ， $I_{OUT} = 5\text{A}$ ， $f = 1\text{MHz}$ ， $V_{OUT} = 1.8\text{V}$ 的应用场景，等效功率 MOSFET 电阻 R_{SW} 由下式决定：

$$R_{SW} = R_{DS(ON)TOP} \cdot \frac{V_{OUT}}{V_{IN}} + R_{DS(ON)Bot} \left(1 - \frac{V_{OUT}}{V_{IN}}\right)$$

在空载 1MHz，连续工作时 V_{IN} 电流约为 2.3mA，其中包括开关和内部偏置电流损耗、转换损耗、电感铁芯损耗等损耗。因此，总热耗由下式决定：

$$P_D = I_{OUT}^2 R_{SW} + V_{IN} I_{VIN} (NO\ Load)$$

QFN 4mm×4mm 封装结对环境热阻 θ_{JA} 约为 37°C/W 。因此，在 25°C 环境温度下，稳压器的结温近似为：

$$T_J = P_D \cdot 37^{\circ}\text{C/W} + 25^{\circ}\text{C}$$

上面的结温是从 25°C 时的 $R_{DS(ON)}$ 得到的，我们可以根据更高的 $R_{DS(ON)}$ 重新计算结温，因为它随着温度的升高而增加。假设 R_{SW} 在 67°C 下增加 15%，重新计算得到新的结温为 72°C 。如果应用要求更高的环境温度和/或更高的开关频率，应注意使用散热器或气流来降低部件的温升。

4.18 电路板布局考虑

在布置印刷电路板时需要在布局中检查以下内容：

1. 电容器 C_{IN} 应尽可能接近电源 P_{VIN} 和电源 PGND。这些电容器为内部功率 MOSFET 及其驱动器提供电流。

2. C_{OUT} 与 L1 之间的间距尽量靠近， C_{OUT} 的 (-) 极电流会返回到 PGND 和 C_{IN} 的 (-) 极。

3. 电阻分压器 R_1 与 R_2 的连接至关重要，应紧贴 C_{OUT} 的 (+) 极和 SGND 附近的接地线。 V_{FB} 应尽量远离噪声器件和走线，比如 SW 走线尽量短。同时，建议 R_1 与 R_2 紧邻芯片，以提高整体性能。

4. 将包装底部的 E-PAD 焊接到 PGND 平面。用热孔将这个 PGND 平面连接到其他层上，以帮助散热。

5. 敏感部件一定远离 SW 引脚。RT 电阻、补偿电容和 C_{COMP} ，以及所有电阻 R_1 、 R_3 和 R_C ，以及 INTVCC 旁路电容，应远离 SW 走线和电感 L_1 。此外，SW

引脚的金属平面应保持尽可能小。

6.在电路设计中，地回路的首选方案是采用完整参考地平面？如果无法保证完整参考地平面，务必确保信号与电源、地保持分离，SGND 连接至输出电容器的 PGND，实现小信号分量回流至 SGND。

7.在 PCB 设计中未使用的区域尽可能使用灌铜处理并且将铜的属性连接到 PGND，一方面是为了降低功率器件的温升，另一方面是为了降低 DCDC 的噪声对其他器件的干扰。

4.19 设计示例

应用场景需求如下：

$V_{IN} = 10.8V \sim 13.2V$, $V_{OUT} = 1.8V$, $I_{OUT(MAX)} = 5A$, $I_{OUT(MIN)} = 500mA$, $f = 2MHz$ 。

在考虑高负载电流和低负载电流下的效率优化，我们选择采用不连续导通模式。首先，从特性曲线中确定 2MHz 开关频率下的合适 RT 电阻值，RT 应为 80.6k。接下来，计算在最大 V_{IN} 下约 50% 纹波电流对应的电感值，公式如下：

$$L = \left(\frac{V_{OUT}}{f \cdot I_{OUT}} \right) \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

带入具体的值，可计算得出 $L=0.31\mu H$ 。

根据标准电感规格，可以采用 0.33 μH 电感。

C_{OUT} 将根据满足输出电压纹波要求所需的 ESR 和回路稳定所需的电容来选择。本设计推荐使用两个 47 μF 陶瓷电容器。

C_{IN} 的大小可以根据最大电流额定值来决定，通过以下公式可以计算出 I_{RMS} 约为 1.7A。

$$I_{RMS} = I_{OUT} \left(\frac{V_{OUT}}{V_{IN}} \right) \left(\frac{V_{IN}}{V_{OUT}} \right)^{1/2}$$

故 C_{IN} 可以使用两个 22 μF 陶瓷电容解耦应该就可以满足设计要求。

4.20 DCM 与 FCCM

当 MODE 引脚连接至 GND 同时电路在轻负载时，芯片工作状态处于断续导通模式（DCM）。

当 MODE 引脚接至 INTVCC 时，无论输出负载如何，电路均工作于强制连续导通模式（FCCM）。

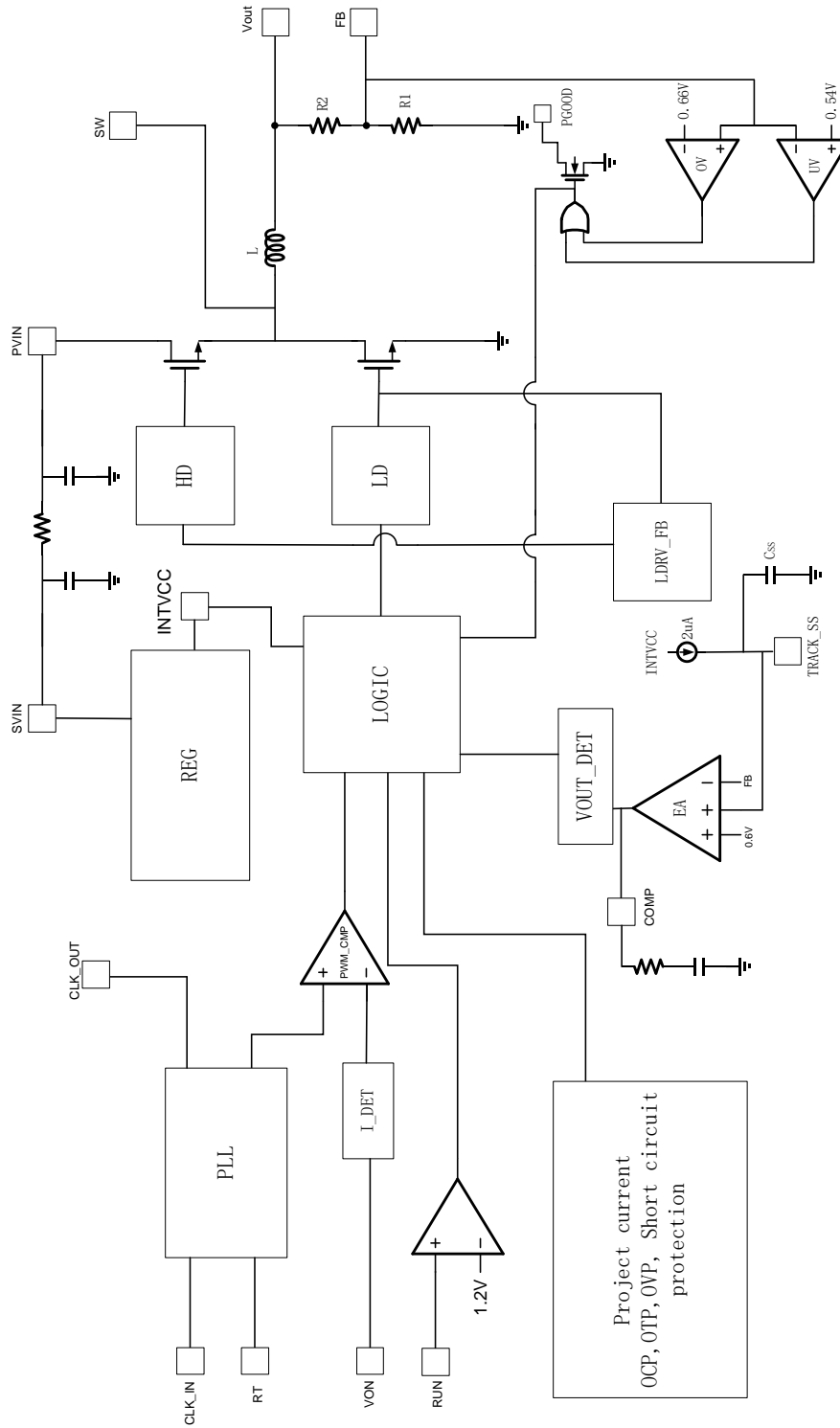
4.21 RUN 使能引脚

RUN 引脚具有约 1.2V 的典型电压，在 RUN 引脚被拉至 GND 时，模块将进入关机状态，此时功率 MOSFET 和大部分内部控制电路将被关闭。

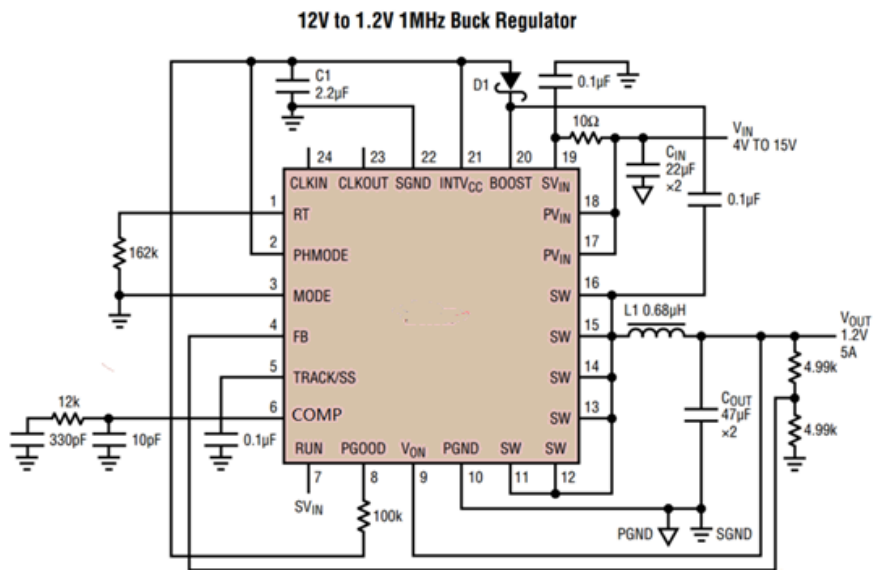
当 RUN 引脚电压大于或等于 0.7V 时，只有内部参考电压被打开，同时功率 MOSFET 保持关闭状态。

只有 RUN 引脚电压大于或等于 1.2V 时，整个芯片才会进入正常工作状态。

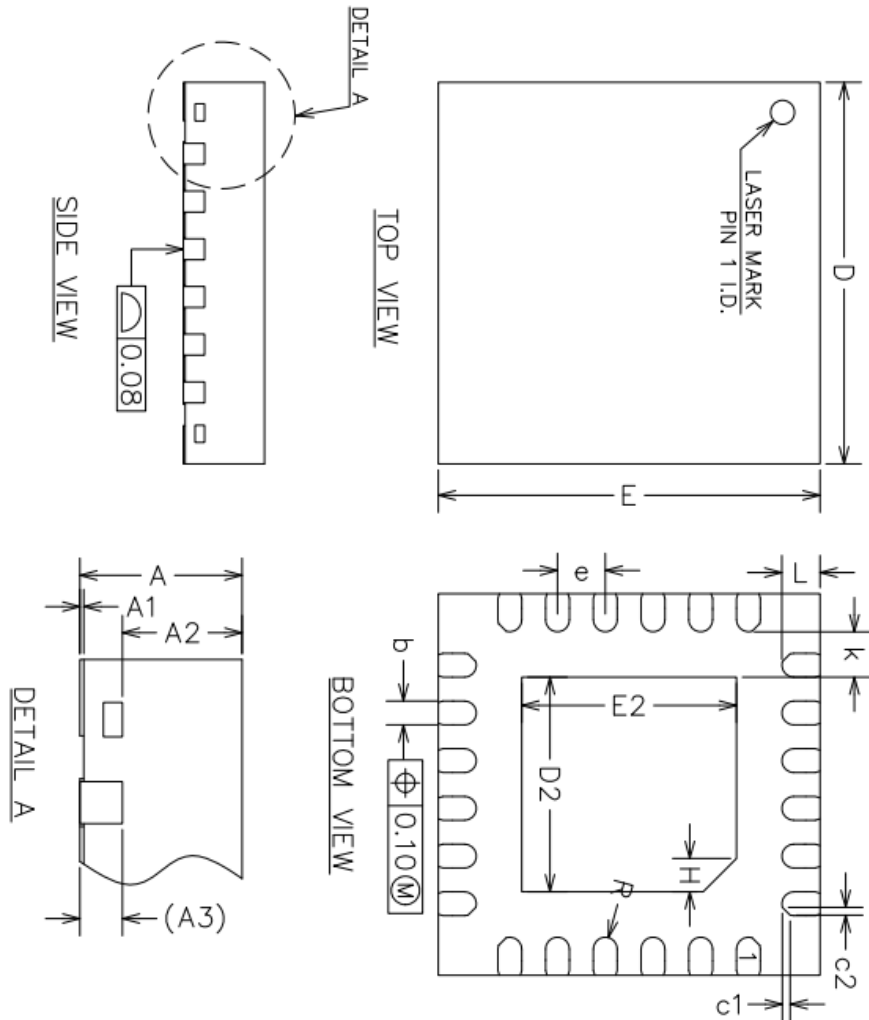
5 功能框图



6 典型应用



7 封装



COMMON DIMENSIONS
(UNITS OF MEASURE=MILLIMETER)

SYMBOL	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0	0.02	0.05
A2	0.50	0.55	0.60
A3	0.20REF		
b	0.20	0.25	0.30
D	3.90	4.00	4.10
E	3.90	4.00	4.10
D2	2.15	2.25	2.35
E2	2.15	2.25	2.35
e	0.40	0.50	0.60
H	0.35REF		
K	0.30	-	-
L	0.35	0.40	0.45
R	0.09	-	-
c1	-	0.08	-
c2	-	0.08	-

NOTES:
 ALL DIMENSIONS REFER TO JEDEC STANDRAD
 MO-220 VVGD-8;DO NOT INCLUDE MOLD FLASH-
 OR PROTRUSION.

单击下面可查看定价，库存，交付和生命周期等信息

[>>ANSILIC\(国科安芯\)](#)