

CA-IS3062 内置 DC-DC 转换器的 5kV_{RMS} 隔离式 CAN 收发器

1 产品特性

- 符合 ISO 11898-2 物理层标准
- 集成 DC-DC 转换器为总线侧提供隔离供电
- 集成保护功能支持可靠的数据通信
 - 提供 5kV_{RMS} (60s) 隔离耐压
 - ±150kV/μs 典型 CMTI
 - 隔离栅寿命: > 40 年
 - CANH、CANL 总线引脚具有 ±58V 故障保护
 - ±30V 扩展共模输入范围(CMR)
 - 发送器超时检测避免总线闭锁, 允许最低传输速率为 5.5 kbps
 - 热关断
 - 较宽的工作温度范围: -40 °C 至 125 °C
- 数据速率高达 1Mbps
- 逻辑侧单+5V 供电
- 超低延时: 150ns (典型值), 210ns (最大值)
- 未上电时, 器件保持理想的无源特性
- SOIC16-WB(W) 宽体封装
- 安全认证(申请中)
 - VDE 0884-11 增强隔离
 - UL 1577 认证: 5kV_{RMS} @1 分钟
 - IEC 60950-1、IEC 60601-1、IEC 61010-1 以及 GB 4843.1-2011 CQC 增强隔离认证
 - EN/UL/CSA 60950-1 TUV 认证, 5kV_{RMS} @1 分钟

2 典型应用

- 工业控制
- 楼宇自动化
- 安全与保护系统
- 运输
- 医疗设备
- 电信系统

3 概述

CA-IS3062 为隔离式控制器局域网(CAN)收发器, 内部集成 DC-DC 转换器, 省去了外部隔离电源, 有效节省系

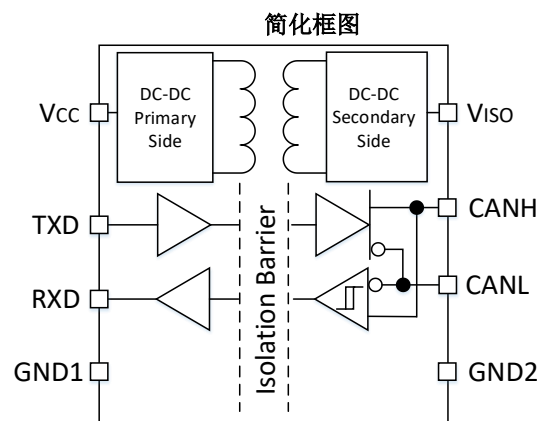
统空间、简化设计。该系列产品提供较高的电气隔离并具有优异性能, 以满足工业应用的需求。器件内部的逻辑输入与输出缓冲器之间通过二氧化硅(SiO₂)绝缘栅隔离, 能够承受高达 5000V_{RMS} (60s) 的隔离电压 以及 ±150kV/μs 的典型 CMTI。绝缘栅阻断了逻辑侧与总线侧的地环路, 有助于降低端口间地电势差较高的噪声, 确保数据的正确传输。

CA-IS3062 在逻辑侧采用+5V 单电源供电, 由内部 DC-DC 转换器产生总线侧供电电压。外部只需少数几个旁路电容即可构成完整的隔离 CAN 端口。收发器支持高达 1Mbps 的传输速率中, 并在发送器输出端提供限流保护、热保护以及 ±58V 的过压保护, 显性状态超时检测则可避免由于控制器错误或 TXD 输入故障而导致的总线闭锁。此外, 该器件的 CAN 接收器输入具有 ±30V 的共模输入范围(CMR)。远远超出 ISO 11898 规范定义的 -2V 至 +7V 范围。为系统提供可靠保护。

CA-IS3062 采用宽体 16 引脚 SO 封装(W), 工作在 -40°C 至 +125°C 温度范围。

器件信息

| 器件型号 | 封装 | 封装尺寸 (标称值) |
|------------|--------------|--------------------|
| CA-IS3062W | SOIC16-WB(W) | 10.30 mm × 7.50 mm |



4 订购指南

表 4-1 有效订购器件型号

| 型号 | V _{CC} (V) | 数据速率(kbps) | 电气隔离(±V) | 封装 |
|------------|---------------------|------------|----------|-----------|
| CA-IS3062W | 4.5~5.5 | 1000 | 5000 | SOIC16-WB |

目录

| | | | | | |
|----------|----------------------------|----------|-----------|---------------------|-----------|
| 1 | 产品特性 | 1 | 8 | 参数测试电路 | 10 |
| 2 | 典型应用 | 1 | 9 | 详细说明 | 13 |
| 3 | 概述 | 1 | 9.1 | CAN 总线状态 | 13 |
| 4 | 订购指南 | 2 | 9.2 | 接收器 | 13 |
| 5 | 修订历史 | 3 | 9.3 | 发送器 | 13 |
| 6 | 引脚功能描述 | 4 | 9.4 | 保护功能 | 14 |
| 7 | 产品规格 | 5 | 9.4.1 | 信号隔离与电源隔离..... | 14 |
| 7.1 | 绝对最大额定值 ¹ | 5 | 9.4.2 | 热关断 | 14 |
| 7.2 | ESD 额定值 | 5 | 9.4.3 | 限流保护 | 14 |
| 7.3 | 建议工作条件..... | 5 | 9.4.4 | 发送器超时检测..... | 14 |
| 7.4 | 热信息 | 5 | 10 | 应用信息 | 15 |
| 7.5 | 隔离特性..... | 6 | 11 | 封装信息 | 17 |
| 7.6 | 相关安全认证（申请中） | 7 | 12 | 焊接信息 | 18 |
| 7.7 | 电气特性..... | 8 | 13 | 卷带信息 | 19 |
| 7.8 | 开关特性..... | 9 | 14 | 重要声明 | 20 |

5 修订历史

| 修订版本号 | 修订内容 | 修订页码 | 修订时间 |
|--------------|-------------------------|------|------------|
| Version 1.01 | I _{CC} 逻辑侧供电电流 | 8 | 2021/12/08 |
| | 删除订购信息 | 20 | |
| Version 1.02 | 更新图 10-2 | 16 | 2021/12/10 |
| | 更新规格书语言描述 | 15 | |
| | 新增 PCB 布板建议和输入输出电容建议。 | | |

6 引脚功能描述

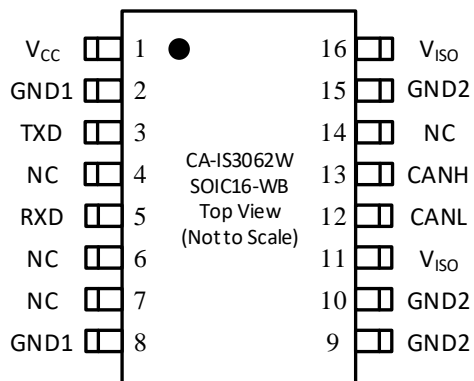


图 6-1 引脚配置

表 6-1 CA-IS3062 引脚功能描述

| 引脚名称 | 引脚编号 | 类型 | 描述 |
|------------------|-------------|--------|---|
| | SOIC16 | | |
| V _{CC} | 1 | 电源 | 逻辑侧电源，为逻辑侧和内部 DC-DC 转换器供电。在 V _{CC} 与 GND1 之间外接 0.1μF 和 10μF 旁路电容，电容需靠近电源引脚安装。 |
| GND1 | 2, 8 | 地 | 逻辑侧地，逻辑侧信号的地参考点。 |
| TXD | 3 | 数字 I/O | 发送器数据输入端。当 TXD 为低电平时，CANH、CANL 输出为显性状态；当 TXD 为高电平时，CANH、CANL 输出为隐性状态。 |
| NC | 4, 6, 7, 14 | - | 浮空，请勿从外部连接这些引脚，将其置于浮空状态。 |
| RXD | 5 | 数字 I/O | 接收器数据输出端，总线为隐性状态时，RXD 输出高电平；总线为显性状态时，RXD 输出低电平。 |
| GND2 | 9, 10, 15 | 地 | 总线侧地，GND2 是 CAN 总线信号的参考点。 |
| CANL | 12 | 总线 I/O | CAN 总线差分输入/输出，低电平逻辑。 |
| CANH | 13 | 总线 I/O | CAN 总线差分输入/输出，高电平逻辑。 |
| V _{ISO} | 11, 16 | 电源 | 隔离电源输出，为总线侧供电。在外部将两个 V _{ISO} 引脚连接在一起，在 V _{ISO} 与 GND2 之间外接 0.1μF 和 10μF 旁路电容，电容需靠近电源引脚安装。 |

7 产品规格

7.1 绝对最大额定值¹

| 参数 | | 最小值 | 最大值 | 单位 |
|-------------------------|--------------------|------|------------------|----|
| V_{CC} 或 V_{ISO} | 电源电压 ² | -0.5 | 6.0 | V |
| V_i | 逻辑侧输入电压 (TXD) | -0.5 | $V_{CC} + 0.5^3$ | V |
| V_{CANH} 或 V_{CANL} | 总线侧电压 (CANH, CANL) | -58 | 58 | V |
| I_O | 接收器输出电流 | -15 | 15 | mA |
| T_J | 结温 | | 150 | °C |
| T_{STG} | 存储温度范围 | -65 | 150 | °C |

注:

- 工作条件等于或超出上述绝对最大额定值可能会导致器件永久性损坏。这里给出的是器件额定值，并非工作条件，不能据此推断产品能否正常工作。器件长期在超出最大额定值条件下工作会影响产品的可靠性，甚至导致产品损坏。
- 除总线差分输出/输入电压以外，所有电压值均相对于本地接地端 (GND1 或 GND2)，并且是峰值电压值。
- 最大电压不得超过 6 V。

7.2 ESD 额定值

| | | 数值 | 单位 |
|----------------|---|-------|----|
| V_{ESD} 静电放电 | 人体模型 (HBM)，根据 ANSI/ESDA/JEDEC JS-001，所有引脚 ¹ | ±5000 | V |
| | 器件充电模型 (CDM)，根据 JEDEC specification JESD22-C101，所有引脚 ² | ±2000 | |

注:

- JEDEC 文件 JEP155 规定：500V HBM 允许按照标准 ESD 控制过程进行安全生产。
- JEDEC 文件 JEP157 规定：250V CDM 允许按照标准 ESD 控制过程进行安全生产。

7.3 建议工作条件

| 参数 | | 最小值 | 典型值 | 最大值 | 单位 |
|-------------------|--------------------|--|-----|----------------|----|
| V_{CC} | 逻辑侧电源电压 | 4.5 | 5 | 5.5 | V |
| V_i 或 V_{IC} | 总线引脚电压 (单端或共模) | -30 | | 30 | V |
| V_{IH} | 逻辑高电平输入 | 驱动器 (TXD) | | $V_{CC} + 0.3$ | V |
| V_{IL} | 逻辑低电平输入 | 驱动器 (TXD) | | 0.8 | V |
| I_{OH} | 高电平输出电流 | 驱动器 (Driver) | | | mA |
| | | 接收器 (Receiver) | | | |
| I_{OL} | 低电平输出电流 | 驱动器 (Driver) | | 70 | mA |
| | | 接收器 (Receiver) | | 2.5 | |
| T_A | 环境温度 | -40 | | 125 | °C |
| T_J | 结温 | | | 150 | °C |
| P_D | 总功耗 | $V_{CC} = 5.5V, T_A = 125°C, R_L = 60\Omega$, TXD 输入信号是 500 kHz 的方波 (50% 占空比) | | 900 | mW |
| $T_{J(shutdown)}$ | 热关断温度 ¹ | | 165 | | °C |

注:

- 工作温度超出热关断温度可能影响器件的可靠性。

7.4 热信息

| 热参数 | SOIC16-WB | 单位 |
|------------------------|-----------|------|
| $R_{\theta JA}$ 结-环境热阻 | 86.5 | °C/W |

7.5 隔离特性

| 参数 | | 测试条件 | 数值 | 单位 |
|--|-------------------------|---|-------------------|------------------|
| | | | W/T | |
| CLR | 外部气隙 (间隙) ¹ | 输入端至输出端的隔空最短距离 | 8 | mm |
| CPG | 外部爬电距离 ¹ | 输入端至输出端沿壳体的最短距离 | 8 | mm |
| DTI | 隔离距离 | 最小内部间隙 (内部距离) | 21 | μm |
| CTI | 相对漏电指数 | DIN EN 60112 (VDE 0303-11); IEC 60112 | >400 | V |
| | 材料组 | 依据 IEC 60664-1 | II | |
| | IEC 60664-1 过压类别 | 额定电压 ≤ 300 V _{RMS} | I-IV | |
| | | 额定电压 ≤ 400 V _{RMS} | I-IV | |
| | | 额定电压 ≤ 600 V _{RMS} | I-III | |
| DIN V VDE V 0884-11:2017-01² | | | | |
| V _{IORM} | 最大重复峰值隔离电压 | 交流电压(双极) | 849 | V _{PK} |
| V _{IOWM} | 最大工作隔离电压 | 交流电压; 时间相关的介质击穿 (TDDB) 测试 | 600 | V _{RMS} |
| | | 直流电压 | 849 | V _{DC} |
| V _{IOTM} | 最大瞬态隔离电压 | V _{TEST} = V _{IOTM} , t = 60 s (认证); V _{TEST} = 1.2 × V _{IOTM} , t = 1 s (100% 产品测试) | 7070 | V _{PK} |
| V _{IOSM} | 最大浪涌隔离电压 ³ | 测试方法 依据 IEC 60065, 1.2/50 μs 波形, V _{TEST} = 1.6 × V _{IOSM} (生产测试) | 6250 | V _{PK} |
| q _{pd} | 表征电荷 ⁴ | 方法 a, 输入/输出安全测试子类 2/3 后, V _{ini} = V _{IOTM} , t _{ini} = 60 s; V _{pd(m)} = 1.2 × V _{IORM} , t _m = 10 s | ≤5 | pC |
| | | 方法 a, 环境测试子类 1 后, V _{ini} = V _{IOTM} , t _{ini} = 60 s; V _{pd(m)} = 1.6 × V _{IORM} , t _m = 10 s | ≤5 | |
| | | 方法 b, 常规测试 (100% 生产测试) 和前期 预处理(抽样测试) V _{ini} = 1.2 × V _{IOTM} , t _{ini} = 1 s; V _{pd(m)} = 1.875 × V _{IORM} , t _m = 1 s | ≤5 | |
| C _{IO} | 栅电容, 输入到输出 ⁵ | V _{IO} = 0.4 × sin (2πft), f = 1 MHz | ~0.5 | pF |
| R _{IO} | 绝缘电阻 ⁵ | V _{IO} = 500 V, T _A = 25°C | >10 ¹² | Ω |
| | | V _{IO} = 500 V, 100°C ≤ T _A ≤ 125°C | >10 ¹¹ | |
| | | V _{IO} = 500 V at T _S = 150°C | >10 ⁹ | |
| | 污染度 | | 2 | |
| UL 1577 | | | | |
| V _{ISO} | 最大隔离电压 | V _{TEST} = V _{ISO} , t = 60 s (认证), V _{TEST} = 1.2 × V _{ISO} , t = 1 s (100% 生产测试) | 5000 | V _{RMS} |
| 注: | | | | |
| 1. 爬电距离和间隙要求应根据具体应用中特定设备的隔离标准。电路板设计应注意保持爬电和间隙距离, 确保隔离器在印刷电路板上的焊盘不会缩短此距离。印刷电路板上的爬电距离与间隙在某些情况下是相同的。通过在电路板上插入凹槽可以增大这些距离指标。 2. 该标准仅适用于最大工作额定值范围内的安全电气隔离, 应通过适当的保护电路确保遵守安全等级要求。 3. 测试在空气或油中进行, 以确定隔离层固有的浪涌抑制。 4. 表征电荷是由局部放电引起的放电电荷(pd)。 5. 绝缘栅两侧的所有引脚连接在一起, 构成双端器件。 | | | | |

7.6 相关安全认证（申请中）

| VDE | CSA | UL | CQC | TUV |
|--------------------------------|--|---|--|---|
| DIN V VDE V 0884-11:2017-01 认证 | IEC 60950-1、IEC 62368-1 和 IEC 60601-1 认证 | 基于 UL1577 器件认证程序 | GB4843.1-2011 认证 | EN61010-1:2010 (3rd Ed)和 EN 60950-1:2006/A2:2013 认证 |
| | SOP16-W: 5000 VRMS | 增强隔离 最大隔离工作电压 600 VRMS (仅适用于海拔 5000 米及以下) | 基于 EN/IEC 61010-1:2010 (3rd Ed) 和 EN/IEC 62368-2014+A11:2017 , 5000V _{RMS} 增强隔离, 最大隔离工作电压 600 V _{RMS} | |

7.7 电气特性

 除非有额外说明，本表格数据均为推荐工作条件下的测试结果。典型特性测试条件为： $V_{CC} = 5V$ 、 $25^{\circ}C$ 环境温度。

| 参数 | | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 | |
|--------------|---|------|--|----------------|------|------|-------------|
| 供电电流 | | | | | | | |
| I_{VCC} | 逻辑侧供电电流 | 显性 | $V_I = 0V, R_L = 60\Omega$ | 18 | 27 | 40 | mA |
| | | 隐性 | $V_I = V_{CC}$ | 14 | 20 | 29 | |
| 隔离电源 | | | | | | | |
| V_{ISO} | 驱动侧隔离供电电压 | 空载 | $I_{ISO} = 0mA$ | 4.65 | 5.05 | 5.47 | V |
| 驱动器 | | | | | | | |
| $V_{O(D)}$ | 总线输出电压（显性） | CANH | $V_I = 0V, R_L = 60\Omega$; 见 错误!未找到引用源。 图8-1, 图8-2。 | 2.9 | 3.4 | 4.5 | V |
| | | CANL | | 0.5 | | 2 | |
| $V_{O(R)}$ | 总线输出电压（隐性） | | $V_I = 2V, R_L = 60\Omega$; 见 错误!未找到引用源。 图8-1, 图8-2。 | 2 | 2.5 | 3 | V |
| $V_{OD(D)}$ | 差分输出电压（显性） | | $V_I = 0V, R_L = 60\Omega$; 见 错误!未找到引用源。 图8-1, 图8-2, 图8-3。 | 1.5 | | 3 | V |
| | | | $V_I = 0V, R_L = 45\Omega$; 见 错误!未找到引用源。 图8-1, 图8-2, 图8-3。 | 1.3 | | 3 | V |
| $V_{OD(R)}$ | 差分输出电压（隐性） | | $V_I = 3V, R_L = 60\Omega$; 见 错误!未找到引用源。 图8-1, 图8-2。 | -80 | | 80 | mV |
| | | | $V_I = 3V$, 无负载 | -0.5 | | 0.05 | V |
| $V_{OC(D)}$ | 共模输出电压（显性） | | 见 错误!未找到引用源。 图8-7。 | 2 | 2.5 | 3 | V |
| $V_{OC(PP)}$ | 共模输出电压峰-峰值 | | | | 60 | | mV |
| I_{IH} | 高电平输入电流, TXD 输入 | | $V_I = 2V$ | | | 20 | μA |
| I_{IL} | 低电平输入电流, TXD 输入 | | $V_I = 0.8V$ | -20 | | | μA |
| $I_{OS(SS)}$ | 短路输出电流 | | $V_{CANH} = -30V$, CANL 开路; 见 错误!未找到引用源。 图8-10。 | 105 | -36 | | mA |
| | | | $V_{CANH} = 30V$, CANL 开路; 见 错误!未找到引用源。 图8-10。 | | 0.6 | 2 | |
| | | | $V_{CANL} = -30V$, CANH 开路; 见 错误!未找到引用源。 图8-10。 | -2 | -0.6 | | |
| | | | $V_{CANL} = 30V$, CANH 开路; 见 错误!未找到引用源。 图8-10。 | | 42 | 105 | |
| $CMTI$ | 共模瞬态抑制 | | $V_I = 0V$ 或者 V_{CC} ; 见 错误!未找到引用源。 图8-11。 | 100 | 150 | | kV/ μs |
| 接收器 | | | | | | | |
| V_{IT+} | 高电平输入阈值 | | | 0.8 | 0.9 | | V |
| V_{IT-} | 低电平输入阈值 | | | 0.5 | 0.65 | | V |
| V_{HYS} | 输入阈值迟滞 | | | 50 | 125 | | mV |
| V_{OH} | 逻辑高电平输出电压, $V_{CC} = 5V$ | | $I_{OH} = -4mA$; 见 错误!未找到引用源。 图8-6。 | $V_{CC} - 0.8$ | 4.8 | | V |
| | | | $I_{OH} = -20\mu A$; 见 错误!未找到引用源。 图8-6。 | $V_{CC} - 0.1$ | 5 | | |
| V_{OL} | 逻辑低电平输出电压 | | $I_{OH} = 4mA$; 见 错误!未找到引用源。 图8-6。 | | 0.2 | 0.4 | V |
| | | | $I_{OH} = 20\mu A$; 见 错误!未找到引用源。 图8-6。 | | 0 | 0.1 | |
| C_i | CANH、CANL 对地输入电容 | | TXD 为 3V, $V_I = 0.4V \times \sin(2\pi ft) + 2.5V$, $f = 1MHz$ | | 24 | | pF |
| C_{iD} | 差分输入电容 | | TXD 为 3V, $V_I = 0.4V \times \sin(2\pi ft)$, $f = 1MHz$ | | 12 | | pF |
| R_{iN} | CANH、CANL 输入电阻 | | TXD 为 3V | 15 | | 40 | k Ω |
| R_{iD} | 差分输入电阻 | | TXD 为 3V | 30 | | 80 | k Ω |
| $R_{i(m)}$ | 输入电阻匹配($1 - [R_{iN(CANH)}/R_{iN(CANL)}]$) | | $V_{CANH} = V_{CANL}$ | -2% | 0% | 2% | |

| | | | | | |
|------|--------|---|-----|-----|-------------|
| CMTI | 共模瞬态抑制 | $V_I = 0V$ 或者 V_{CC} ; 见错误!未找到引用源。图 8-11。 | 100 | 150 | kV/ μ s |
|------|--------|---|-----|-----|-------------|

7.8 开关特性

 除非有额外说明，本表格数据均为推荐工作条件下的测试结果。典型特性测试条件为： $V_{CC} = 5\text{ V}$ 、 25°C 环境温度。

| 参数 | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---|---------------------------------|-----|-----|-----|----|
| 收发器 | | | | | |
| t_{loop1} 总环路延时，驱动器输入 TXD 到接收器输出 RXD，隐性状态-显性状态 | 参见 图 8-8 | 110 | 150 | 210 | ns |
| t_{loop2} 总环路延时，驱动器输入 TXD 到接收器输出 RXD，显性状态-隐性状态 | | 110 | 150 | 210 | ns |
| 驱动器 | | | | | |
| t_{PLH} TXD 传输延时 (隐性状态-显性状态) | 参见 图 8-4 | 35 | 75 | 130 | ns |
| t_{PHL} TXD 传输延时 (显性状态-隐性状态) | | 35 | 55 | 100 | |
| t_r 差分输出信号上升时间 | | | 55 | 100 | |
| t_f 差分输出信号下降时间 | | | 60 | 105 | |
| $t_{TXD_DTO}^1$ TXD 显性状态超时时间 | $C_L = 100\text{ pF}$; 见 图 8-9 | 2 | 5 | 8 | ms |
| 接收器 | | | | | |
| t_{PLH} RXD 传输延时 (隐性状态-显性状态) | 参见 图 8-6 | | 85 | 140 | ns |
| t_{PHL} RXD 传输延时 (显性状态-隐性状态) | | | 60 | 140 | |
| t_r RXD 输出信号上升时间 | | | 2.5 | 6 | |
| t_f RXD 输出信号下降时间 | | | 2.5 | 6 | |
| 注: | | | | | |
| 1. 一旦 TXD 处于显性状态的时间超出 t_{TXD_DTO} ，TXD 超时检测电路将关闭驱动器，从而释放总线进入隐性状态，以防止由于本地失效而将总线锁定在显性状态。 | | | | | |

8 参数测试电路

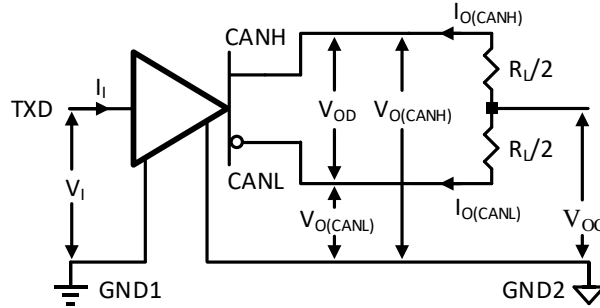


图 8-1 发送器电压、电流测试条件

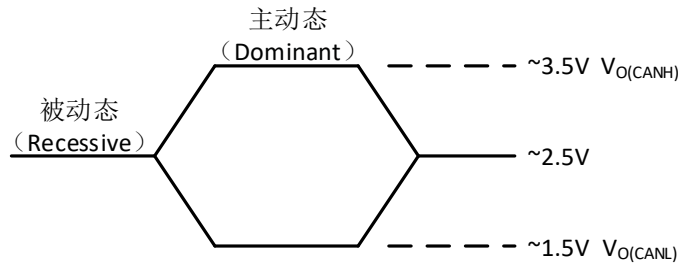


图 8-2 总线逻辑状态的电压定义

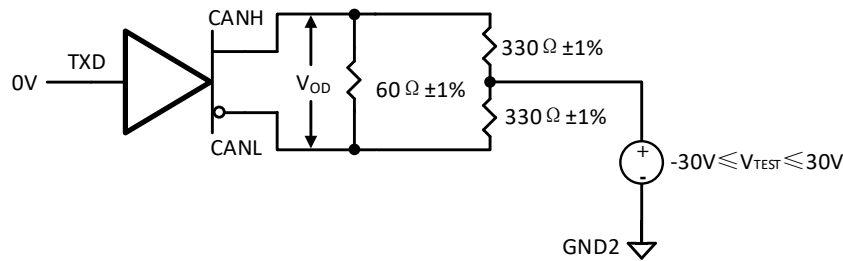
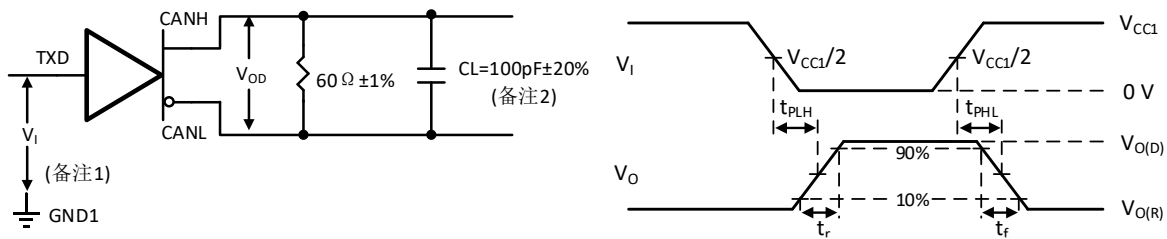


图 8-3 驱动器 V_{OD} 测试电路，带共模负载



- 注：
1. 信号源产生的输入脉冲有如下要求：脉冲重复率 $PRR \leq 125 \text{ kHz}$ ，50% 占空比，上升时间 $t_r \leq 6 \text{ ns}$ ，下降时间 $t_f \leq 6 \text{ ns}$ ，输出阻抗 $Z_o = 50 \Omega$ ；
 2. 负载电容 C_L 包括仪器和夹具的寄生电容。

图 8-4 发送器测试电路与时序图

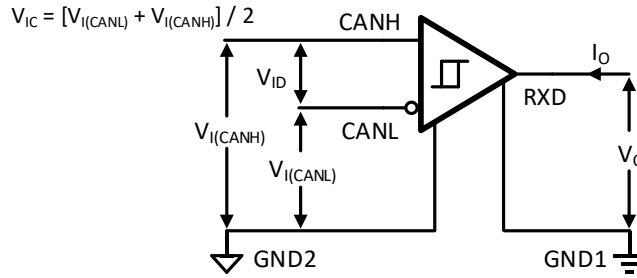
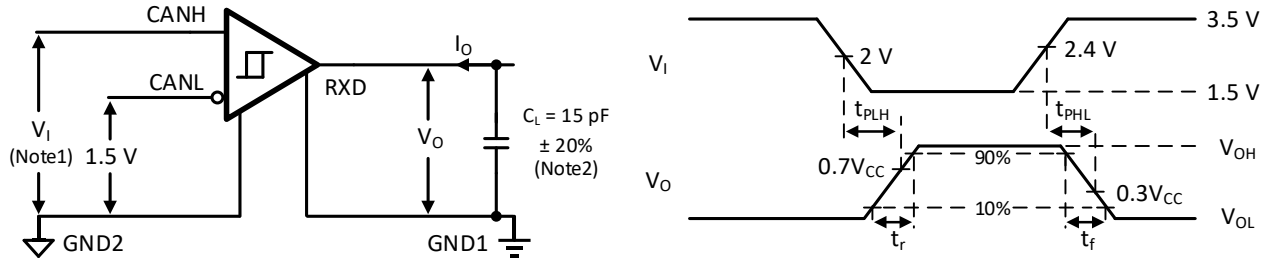


图 8-5 接收器输出电压、电流测试条件



- 注:
1. 信号源产生的输入脉冲有如下要求: 脉冲重复率 $PRR \leq 125 \text{ kHz}$, 50% 占空比, 上升时间 $t_r \leq 6 \text{ ns}$, 下降时间 $t_f \leq 6 \text{ ns}$, 输出阻抗 $Z_o = 50 \Omega$;
 2. 负载电容 C_L 包括仪器和夹具的寄生电容。

图 8-6 接收器测试电路与时序图

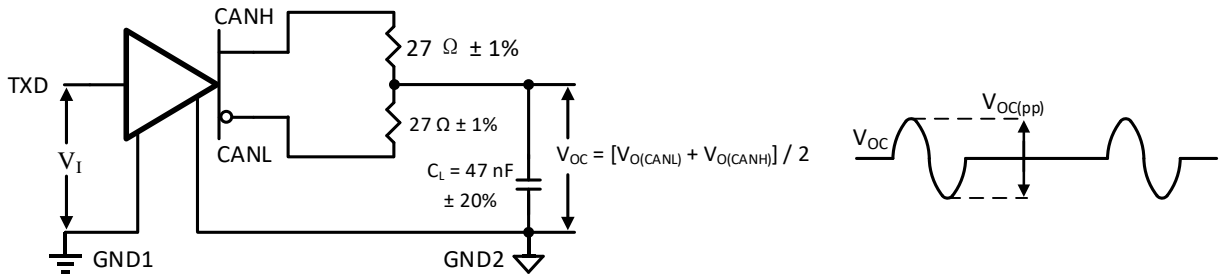


图 8-7 驱动器输出电压峰值测试电路与波形

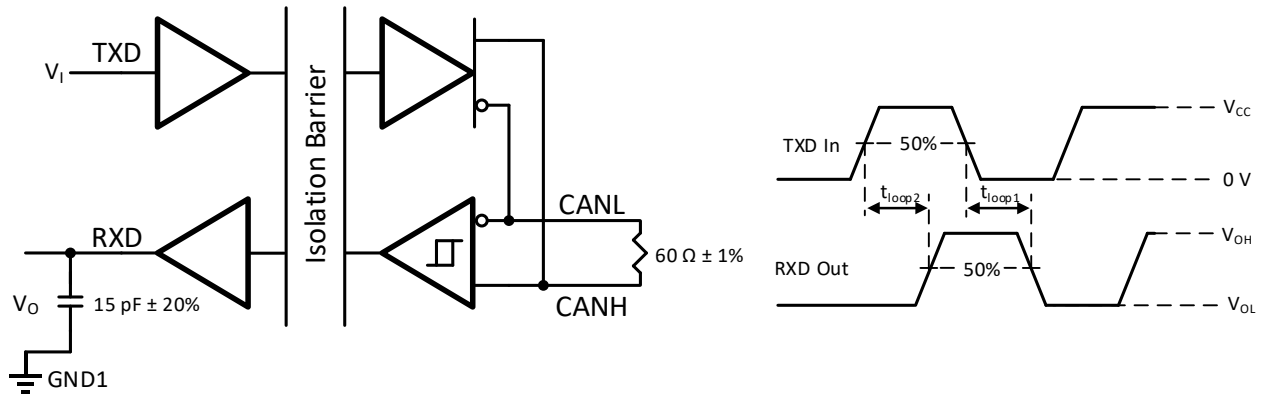
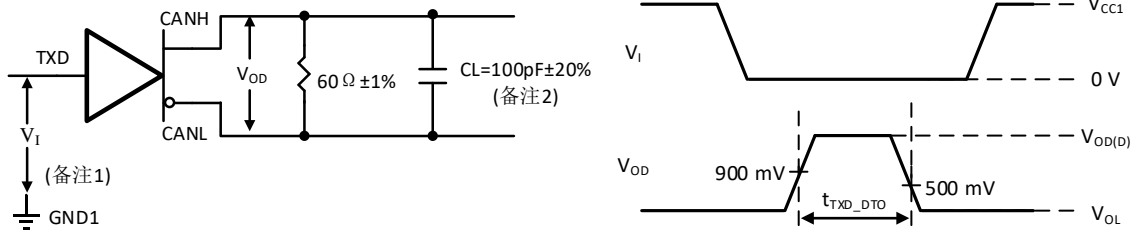


图 8-8 TXD --- RXD 环路延时



- 注:
1. 信号源产生的输入脉冲有如下要求: 脉冲重复率 $PRR \leq 125 \text{ kHz}$, 50% 占空比, 上升时间 $t_r \leq 6 \text{ ns}$, 下降时间 $t_f \leq 6 \text{ ns}$, 输出阻抗 $Z_o = 50 \Omega$;
 2. 负载电容 C_L 包括仪器和夹具的寄生电容。

图 8-9 发送显性状态超时时序图

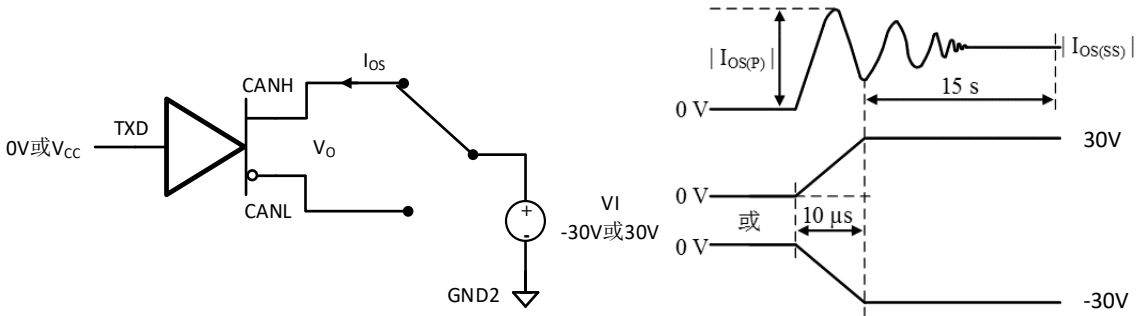


图 8-10 驱动器短路电流测试电路

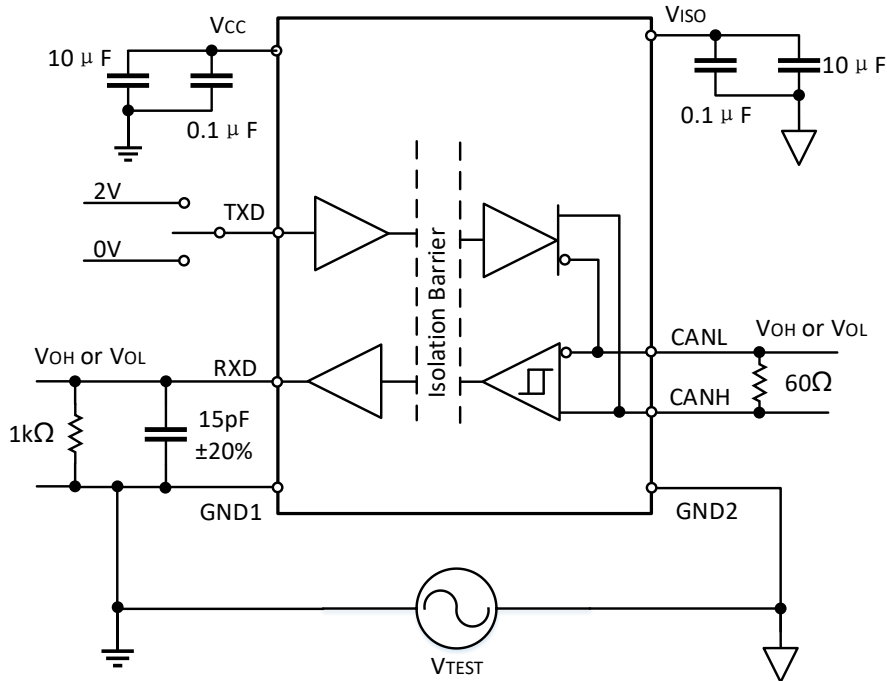


图 8-11 共模瞬态抑制(CMTI)测试电路

9 详细说明

CA-IS3062 隔离型 CAN 收发器在总线侧与控制器侧(逻辑侧)提供高达 $5kV_{RMS}$ 的电气隔离。这款器件具有 $150kV/\mu s$ 的共模瞬态抑制, 允许速率高达 1Mbps 的数据跨过绝缘栅传输。CA-IS3062 在逻辑侧采用 4.5V 至 5.5V 单电源供电, 内部 DC-DC 转换器提供电源隔离, 为总线侧产生隔离的 5V 供电电压。由此省去了外部隔离电源, 仅需少数几个旁路电容即可构成完备的隔离 CAN 接口。可靠的隔离特性和高速通信能力使得 CA-IS3062 确保在嘈杂环境下实现可靠的数据传输, 适用于工业自动化、楼宇自动化等宽泛的工业应用。CA-IS3062 的接收器输入端允许 $\pm 12V$ 共模输入, 远远超出 ISO 11898 规范定义的 -2V 至 +7V; 总线引脚 CANH、CANL 可承受高达 $\pm 58V$ 的故障电压, 为系统提供有效的过压保护, 此外, 当输出级发生短路故障时, 发送器限流保护电路即刻将器件置于保护状态, 而热关断保护则在检测到器件过热时, 将发送器输出强制于高阻态, 避免器件产生过大功耗。发送器超时检测电路用于防止总线闭锁。

9.1 CAN 总线状态

CAN 总线具有两个状态: 显性状态和隐性状态。显性状态下(“0”位, 用于确定信息发送的优先级), CANH-CANL 之间的差分电压介于 1.5V 至 3V(高于 0.9V), 该状态对应于 TXD/RXD 的逻辑“0”; 隐性状态下(“1”位, 总线空闲状态), 总线通过内部电阻拉至 $V_{ISO}/2$, CANH-CANL 之间的差分电压介于 -120mV 至 +12mV, 或接近 0V(低于 0.5V, 取决于总线负载), 对应于 TXD/RXD 的逻辑“1”, 详见图 8-2。

9.2 接收器

接收器将总线的差分输入(CANH 和 CANL)转换成 CAN 控制器需要的单端输出信号 RXD, 内部比较器检测差分电压 $V_{DIFF} = (V_{CANH} - V_{CANL})$, 门限电压约为 0.7V。如果 $V_{DIFF} > 0.9V$, 则在 RXD 引脚输出逻辑低电平; 如果 $V_{DIFF} < 0.5V$, RXD 输出逻辑高电平。CANH、CANL 的共模输入电压范围为 $\pm 12V$ 。当 CANH、CANL 短路, 或处于空闲状态时, RXD 输出高电平, 详见表 9-1。

表 9-1 接收器真值表

| $V_{ID} = V_{CANH} - V_{CANL}$ | 总线状态 | RXD |
|--------------------------------|------|-----|
| $V_{ID} \geq 0.9V$ | 显性 | 低电平 |
| $0.5V < V_{ID} < 0.9V$ | 不确定 | 不确定 |
| $V_{ID} \leq 0.5V$ | 隐性 | 高电平 |
| 开路($V_{ID} \approx 0V$) | 开路 | 高电平 |

9.3 发送器

发送器将来自 CAN 控制器的单端输入信号 (TXD) 转换成差分输出 CANH、CANL, 真值表如表 9-2 所示。内部发送器超时检测确保显性电平未超出 t_{TXD_DTO} 的前提下, 收发器处于正常工作状态。CANH、CANL 输出具有短路限流保护, 热关断则进一步限制器件的最大功耗。

表 9-2 发送器真值表

| 输入 TXD | TXD 低电平时间 | 输出 | | 总线状态 |
|-----------|------------------|------------|------------|-----------|
| | | CANH | CANL | |
| Low | $< t_{TXD_DTO}$ | High | Low | Dominant |
| Low | $> t_{TXD_DTO}$ | $V_{CC}/2$ | $V_{CC}/2$ | Recessive |
| H 或开路 | X | $V_{CC}/2$ | $V_{CC}/2$ | Recessive |
| X | X | $V_{CC}/2$ | $V_{CC}/2$ | Recessive |

注:

1. X = 无关; H = 高电平; L = 低电平。
2. TXD 输入具有内部弱上拉。

9.4 保护功能

9.4.1 信号隔离与电源隔离

CA-IS3062 器件内部集成数字隔离器，采用川土微电子专有的基于开关键控(OOK)调制的电容隔离技术，在逻辑侧与总线侧提供高达 $5kV_{RMS}$ 的电气隔离，允许两侧电路工作在不同的电源域。内部 DC-DC 转换器则提供电源隔离，产生 5V 输出用作总线侧供电的隔离电源，进一步简化隔离接口设计。

9.4.2 热关断

CA-IS3062 内部集成热关断保护，当器件的结温超出热关断门限 $T_{J(shutdown)}$ ($165^{\circ}C$, 典型值)时，将关闭驱动器，阻断驱动器输出 TXD 与总线的连接。热关断期间，CAN 总线偏置在隐性电平，接收器则保持正常工作。一旦结温降低到正常工作范围，则自动退出热关断状态，恢复正常工作。

9.4.3 限流保护

CA-IS3062 器件的发送器还提供输出短路保护，一旦发生输出短路到电源或地故障时，驱动器将限制输出电流。当然，由于此时处于最大限流状态，有可能消耗较大的电源电流，而热关断功能为输出短路提供了二次防护。一旦短路故障解除，发送器将退出限流保护状态。

9.4.4 发送器超时检测

CA-IS3062 CAN 收发器具有显性超时检测功能，超时时间为 t_{TXD_DTO} ，由此防止由于 CAN 控制器故障而将总线钳制在低电平(总线为显性状态)。当 TXD 保持在显性状态对应电平(低电平)的时间超出 t_{TXD_DTO} 时，器件将关闭发送器，将总线释放到隐性状态。超时故障解除后，在 TXD 收到的信号上升沿重新使能发送器，收发器恢复正常工作。发送器超时周期限制了 CA-IS3062 的最小数据传输速率，按照 CAN 总线通信协议，允许在最差工作环境下，连续发送 11 个“显性”位，据此可以估算出 CA-IS3062 所允许的最低速率是： $11bits / t_{TXD_DTO} = 11 / 2ms = 5.5kbps$ ，即将 CA-IS3062 的最低速率限制在 5.5kbps。

10 应用信息

CAN 接口由于其灵活的优先级管理和出色的仲裁能力而广泛用于工业领域，而多数工业系统工作在不同的电源域，隔离成为必要的选项，为低压侧工作的器件提供必要保护。CA-IS3062 成为此类应用的理想选择，不仅提供信号隔离，而且集成了隔离电源，只需外部少数的几个电源旁路电容，即可构成完整的隔离接口，如图 10-1 典型应用电路所示。

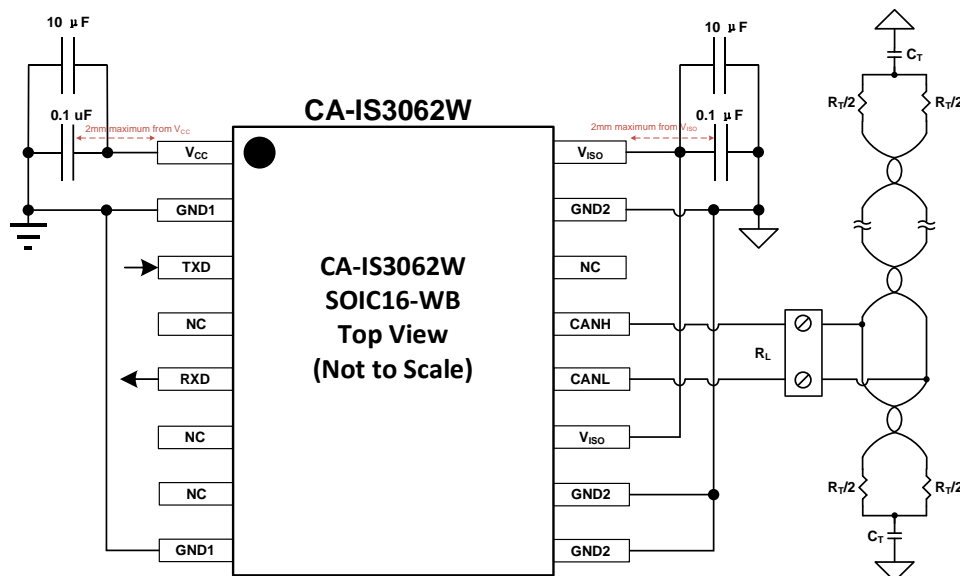


图 10-1 典型应用电路

CA-IS3062 能够支持高达 1Mbps 的数据传输速率，当然，总线网络的最高速率还受限于总线负载、节点数、电缆长度以及匹配等因素。设计 CAN 总线网络时，必须考虑信号在电缆上的损耗、寄生负载、延时、网络的不均衡性、地电位偏差以及信号完整性，因此，实际系统中的最高速率、最远传输距离常常低于理论值。根据 ISO11898 标准，CAN 总线的最高节点数为 30。而考虑到 CA-IS3062 较高的输入阻抗，通过谨慎设计网络布局，可以允许多达 110 个节点挂接在同一 CAN 总线上。

在多节点 CAN 总线网络中，保持线路阻抗均匀非常重要，由此需要提供适当的终端匹配。网络拓扑不能使用星形、树形或环形架构，在网络相距最远的两个端点之间，挂接任何一个节点都会产生一个“接头”，而高速信号在这些电缆“接头”上将产生信号反射，在总线上引入干扰。设计中，需要使用尽可能短的电缆挂接每个节点，尤其是对于高速传输网络。图 10-2 给出了 CAN 总线的典型拓扑，在总线的两个端点可采用单个 120Ω 电阻(R_T)匹配总线；如果需要增加共模滤波，也可以将其分隔成两个 60Ω 的电阻进行终端匹配，如图 10-2 所示。

建议在隔离器下方保留一个远离地线和信号线的隔离通道，电缆侧和逻辑侧之间的任何电气连接或金属连接，都会降低隔离度。为确保器件在任何数据速率下可靠工作，建议在 V_{CC} 与 $GND1$ 、 V_{ISO} 与 $GND2$ 之间外接至少 $0.1\mu F || 10\mu F$ 的低 ESR 去耦电容，并且，电容器应紧靠器件相应的电源引脚放置。如果由于特殊原因无法使用 $10\mu F$ 电容，则该电容最小值不能低于 $4.7\mu F$ 。布板时， $0.1\mu F$ 电容靠近芯片引脚摆放，且距离控制在 2mm 以内。

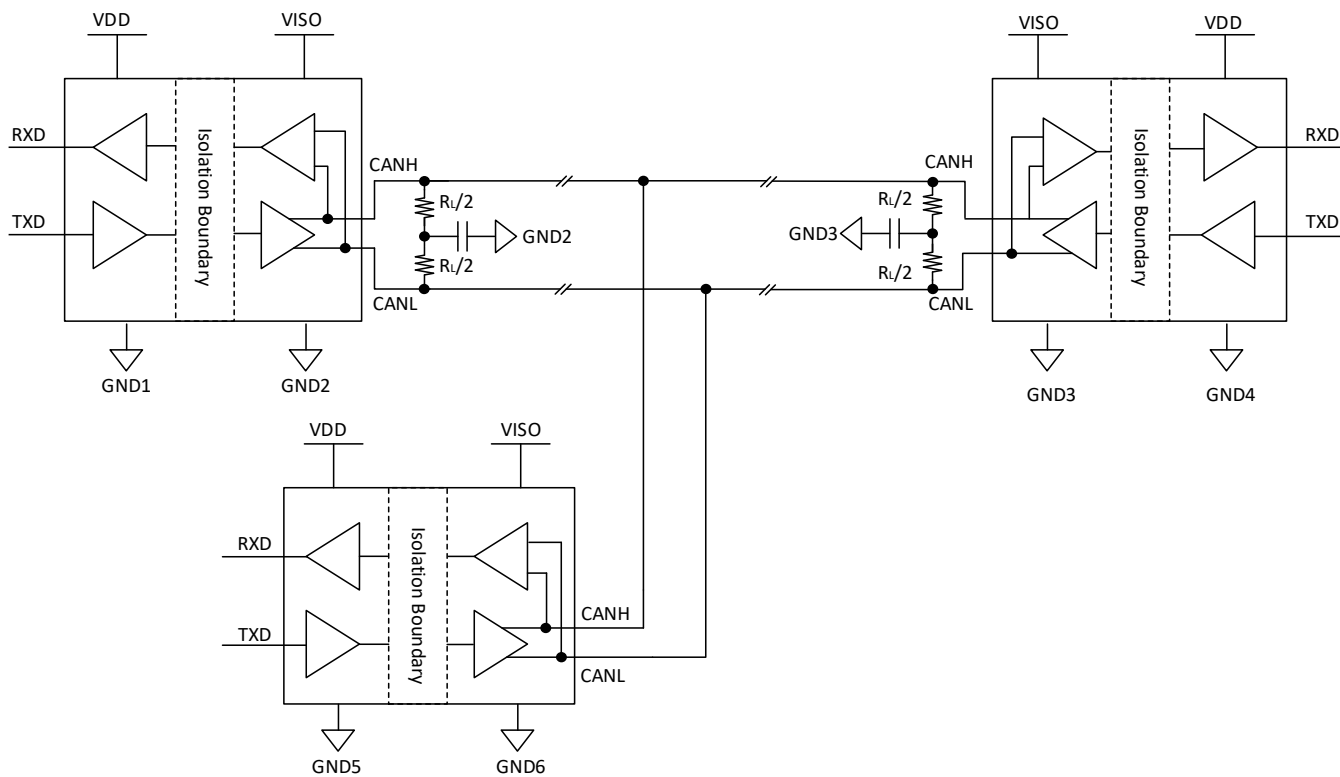
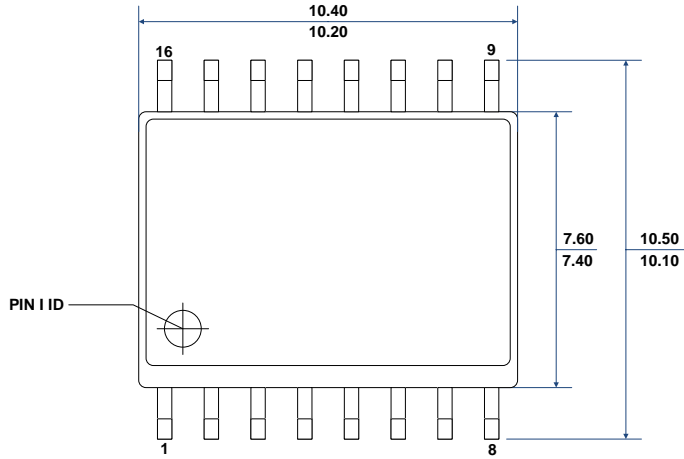


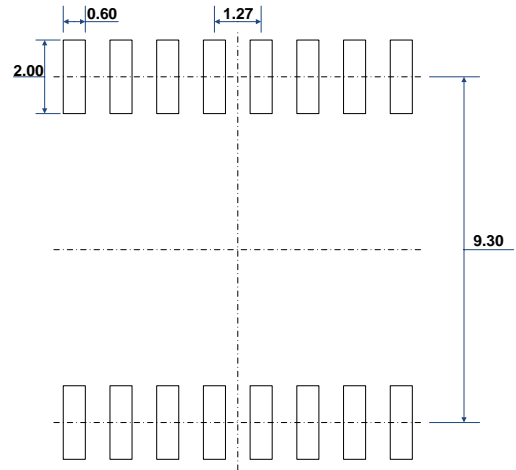
图 10-2 CAN 总线典型拓扑

11 封装信息

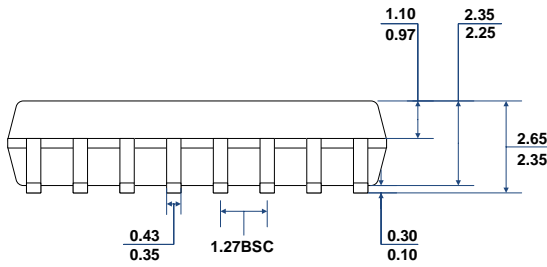
下图给出了 SOIC16 宽体封装的尺寸图和建议焊盘尺寸图。尺寸以毫米为单位。



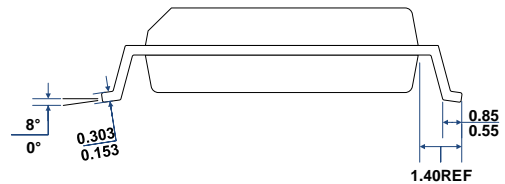
TOP VIEW



RECOMMENDED LAND PATTERN



FRONT VIEW



LEFT-SIDE VIEW

12 焊接信息

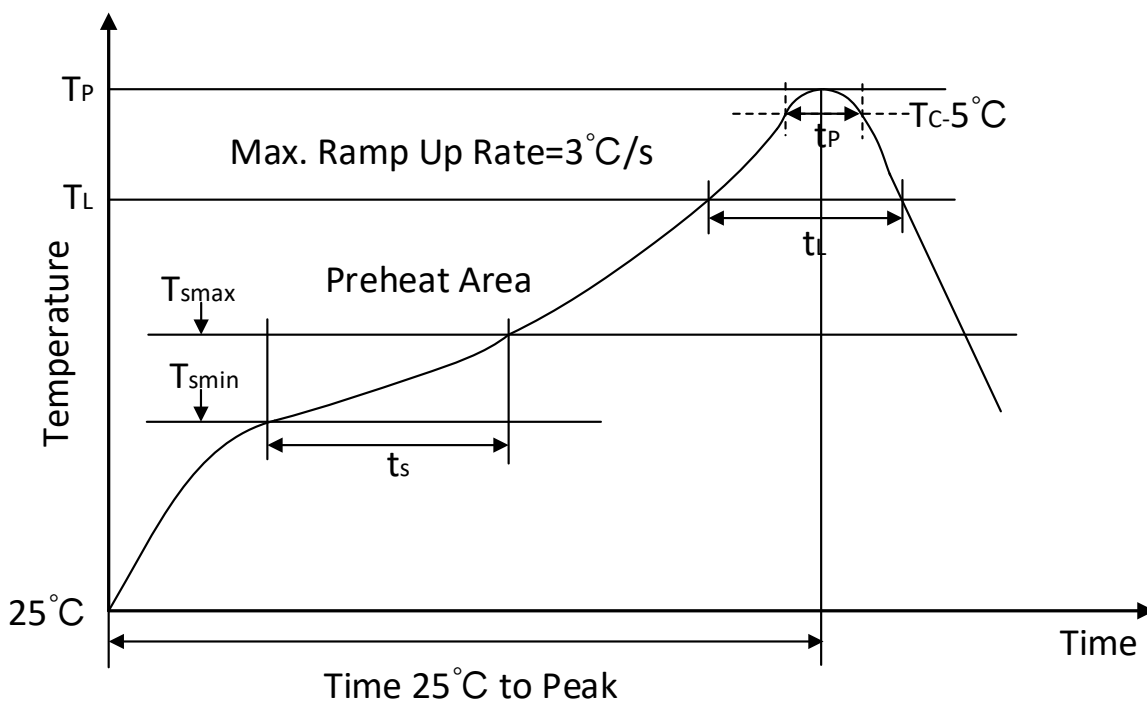


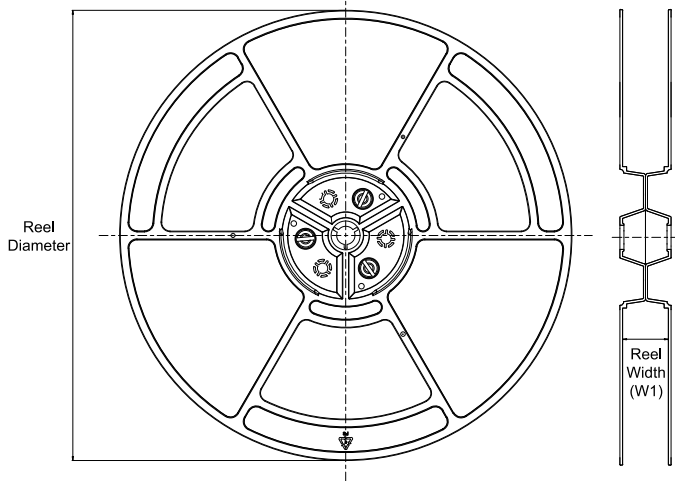
图 12-1 焊接温度曲线

表 12-1 焊接温度参数

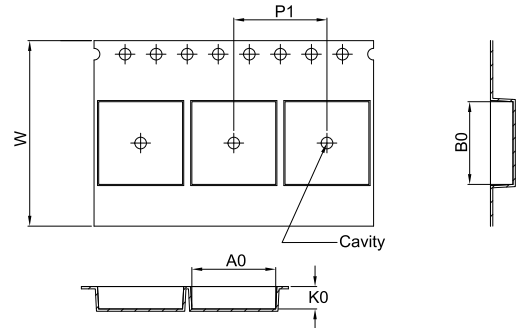
| 简要说明 | 无铅焊接 |
|--|-----------|
| 温升速率(217 °C 至峰值 T_P) | 最大 3 °C/s |
| $T_{smin}=150$ °C 至 $T_{smax}=200$ °C 预热时间 t_s | 60~120 秒 |
| 温度保持 217 °C 以上时间 t_L | 60~150 秒 |
| 峰值温度 T_P | 260 °C |
| 小于峰值温度 5 °C 以内时间 t_P | 最长 30 秒 |
| 降温速率(峰值 T_P 至 217 °C) | 最大 6 °C/s |
| 常温 25 °C 到峰值温度 T_P 时间 | 最长 8 分钟 |

13 卷带信息

REEL DIMENSIONS

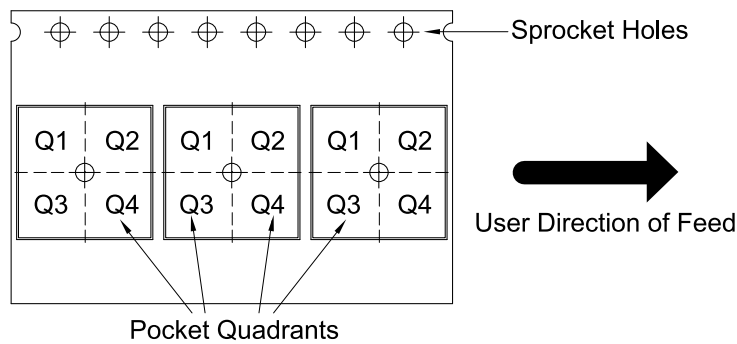


TAPE DIMENSIONS



| | |
|----|---|
| A0 | Dimension designed to accommodate the component width |
| B0 | Dimension designed to accommodate the component length |
| K0 | Dimension designed to accommodate the component thickness |
| W | Overall width of the carrier tape |
| P1 | Pitch between successive cavity centers |

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*所有尺寸均为标称值。

| Device | Package Type | Package Drawing | Pins | SPQ | Reel Diameter (mm) | Reel Width W1 (mm) | A0 (mm) | B0 (mm) | K0 (mm) | P1 (mm) | W (mm) | Pin1 Quadrant |
|------------|--------------|-----------------|------|------|--------------------|--------------------|---------|---------|---------|---------|--------|---------------|
| CA-IS3062W | SOIC | W | 16 | 1000 | 330 | 16.4 | 10.9 | 10.7 | 3.2 | 12.0 | 16.0 | Q1 |

14 重要声明

上述资料仅供参考使用，用于协助 Chipanalog 客户进行设计与研发。Chipanalog 有权在不事先通知的情况下，保留因技术革新而改变上述资料的权利。

Chipanalog 产品全部经过出厂测试。针对具体的实际应用，客户需负责自行评估，并确定是否适用。Chipanalog 对客户使用所述资源的授权仅限于开发所涉及 Chipanalog 产品的相关应用。除此之外不得复制或展示所述资源，如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，Chipanalog 对此概不负责。

商标信息

Chipanalog Inc.®、Chipanalog®为 Chipanalog 的注册商标。



<http://www.chipanalog.com>

单击下面可查看定价，库存，交付和生命周期等信息

[>>CHIPANALOG\(川土微\)](#)