

CA-IS309X 集成隔离电源的隔离式 RS-485/RS-422 收发器

1 产品特性

- 符合 TIA/EIA-485-A 标准
- 片内集成隔离式 DC-DC 转换器(含变压器)
 - 输出电压范围 3.3V/5.0V 可选
 - 软起动功能限制电压、电流过冲
 - 集成过载和短路保护
 - 集成过热保护
- 强大的电磁兼容性(EMC)
- 信号传输速率高达 10 Mbps
- 失效防护接收器(总线开路、短路)
- 支持多达 256 个总线节点
- 总线侧引脚 ESD 能力
 - 6kV HBM
 - ±15 kV IEC 61000-4-2 Contact Discharge
- 3V 至 5.5V 供电电源 (VCCA)
- 在接收状态时, 总线输入端开路或短路接收器则输出高电平
- 宽温度范围: -55°C to 125°C
- 引脚兼容大多数集成电源的隔离式 RS-485/RS-422 收发器
- 高共模瞬态抗扰度: 150 kV/μs(典型值)
- 高达 5000 V_{RMS} 隔离耐压
- 隔离栅寿命: >40 年
- 温度范围: -55°C 至 125°C
- 宽体 SOIC16-WB(W)和宽体 SOIC20-WB(T) 封装, 符合 RoHS 标准
- 安全相关认证(申请中):
 - 所有已计划的认证
 - 符合 DIN V VDE V 0884-11:2017-01 标准的 7071V_{PK} V_{IOTM} 和 849V_{PK} V_{IORM}
 - UL 1577 标准下, 长达 1 分钟的 5000V_{RMS} 隔离
 - IEC 60950、IEC 60601 和 EN 61010 认证
 - CQC、TUV 和 CSA 认证

2 应用

- 隔离 RS-485/RS-422 通信
- 光伏逆变器
- 电机驱动器

3 概述

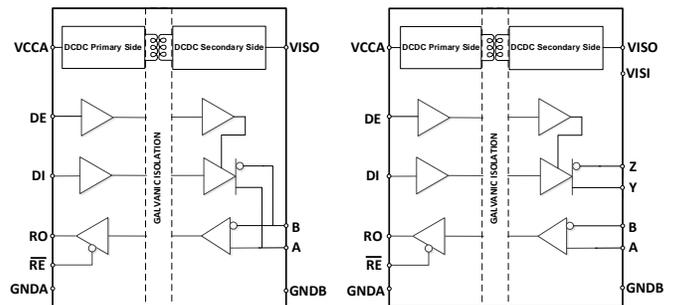
CA-IS309X 是集成隔离电源的隔离式 RS-485/RS-422 收发器, 具有高电磁抗扰度和低辐射特性。可配置为半双工或全双工模式。

CA-IS309X 器件具有高绝缘能力, 有助于防止数据总线或其他电路上的噪声和浪涌进入本地接地端, 从而干扰或损坏敏感电路。高 CMTI 能力有望保证数字信号的正确传输。CA-IS3090W、CA-IS3092W、CA-IS3096W、CA-IS3098W 器件采用 16 引脚宽体 SOIC 封装; CA-IS3090T 和 CA-IS3096T 采用 20 引脚宽体 SOIC 封装; 支持绝缘耐压高达 5 kV_{RMS}。

器件信息

器件型号	封装	封装尺寸 (标称值)
CA-IS3090 CA-IS3092 CA-IS3096 CA-IS3098	SOIC16-WB(W)	10.30 mm × 7.50 mm
CA-IS3090 CA-IS3096	SOIC20-WB(T)	12.80 mm X 7.50 mm

简化功能框图



4 订购指南

表 4-1 有效订购零件编号

型号	通讯模式	通讯速率 (Mbps)	隔离输出电压 (V)	封装
CA-IS3090W	全双工	0.5	3.3/5.0	SOIC16-WB(W)
CA-IS3092W	半双工	0.5	3.3/5.0	SOIC16-WB(W)
CA-IS3096W	全双工	10	3.3/5.0	SOIC16-WB(W)
CA-IS3098W	半双工	10	3.3/5.0	SOIC16-WB(W)
CA-IS3090T	全双工/半双工	0.5	3.3	SOIC20-WB(T)
CA-IS3096T	全双工/半双工	10	3.3	SOIC20-WB(T)

5 引脚配置和功能描述

5.1 CA-IS3090W/CA-IS3096W 描述

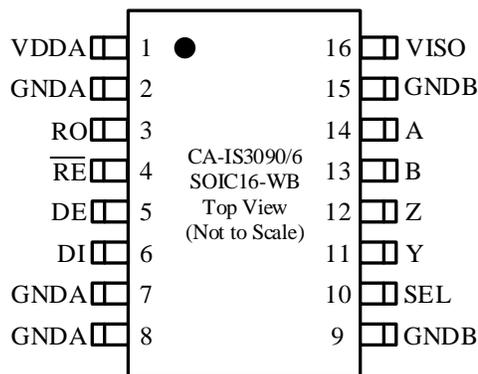


图 5-1 CA-IS3090/CA-IS3096 SOIC16 配置

表 5-1CA-IS3090/CA-IS3096 SOIC16 引脚功能描述

引脚名称	引脚编号	类型	描述
	SOIC16		
VDDA	1	电源	A 侧电源电压
GNDA	2	地	A 侧电源基准点
RO	3	逻辑输出	接收输出端: A 端电压比 B 端高 200mV 时 RO 为高, A 端电压比 B 端低 200mV 时 RO 为低
\overline{RE}	4	逻辑输入	接收使能端: 低电平有效, \overline{RE} 为高时, 接收输出为高电平
DE	5	逻辑输入	发送使能端: 高电平有效, DE 为低时, 发送输出为高阻。DE 为高电平时芯片工作在发送状态, DE 为低电平且 \overline{RE} 为低电平时芯片工作在接收状态
DI	6	逻辑输入	发送数据输入端: DI 为高时, A 输出高电平 B 输出低电平, DI 为低时正好相反
GNDA	7	地	A 侧电源基准点
GNDA	8	地	A 侧电源基准点
GNDB	9	地	B 侧电源基准点
SEL ¹	10	逻辑输入	VISO 输出电压选择管脚
Y	11	逻辑输出	总线正发送输出端
Z	12	逻辑输出	总线负发送输出端
B	13	逻辑输入	总线负接受输入端
A	14	逻辑输入	总线正接受输入端
GNDB	15	地	B 侧电源基准点
VISO	16	电源	隔离电源输出

1. 当 SEL 接到 VISO 时, VISO=5V。当 SEL 接到 GNDB 或者悬空时, VISO=3.3V。

5.2 CA-IS3092W/CA-IS3098W 描述

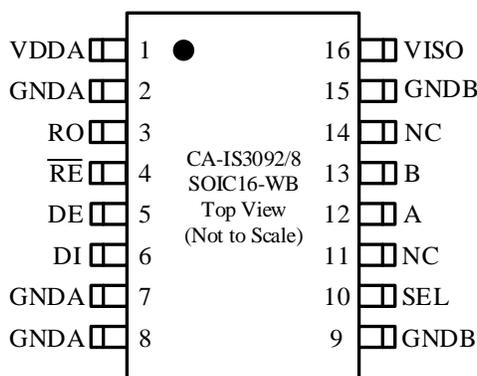


图 5-2 CA-IS3092/CA-IS3098 SOIC16 配置

表 5-2CA-IS3092/CA-IS3098 SOIC16 引脚功能描述

引脚名称	引脚编号	类型	描述
VDDA	1	电源	A 侧电源电压
GNDA	2	地	A 侧接地基准点
RO	3	逻辑输出	接收输出端: A 端电压比 B 端高 200mV 时 RO 为高, A 端电压比 B 端低 200mV 时 RO 为低
\overline{RE}	4	逻辑输入	接收使能端: 低电平有效, \overline{RE} 为高时, 接收输出为高电平
DE	5	逻辑输入	发送使能端: 高电平有效, DE 为低时, 发送输出为高阻。DE 为高电平时芯片工作在发送状态, DE 为低电平且 \overline{RE} 为低电平时芯片工作在接收状态
DI	6	逻辑输入	发送数据输入端: DI 为高时, A 输出高电平 B 输出低电平, DI 为低时正好相反
GNDA	7	地	A 侧接地基准点
GNDA	8	地	A 侧接地基准点
GNDB	9	地	B 侧接地基准点
SEL ¹	10	逻辑输入	VISO 输出电压选择管脚
NC	11	无	无内部连接
A	12	逻辑输入/输出	总线正接收输入端和总线正发送输出端
B	13	逻辑输入/输出	总线负接收输入端和总线负发送输出端
NC	14	无	无内部连接
GNDB	15	地	B 侧接地基准点
VISO	16	电源	B 侧隔离电源输出

1. 当 SEL 接到 VISO 时, VISO=5V。当 SEL 接到 GNDB 或者悬空时, VISO=3.3V。

5.3 CA-IS3090T/CA-IS3096T 描述

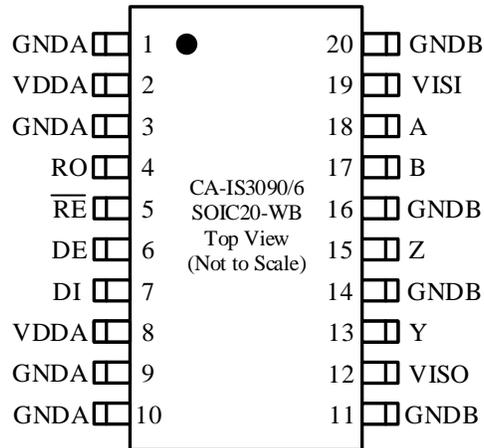


图 5-3 CA-IS3090/CA-IS3096 SOIC20 配置

表 5-3 CA-IS3090/CA-IS3096 SOIC20 引脚功能描述

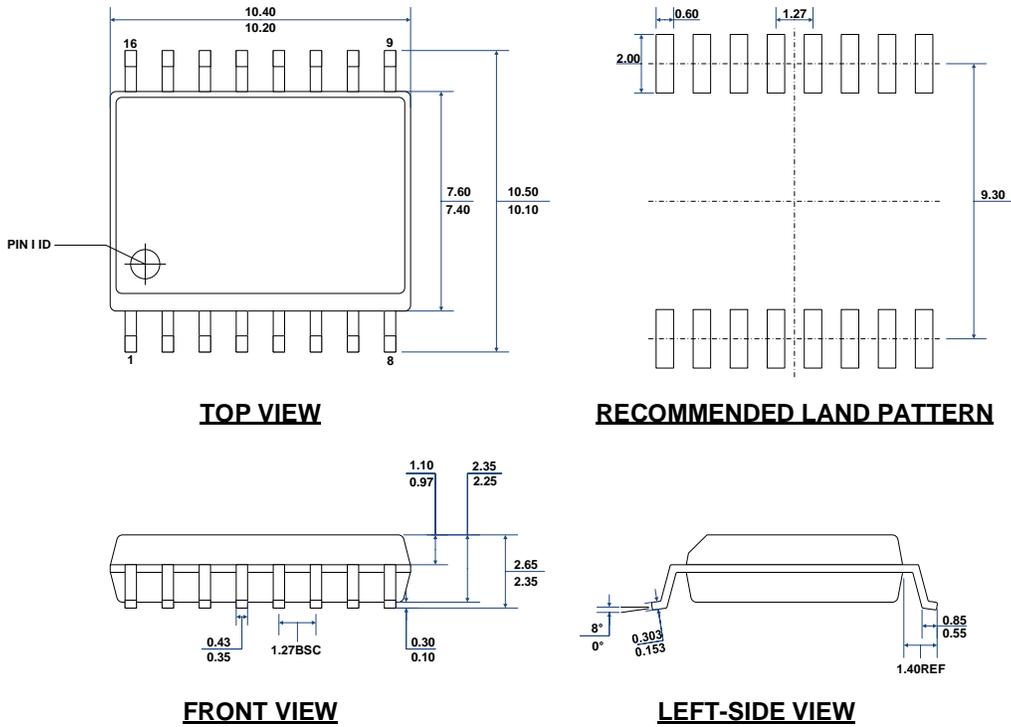
引脚名称	引脚编号	类型	描述
GNDA	1	地	A 侧接地基准点
VDDA	2	电源	A 侧电源电压
GNDA	3	地	A 侧接地基准点
RO	4	逻辑输出	接收使能端：低电平有效， \overline{RE} 为高时，接收输出为高电平
\overline{RE}	5	逻辑输入	发送使能端：高电平有效，DE 为低时，发送输出为高阻。DE 为高电平时芯片工作在发送状态，DE 为低电平且 \overline{RE} 为低电平时芯片工作在接收状态
DE	6	逻辑输入	发送数据输入端：DI 为高时，A 输出高电平 B 输出低电平，DI 为低时正好相反
DI	7	逻辑输入	A 侧接地基准点
VDDA	8	电源	A 侧电源电压
GNDA	9	地	A 侧接地基准点
GNDA	10	地	A 侧接地基准点
GNDB	11	地	B 侧接地基准点
VISO ¹	12	电源	B 侧隔离电源输出，此引脚必须从外部连接到 VISO
Y	13	逻辑输出	总线正发送输出端
GNDB	14	地	B 侧接地基准点
Z	15	逻辑输出	总线负发送输出端
GNDB	16	地	B 侧接地基准点
B	17	逻辑输入	总线负接受输入端
A	18	逻辑输入	总线正接受输入端
VISO ¹	19	电源	B 侧隔离电源输入，此引脚必须从外部连接到 VISO
GNDB	20	地	B 侧接地基准点

1. 隔离电源电压为 3.3V

6 封装信息

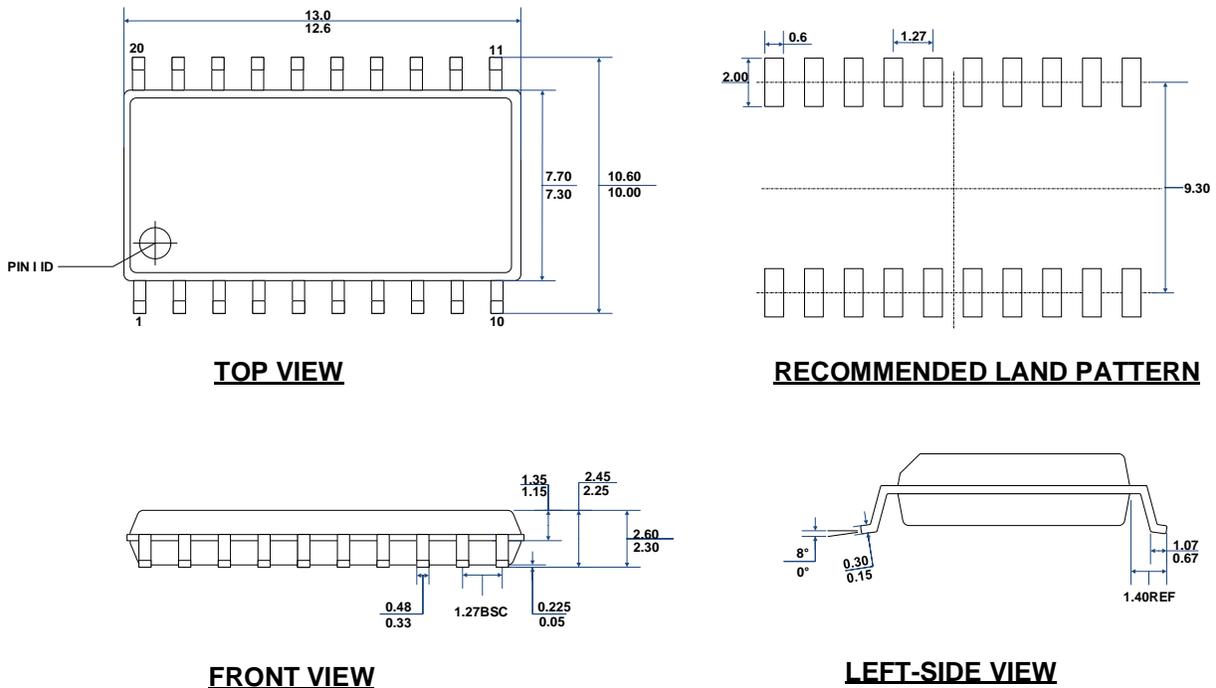
6.1 SOIC16 宽体外形尺寸

下图说明了采用 SOIC16 宽体封装大小尺寸图和建议焊盘尺寸图。尺寸以毫米为单位。



6.2 SOIC20 宽体外形尺寸

下图说明了采用 SOIC20 宽体封装大小尺寸图和建议焊盘尺寸图。尺寸以毫米为单位。



重要声明

上述资料仅供参考使用，用于协助 Chipanalog 客户进行设计与研发。Chipanalog 有权在不事先通知的情况下，保留因技术革新而改变上述资料的权利。

Chipanalog 产品全部经过出厂测试。针对具体的实际应用，客户需负责自行评估，并确定是否适用。Chipanalog 对客户使用所述资源的授权仅限于开发所涉及 Chipanalog 产品的相关应用。除此之外不得复制或展示所述资源，如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，Chipanalog 对此概不负责。

商标信息

Chipanalog Inc.®、Chipanalog®为 Chipanalog 的注册商标。

单击下面可查看定价，库存，交付和生命周期等信息

[>>CHIPANALOG\(川土微\)](#)