

## CA-IS1300B25G-Q1 5-kV<sub>RMS</sub> 用于电流检测的隔离式运放

### 1 产品特性

- 差分输入电压范围:  $\pm 250$  mV
- 固定初始增益: 8.2
- 低输入失调和温漂:  
25°C 时  $\pm 0.2$  mV (最大值),  $\pm 3.5$   $\mu$ V/°C (最大值)
- 低增益误差和温漂:  
25°C 时  $\pm 0.3\%$  (最大值),  $\pm 50$  ppm/°C (最大值)
- 低非线性度和温漂:  
额定范围内 0.01% (典型值),  $\pm 1$  ppm/°C (典型值)
- 高边和低边均支持 3.3 V 和 5 V 供电电压
- 高共模瞬态抗扰度:  $\pm 150$  kV/ $\mu$ s (典型值)
- 宽工作温度范围:  $-40^\circ\text{C}$  到  $125^\circ\text{C}$
- 安全和法规认证:
  - 符合 DIN EN IEC 60747-17 (VDE 0884-17) 标准的 7070 V<sub>PK</sub> 隔离耐压
  - 符合 UL 1577 认证, 1 分钟 5 kV<sub>RMS</sub>
  - TUV 相关认证
- 额定工作电压下使用寿命大于 40 年
- 符合 AEC-Q100 标准:  
Grade 1 等级,  $-40^\circ\text{C}$  到  $125^\circ\text{C}$  ( $T_A$ )

### 2 应用

- 汽车电机控制和驱动
- 车载充电器
- 牵引逆变器
- 充电桩

### 3 概述

CA-IS1300B25G-Q1 器件是为基于分流电阻的电流检测而优化的高精度隔离式运放。低的失调和增益误差以及相关温漂能够在全工作温度范围内保持测量的精度。

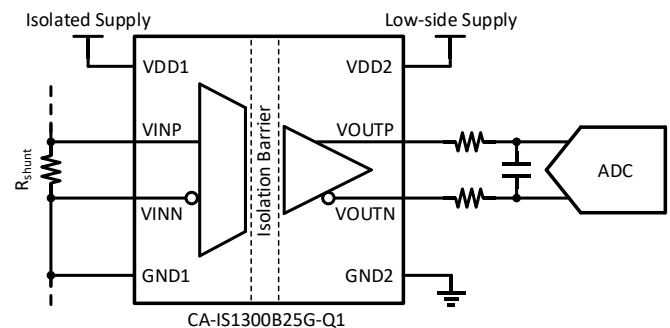
CA-IS1300B25G-Q1 器件采用二氧化硅 (SiO<sub>2</sub>) 作为隔离层, 支持符合 UL 1577 认证的高达 5 kV<sub>RMS</sub> 的电气隔离。该技术将高低压域分开从而防止低压器件被损坏, 同时提供低辐射和高磁场抗扰度。高共模瞬态抗扰度 (CMTI) 意味着 CA-IS1300B25G-Q1 器件在隔离层之间正确地传递信号, 适合要求高压、大功率开关的汽车电机控制和驱动应用场合。器件内部输入共模过压和高边电源丢失检测功能有助于故障诊断和系统安全。

CA-IS1300B25G-Q1 器件通过宽体八脚 SOIC 封装, 支持在汽车温度范围内 ( $-40^\circ\text{C}$  到  $125^\circ\text{C}$ ) 正常工作。

#### 器件信息

器件型号	封装	封装尺寸 (标称值)
CA-IS1300B25G-Q1	SOIC8-WB (G)	5.85 mm × 7.50 mm

#### 简化电路图



#### 4 订购指南

表 4-1 有效订购零件编号

订购型号	额定输入范围	增益	增益误差	输入失调电压	隔离等级	封装
CA-IS1300B25G-Q1	$\pm 250$ mV	8.2	$\pm 0.3\%$	$\pm 0.2$ mV	5 kV <sub>RMS</sub>	SOIC8-WB

## 目录

<b>1</b>	<b>产品特性</b> .....	<b>1</b>	<b>9.1</b>	<b>系统概述</b> .....	<b>15</b>
<b>2</b>	<b>应用</b> .....	<b>1</b>	<b>9.2</b>	<b>特点描述</b> .....	<b>15</b>
<b>3</b>	<b>概述</b> .....	<b>1</b>	9.2.1	模拟输入 .....	15
<b>4</b>	<b>订购指南</b> .....	<b>2</b>	9.2.2	隔离层的信号传输 .....	15
<b>5</b>	<b>修订历史</b> .....	<b>3</b>	9.2.3	安全故障输出 .....	16
<b>6</b>	<b>引脚功能描述</b> .....	<b>4</b>	<b>10</b>	<b>应用信息</b> .....	<b>17</b>
<b>7</b>	<b>产品规格</b> .....	<b>5</b>	10.1	电流检测的典型应用 .....	17
7.1	绝对最大额定值 <sup>1</sup> .....	5	10.2	选择合适的 $R_{shunt}$ .....	17
7.2	ESD 额定值 .....	5	10.3	输入滤波器 .....	17
7.3	建议工作条件 .....	5	10.4	电源供电推荐 .....	18
7.4	热工特性 .....	5	10.5	输出滤波器 .....	18
7.5	功率额定值 .....	5	10.6	电压检测的误差分析 .....	18
7.6	隔离特性 .....	6	10.7	注意事项 .....	19
7.7	相关安全认证 .....	7	<b>11</b>	<b>封装信息</b> .....	<b>20</b>
7.8	电气特性 .....	8	11.1	SOIC8 宽体封装外形尺寸 .....	20
7.9	典型特性 .....	10	<b>12</b>	<b>焊接信息</b> .....	<b>21</b>
<b>8</b>	<b>参数测量信息</b> .....	<b>14</b>	<b>13</b>	<b>卷带信息</b> .....	<b>22</b>
<b>9</b>	<b>详细说明</b> .....	<b>15</b>	<b>14</b>	<b>重要声明</b> .....	<b>23</b>

### 5 修订历史

修订版本号	修订内容	页码
Version 1.00	NA	NA
Version 1.01	更新 TUV 认证信息	6,7

## 6 引脚功能描述

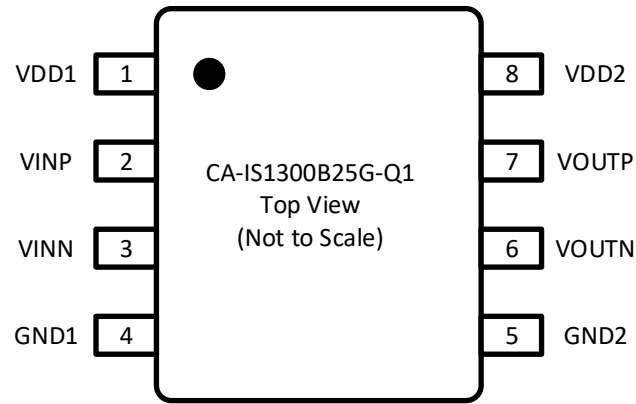


图 6-1 CA-IS1300B25G-Q1 引脚配置

表 6-1 CA-IS1300B25G-Q1 引脚功能描述

引脚名称	引脚编号	引脚类型	描述
VDD1	1	电源	高边供电电源, 3 V 到 5.5 V
VINP	2	输入	同相模拟输入
VINN	3	输入	反相模拟输入
GND1	4	地	高边地
GND2	5	地	低边地
VOUTN	6	输出	反相模拟输出
VOUTP	7	输出	同相模拟输出
VDD2	8	电源	低边供电电源, 3 V 到 5.5 V

## 7 产品规格

### 7.1 绝对最大额定值<sup>1</sup>

参数		最小值	最大值	单位
VDD1 或 VDD2	电源电压 <sup>2</sup>	-0.5	6.5	V
VINP 或 VINN	模拟输入电压	GND1 - 6	6.5	V
VOU TP 或 VOU TN	模拟输出电压	GND2 - 0.5	VDD2 + 0.5 <sup>3</sup>	V
I <sub>IN</sub>	输入电流至除电源外的任何引脚	-10	10	mA
T <sub>J</sub>	结温		150	°C
T <sub>STG</sub>	存储温度	-65	150	°C

#### 备注:

1. 等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断产品能否正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。
2. 所有电压均参照各自的地（GND1 或 GND2）且为峰值电压。
3. 最大电压不得超过 6.5 V。

### 7.2 ESD 额定值

		数值	单位
V <sub>ESD</sub> 静电放电	人体模型（HBM），根据 ANSI/ESDA/JEDEC JS-001，所有引脚	±4000	V
	器件充电模型（CDM），根据 JEDEC 规范 JESD22-C101，所有引脚	±2000	

### 7.3 建议工作条件

参数		最小值	典型值	最大值	单位
VDD1	高边供电电压，参照 GND1	3.0	5.0	5.5	V
VDD2	低边供电电压，参照 GND2	3.0	3.3	5.5	V
T <sub>A</sub>	工作环境温度	-40		125	°C

### 7.4 热工特性

热量参数		数值	单位
R <sub>θJA</sub>	芯片结到环境的热阻	110.1	°C/W
R <sub>θJC(top)</sub>	芯片结到壳（顶部）的热阻	51.7	°C/W
R <sub>θJB</sub>	芯片结到板的热阻	66.4	°C/W
ψ <sub>JT</sub>	芯片结到顶部的特征参数	16.0	°C/W
ψ <sub>JB</sub>	芯片结到板的特征参数	64.5	°C/W
R <sub>θJC(bottom)</sub>	芯片结到壳（底部）的热阻	NA	°C/W

### 7.5 功率额定值

参数		测试条件	数值	单位
P <sub>D</sub>	芯片最大功率损耗	VDD1 = VDD2 = 5.5 V	134.75	mW
P <sub>D1</sub>	高边最大功率损耗	VDD1 = 5.5 V	90.75	mW
P <sub>D2</sub>	低边最大功率损耗	VDD2 = 5.5 V	44.00	mW

**7.6 隔离特性**

参数		测试条件	数值	单位
CLR	外部气隙 (间隙) <sup>1</sup>	测量输入端至输出端, 隔空最短距离	8	mm
CPG	外部爬电距离 <sup>1</sup>	测量输入端至输出端, 沿壳体最短距离	8	mm
DTI	隔离距离	最小内部间隙 (内部距离)	28	μm
CTI	相对漏电指数	DIN EN 60112 (VDE 0303-11); IEC 60112	> 600	V
	材料组	根据 IEC 60664-1	I	
	IEC 60664-1 过压类别	额定市电电压 ≤ 300 V <sub>RMS</sub>	I-IV	
		额定市电电压 ≤ 600 V <sub>RMS</sub>	I-IV	
		额定市电电压 ≤ 1000 V <sub>RMS</sub>	I-III	
<b>DIN EN IEC 60747-17 (VDE 0884-17)<sup>2</sup></b>				
V <sub>IORM</sub>	最大重复峰值隔离电压	交流电压 (双极)	1414	V <sub>PK</sub>
V <sub>IOWM</sub>	最大工作隔离电压	交流电压; 时间相关的介质击穿 (TDDB) 测试	1000	V <sub>RMS</sub>
		直流电压	1414	V <sub>DC</sub>
V <sub>IOTM</sub>	最大瞬态隔离电压	V <sub>TEST</sub> = V <sub>IOTM</sub> , t = 60 s (认证) V <sub>TEST</sub> = 1.2 × V <sub>IOTM</sub> t = 1 s (100% 量产测试)	7070	V <sub>PK</sub>
V <sub>IOSM</sub>	最大浪涌隔离电压 <sup>3</sup>	测试方法根据 IEC 60065, 1.2/50 μs 波形, V <sub>TEST</sub> = 1.6 × V <sub>IOSM</sub> (认证)	8000	V <sub>PK</sub>
Q <sub>pd</sub>	表征电荷 <sup>4</sup>	方法 a, 输入/输出安全测试子类 2/3 后, V <sub>ini</sub> = V <sub>IOTM</sub> , t <sub>ini</sub> = 60 s; V <sub>pd(m)</sub> = 1.2 × V <sub>IORM</sub> , t <sub>m</sub> = 10 s	≤ 5	pC
		方法 a, 环境测试子类 1 后 V <sub>ini</sub> = V <sub>IOTM</sub> , t <sub>ini</sub> = 60 s; V <sub>pd(m)</sub> = 1.6 × V <sub>IORM</sub> , t <sub>m</sub> = 10 s	≤ 5	
		方法 b1, 常规测试 (100% 量产测试) 和前期预处理 (抽样测试) V <sub>ini</sub> = 1.2 × V <sub>IOTM</sub> , t <sub>ini</sub> = 1 s V <sub>pd(m)</sub> = 1.875 × V <sub>IORM</sub> , t <sub>m</sub> = 1 s	≤ 5	
C <sub>IO</sub>	栅电容, 输入到输出 <sup>5</sup>	V <sub>IO</sub> = 0.4 × sin(2πft), f = 1 MHz	~ 1	pF
R <sub>IO</sub>	绝缘电阻	V <sub>IO</sub> = 500 V, T <sub>A</sub> = 25°C	> 10 <sup>12</sup>	Ω
		V <sub>IO</sub> = 500 V, 100°C ≤ T <sub>A</sub> ≤ 125°C	> 10 <sup>11</sup>	
		V <sub>IO</sub> = 500 V, T <sub>S</sub> = 150°C	> 10 <sup>9</sup>	
	污染度		2	
<b>UL 1577</b>				
V <sub>ISO</sub>	最大隔离电压	V <sub>TEST</sub> = V <sub>ISO</sub> , t = 60 s (认证) V <sub>TEST</sub> = 1.2 × V <sub>ISO</sub> , t = 1 s (100% 量产测试)	5000	V <sub>RMS</sub>
<b>备注:</b>				
<ol style="list-style-type: none"> <li>根据应用的特定设备隔离标准应用爬电距离和间隙要求。注意保持电路板设计的爬电距离和间隙距离, 以确保印刷电路板上隔离器的安装焊盘不会缩短该距离。在某些情况下印刷电路板上的爬电距离和间隙变得相等。诸如在印刷电路板上插入凹槽的技术用于帮助增加这些规格。</li> <li>这种耦合器只适用于在最大工作额定值范围内的基本电气绝缘。应通过适当的保护电路确保符合安全额定值。</li> <li>测试在空气或油中进行, 以确定隔离屏障的固有浪涌抗扰度。</li> <li>表征电荷是由局部放电引起的放电电荷 (pd)。</li> <li>栅两侧的所有引脚连接在一起, 形成双端子器件。</li> </ol>				

**7.7 相关安全认证**

VDE (申请中)	UL	TUV
根据 DIN EN IEC 60747-17 (VDE 0884-17):2021-10 认证	根据 UL 1577 器件认可程序认证和 CSA Component Acceptance Service Notice No. 5A	根据 EN 61010-1: 2010+A1
增强型绝缘 最大重复峰值隔离电压: 1414 V <sub>PK</sub> 最大瞬态隔离电压: 7070 V <sub>PK</sub> 最大浪涌隔离电压: 8000 V <sub>PK</sub>	单一绝缘保护 5000 V <sub>RMS</sub>	5000 V <sub>RMS</sub>
证书编号:	证书编号: E511334-20200520	证书编号: CN23RC4J 001

**7.8 电气特性**

所有最大最小值在以下条件获得： $T_A = -40^{\circ}\text{C}$  到  $125^{\circ}\text{C}$ ， $V_{DD1} = 3\text{V}$  到  $5.5\text{V}$ ， $V_{DD2} = 3\text{V}$  到  $5.5\text{V}$ ， $V_{INP} = -250\text{mV}$  到  $250\text{mV}$ ， $V_{INN} = \text{GND1} = 0\text{V}$ （除非另有说明）。所有典型值在  $T_A = 25^{\circ}\text{C}$ ， $V_{DD1} = 5\text{V}$ ， $V_{DD2} = 3.3\text{V}$ （除非另有说明）。

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
<b>模拟输入</b>						
$V_{\text{Clipping}}$	满量程输入电压范围	$V_{\text{INP}} - V_{\text{INN}}$		$\pm 320$		mV
$V_{\text{FSR}}$	额定线性输入电压范围	$V_{\text{INP}} - V_{\text{INN}}$	-250		250	mV
$V_{\text{CM}}$	输入共模电压范围	$(V_{\text{INP}} + V_{\text{INN}}) / 2$ 到 GND1	-0.16		$V_{\text{DD1}} - 2.1$	V
$V_{\text{CMOV}}$	共模过压阈值	$(V_{\text{INP}} + V_{\text{INN}}) / 2$ 到 GND1	$V_{\text{DD1}} - 2$			V
$V_{\text{CMOV\_HYS}}$	共模过压阈值迟滞窗口			100		mV
$V_{\text{OS}}$	输入失调电压	初始值, $T_A = 25^{\circ}\text{C}$ 时, $V_{\text{INP}} = V_{\text{INN}} = \text{GND1}$	-0.2	$\pm 0.05$	0.2	mV
$\text{TCV}_{\text{OS}}$	输入失调电压温漂		-3.5	$\pm 1$	3.5	$\mu\text{V}/^{\circ}\text{C}$
$\text{CMRR}_{\text{IN}}$	输入共模抑制比	直流, $V_{\text{INP}} = V_{\text{INN}}$		-98		dB
		$f_{\text{IN}} = 10\text{kHz}$ , $V_{\text{INP}} = V_{\text{INN}}$		-98		
$C_{\text{IN}}$	单端输入电容	$f_{\text{IN}} = 300\text{kHz}$ , $V_{\text{INN}} = \text{GND1}$		2		pF
$C_{\text{IND}}$	差分输入电容	$f_{\text{IN}} = 300\text{kHz}$		1		pF
$R_{\text{IN}}$	单端输入电阻	$V_{\text{INN}} = \text{GND1}$		19		k $\Omega$
$R_{\text{IND}}$	差分输入电阻			22		k $\Omega$
$I_{\text{IN}}$	输入电流	$V_{\text{INP}} = V_{\text{INN}} = \text{GND1}$ , $I_{\text{IN}} = (I_{\text{INP}} + I_{\text{INN}}) / 2$	-41	-30	-24	$\mu\text{A}$
$\text{TCI}_{\text{IN}}$	输入电流温漂			$\pm 1$		nA/ $^{\circ}\text{C}$
$I_{\text{INOS}}$	输入失调电流			$\pm 5$		nA
$\text{BW}_{\text{IN}}$	输入带宽			1000		kHz
<b>模拟输出</b>						
Gain	增益 <sup>1</sup>	初始值		8.2		V/V
$E_{\text{G}}$	增益误差	初始值, $T_A = 25^{\circ}\text{C}$ 时	-0.3%	$\pm 0.05\%$	0.3%	
$\text{TCE}_{\text{G}}$	增益误差温漂		-50	$\pm 15$	50	ppm/ $^{\circ}\text{C}$
NL	非线性度 <sup>2</sup>		-0.03%	$\pm 0.01\%$	0.03%	
$\text{TCNL}$	非线性度温漂			$\pm 1$		ppm/ $^{\circ}\text{C}$
	输出噪声	$V_{\text{INP}} = V_{\text{INN}} = \text{GND1}$ , $\text{BW} = 100\text{kHz}$		330		$\mu\text{V}_{\text{RMS}}$
THD	总谐波失真	$V_{\text{IN}} = 500\text{mV}_{\text{pp}}$ , $f_{\text{IN}} = 10\text{kHz}$ , $\text{BW} = 100\text{kHz}$		-85		dB
SNR	信噪比	$V_{\text{IN}} = 500\text{mV}_{\text{pp}}$ , $f_{\text{IN}} = 1\text{kHz}$ , $\text{BW} = 10\text{kHz}$		83		dB
		$V_{\text{IN}} = 500\text{mV}_{\text{pp}}$ , $f_{\text{IN}} = 10\text{kHz}$ , $\text{BW} = 100\text{kHz}$		68		
PSRR	电源抑制比 <sup>3</sup>	VDD1 处, 直流		-100		dB
		VDD1 处, 100-mV、10-kHz 纹波		-96		
		VDD2 处, 直流		-100		
		VDD2 处, 100-mV、10-kHz 纹波		-98		
$V_{\text{CMOUT}}$	共模输出电压		1.39	1.44	1.49	V
$V_{\text{FAILSAFE}}$	安全故障差分输出电压	$V_{\text{CMOV}} \leq V_{\text{CM}}$ 或 VDD1 丢失		-2.6	-2.5	V
$I_{\text{OSC}}$	输出短路电流	VOUTP 或 VOUTN 短路至 VDD2 或 GND2		$\pm 13$		mA
$R_{\text{OUT}}$	输出电阻	在 VOUTP 或 VOUTN 处		< 0.2		$\Omega$
$\text{BW}_{\text{OUT}}$	输出-3 dB 带宽		250	310		kHz
CMTI	共模瞬态抗扰度	$ \text{GND1} - \text{GND2}  = 1.5\text{kV}$ ; 见图 8-1	100	150		kV/ $\mu\text{s}$
<b>供电</b>						

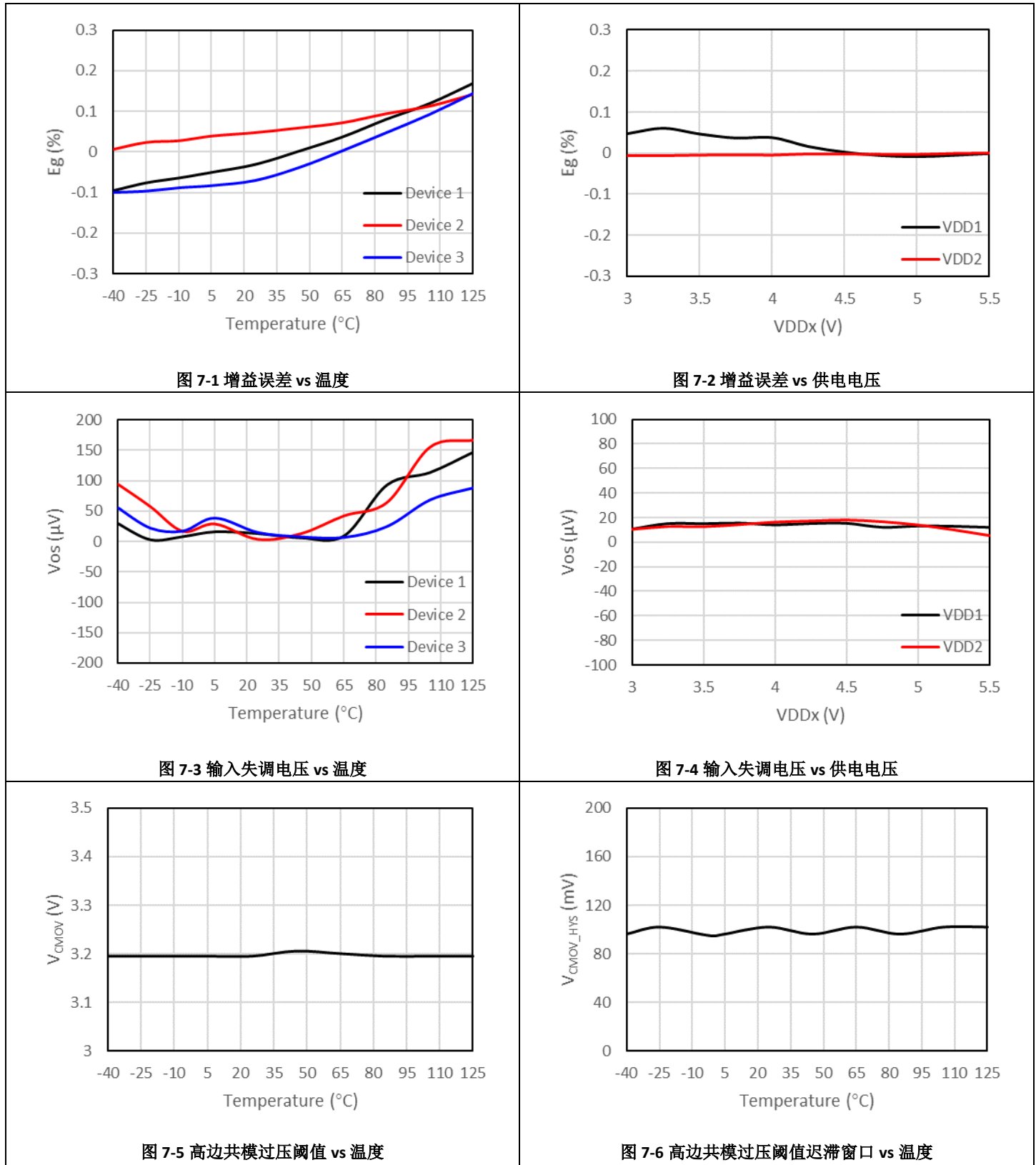


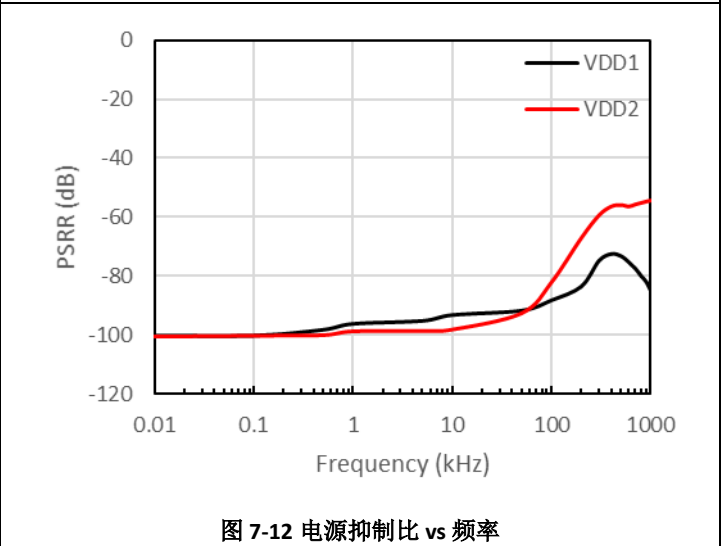
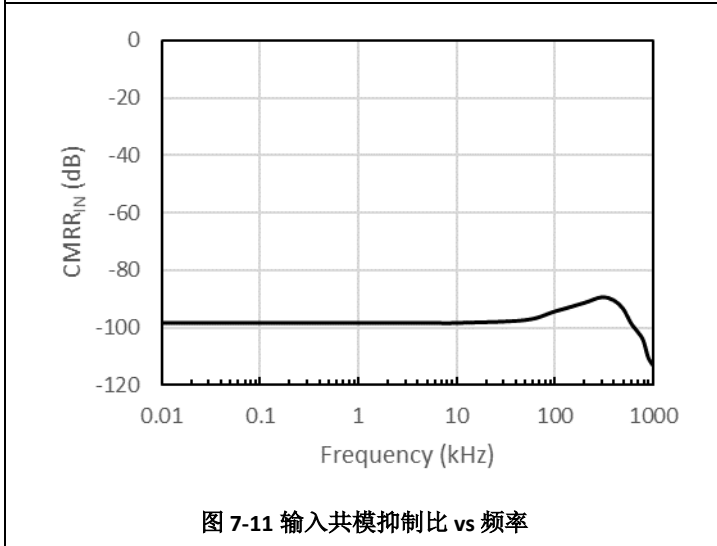
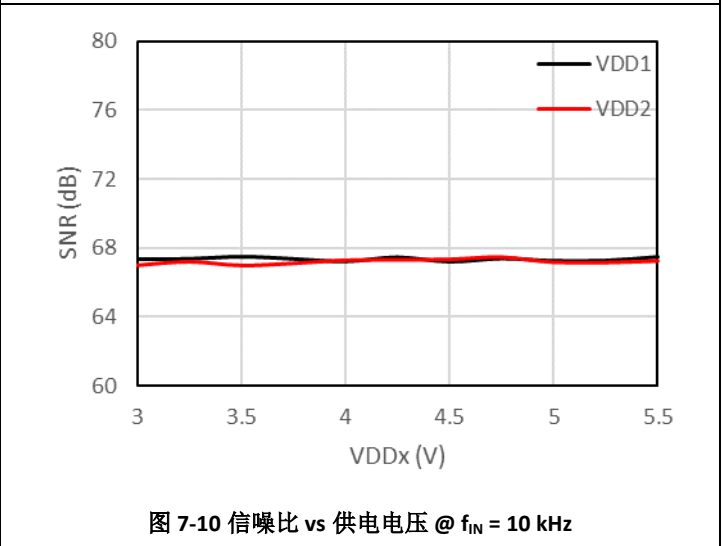
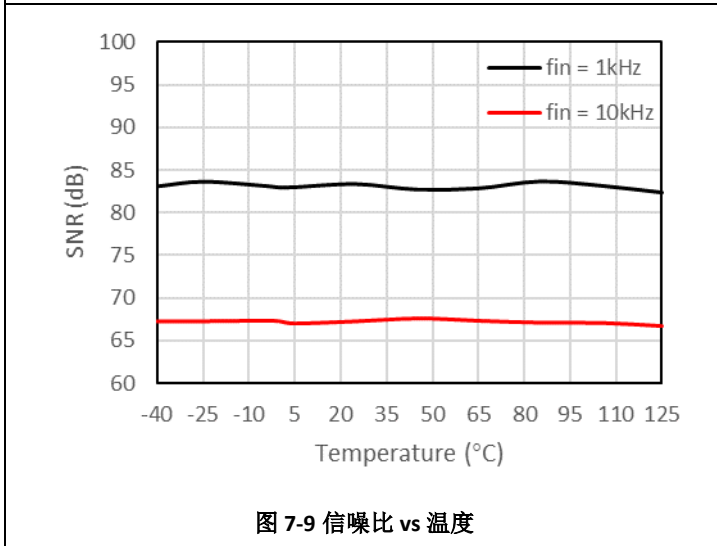
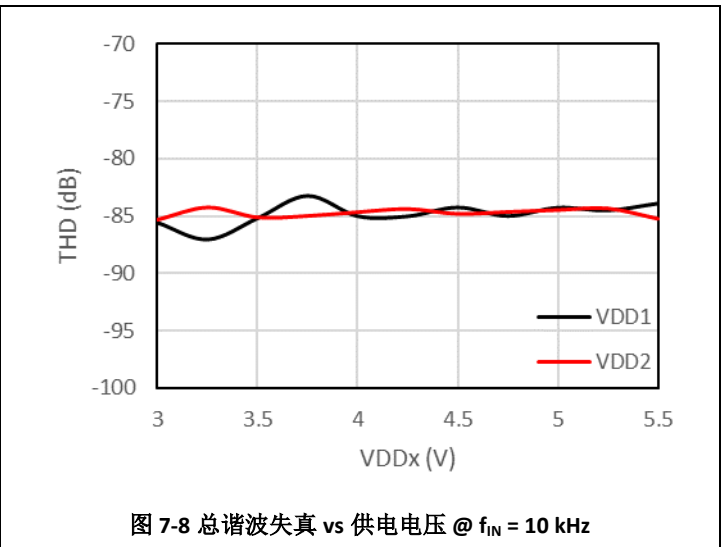
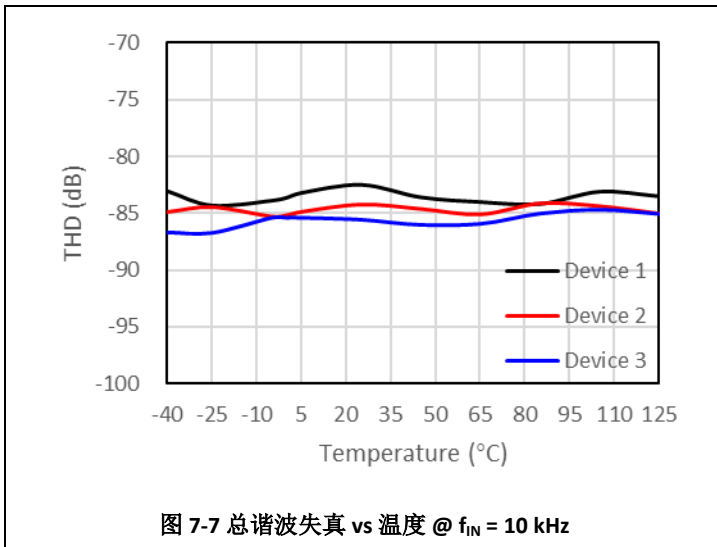
上海川土微电子有限公司

VDD <sub>UV</sub>	VDD 欠压阈值	VDD1 或 VDD2 上升处	2.5	2.7	V
IDD1	高边供电电流	3.0 V ≤ VDD1 ≤ 3.6 V	10.5	15.0	mA
		4.5 V ≤ VDD1 ≤ 5.5 V	11.5	16.5	
IDD2	低边供电电流	3.0 V ≤ VDD2 ≤ 3.6 V	5.2	7.2	mA
		4.5 V ≤ VDD2 ≤ 5.5 V	5.7	8.0	
<b>时序</b>					
t <sub>r</sub>	VOUT 上升时间 (10%–90%)	VINP = 0 到 0.25 V 阶跃; 见图 8-2	1.2		μs
t <sub>f</sub>	VOUT 下降时间 (90%–10%)	VINP = 0.25 V 到 0 阶跃; 见图 8-2	1.2		μs
t <sub>PD</sub>	VIN 到 VOUT 信号延时 (50%–50%)	输出未滤波; 见图 8-3	1.5	2.1	μs
t <sub>AS</sub>	模拟建立时间	VDD1 = 0 到 3 V 阶跃, 3.0 V ≤ VDD2, VOUT 稳定到 0.1%的精度	500		μs
<b>备注:</b>					
1. 增益定义为在额定输入范围内, 在差分输入 (VINP – VINN) 和差分输出电压 (VOUTP – VOUTN) 之间使用最小二乘法求出最优直线的斜率。					
2. 非线性度定义为差分输出电压偏差峰峰值的一半和全范围差分输出电压的比值。					
3. 输入参考。					

7.9 典型特性

典型值测试条件: VINP = -250 mV 到 250 mV, VINN = GND1 = 0 V, VDD1 = 5 V, VDD2 = 3.3 V (除非另有说明)。





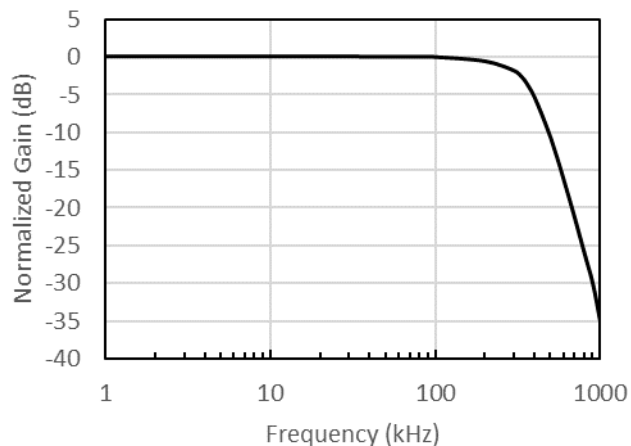


图 7-13 归一化增益 vs 频率

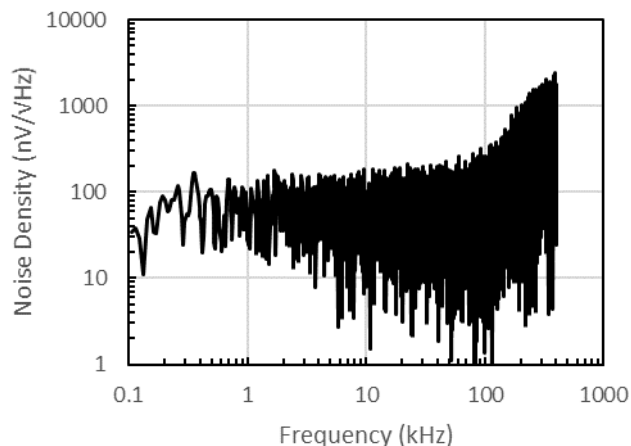


图 7-14 输入参考噪声密度 vs 频率

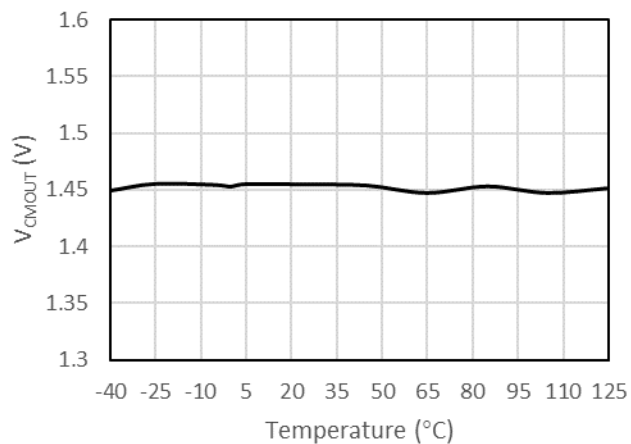


图 7-15 低边共模输出电压 vs 温度

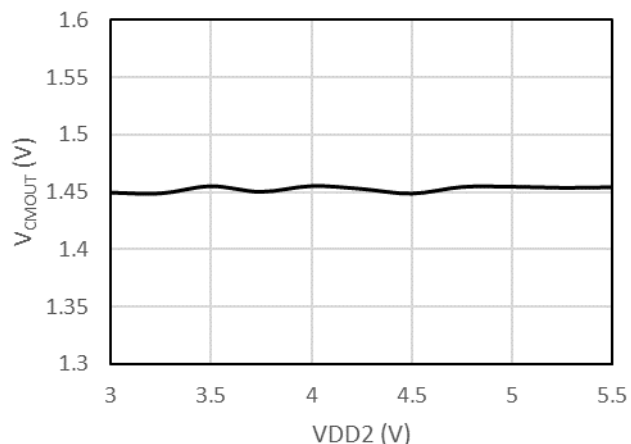


图 7-16 低边共模输出电压 vs VDD2

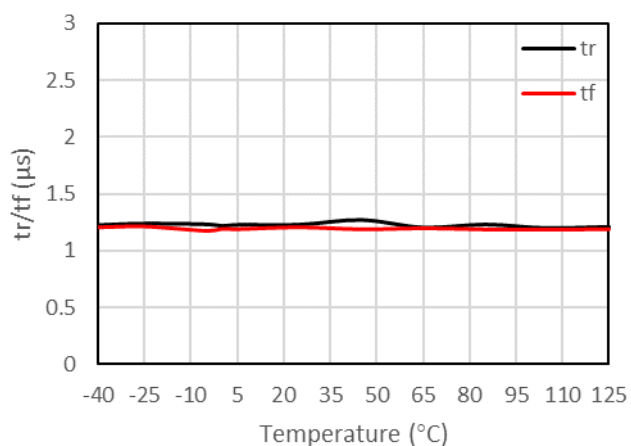


图 7-17 输出上升下降时间 vs 温度

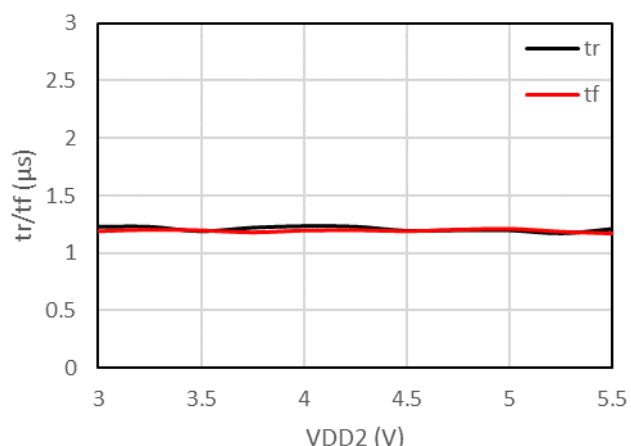
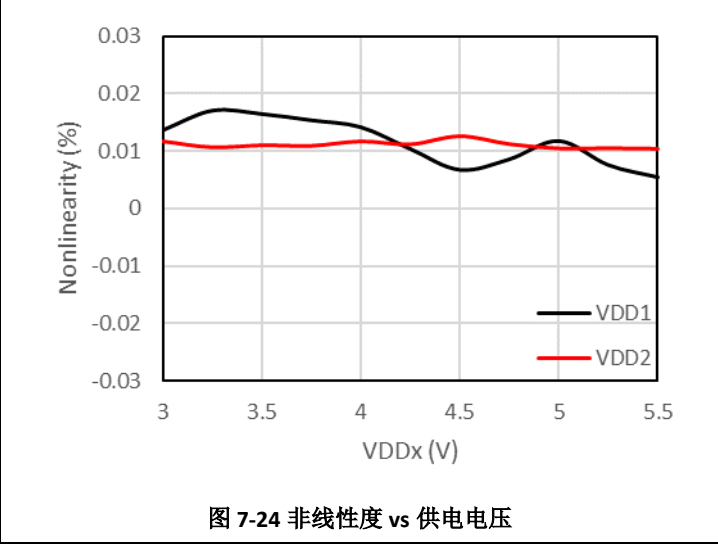
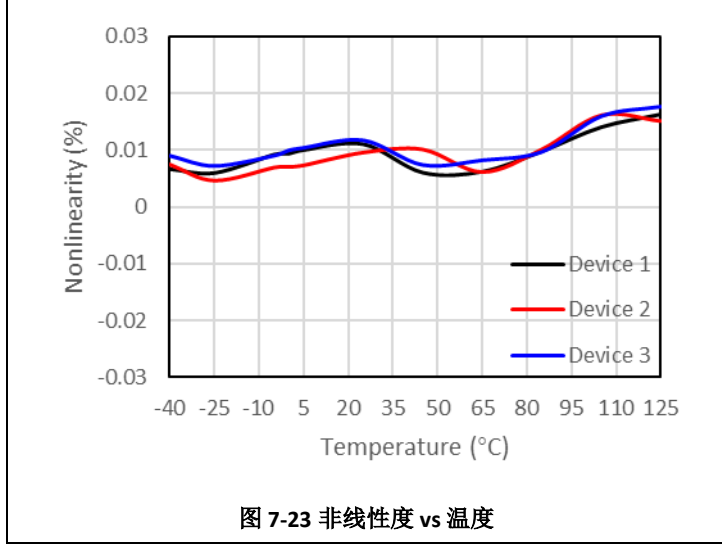
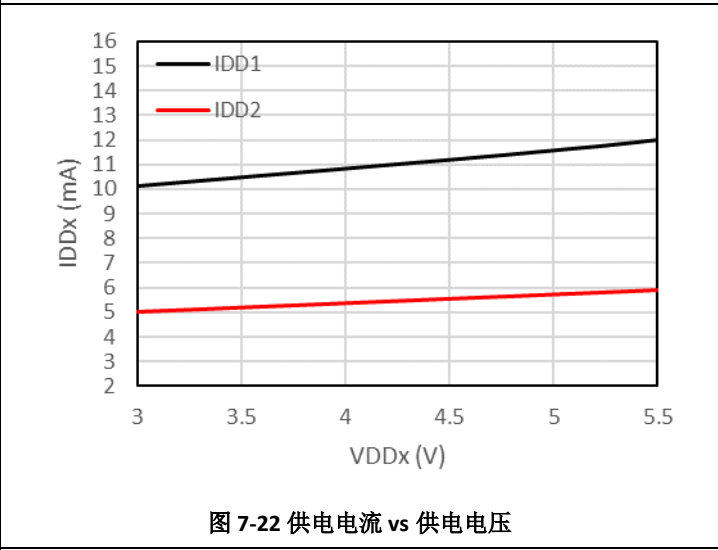
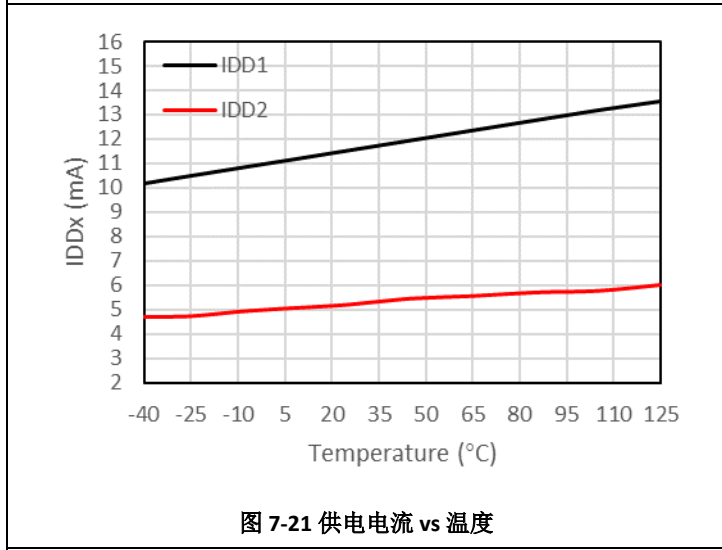
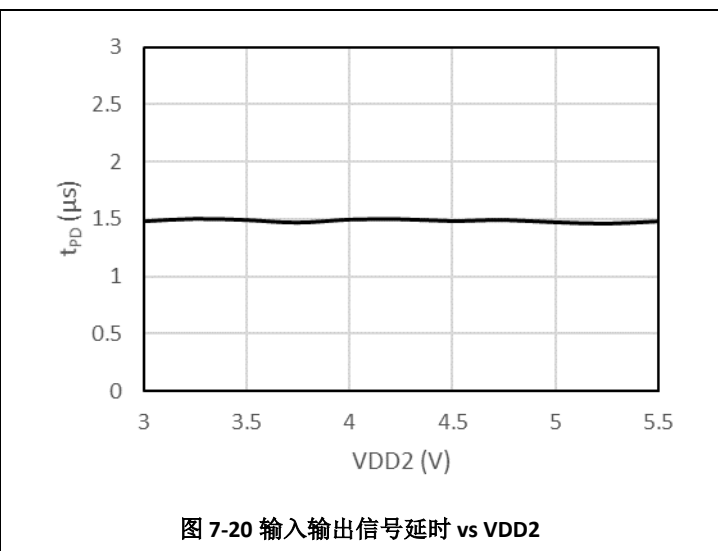
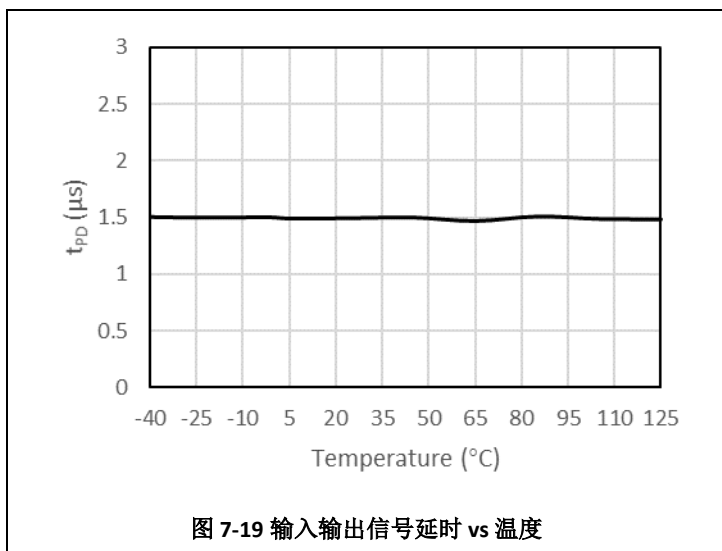
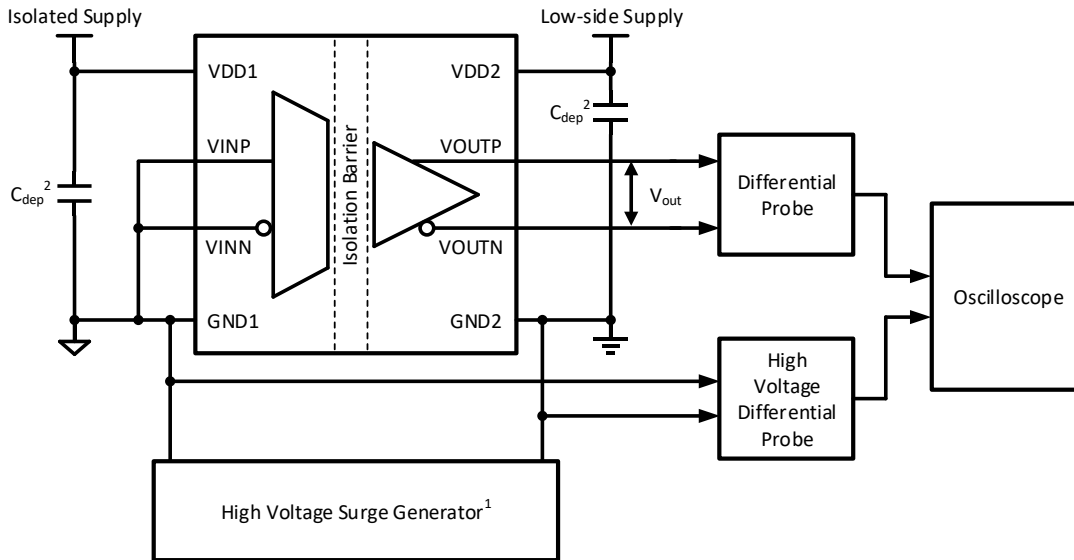


图 7-18 输出上升下降时间 vs VDD2



8 参数测量信息



备注:

1. 高压浪涌脉冲发生器产生振幅 > 1 kV, 上升/下降时间 < 10 ns, 达到共模瞬态噪声压摆率 > 150 kV/μs 的重复高压脉冲。
2.  $C_{dep}$  是 0.1~1 μF 解耦电容。

图 8-1 共模抑制比测试电路

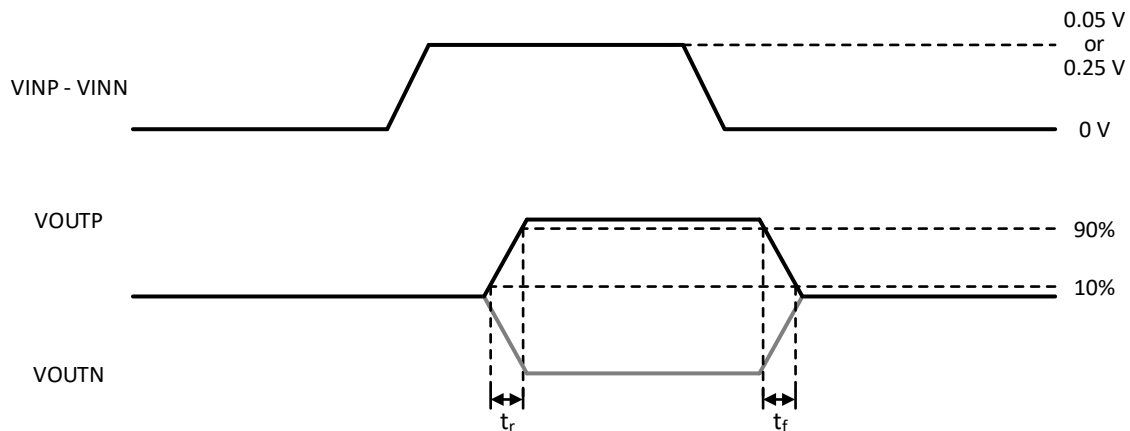


图 8-2 上升和下降时间测试波形

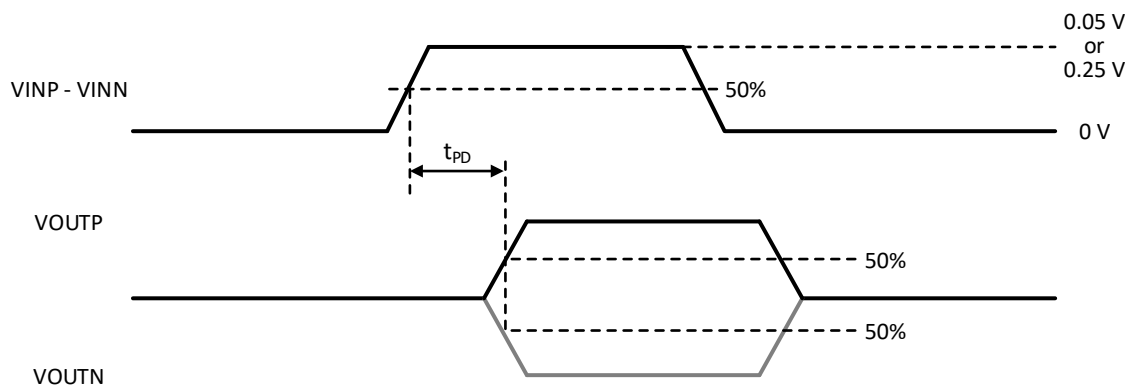


图 8-3 延迟时间测试波形

## 9 详细说明

### 9.1 系统概述

CA-IS1300B25G-Q1 器件是为基于分流电阻的电流检测而优化的高精度隔离式运放。功能框图如图 9-1 所示。在高边，全差分运放先对分流电阻上的压降预放大然后驱动二阶 Sigma-Delta ( $\Sigma\Delta$ ) 调制器。该调制器将模拟信号转换成数字位流。为了在基于二氧化硅的隔离层的信号传输，数字位流通过使用简单的开关键控 (OOK) 调制方案和高频载波进一步调制。接收机 (RX) 在低边将接收到的调制信号恢复成原始的数字位流。经过 1 位数模转换器 (DAC) 处理后，数字位流被送到有源低通滤波器继而产生模拟输出。为了整个芯片的同步，时钟在低边产生并发送回高边，确保所有的时钟同源。

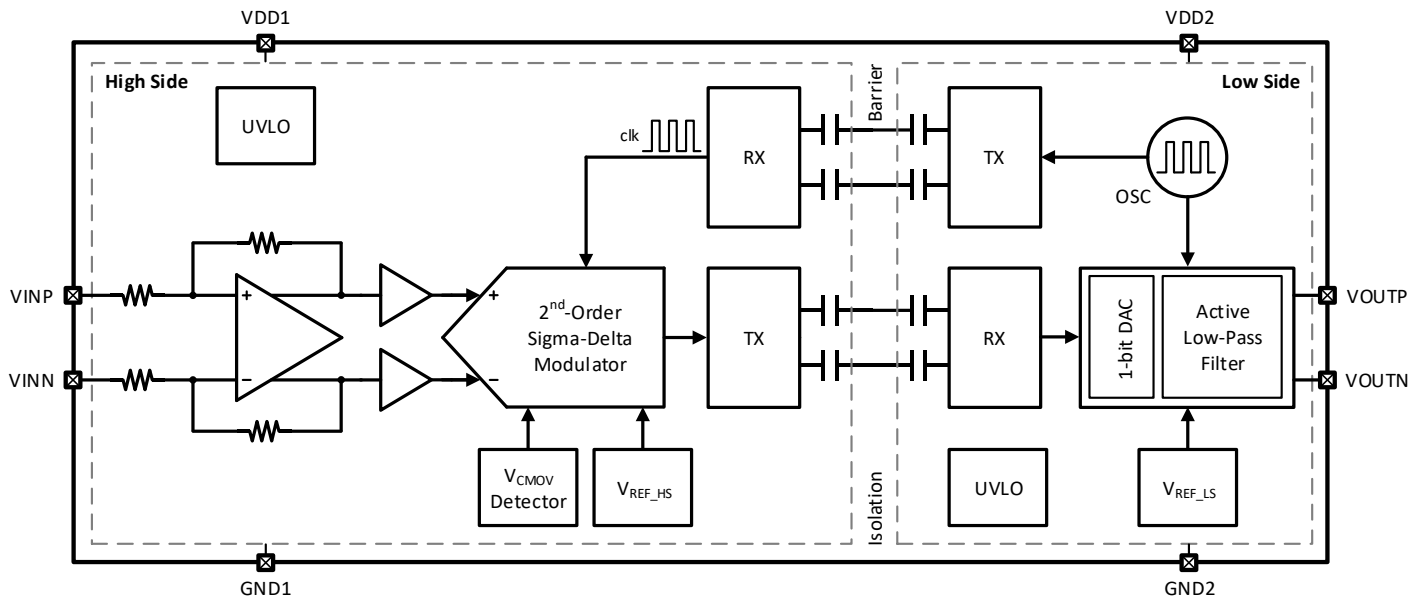


图 9-1 CA-IS1300B25G-Q1 功能框图

### 9.2 特点描述

#### 9.2.1 模拟输入

CA-IS1300B25G-Q1 器件使用全差分运放对分流电阻上的压降进行预放大。对 CA-IS1300B25G-Q1 ( $\pm 250$  mV 的输入电压范围) 来说则为 8.2, 上述增益是总增益的一部分, 并且确保在上述两种情况下和额定输入电压范围内二阶 Sigma-Delta 调制器不会饱和。上述增益通过内部高精度电阻网络设定。数千欧姆或数十千欧姆的输入电阻意味着如果 CA-IS1300B25G-Q1 器件被用在输入信号源是高阻的测试应用中会带来更多的增益和失调误差 (参考电压检测的误差分析获得详细信息)。

CA-IS1300B25G-Q1 的 ESD 结构支持绝对最大模拟输入电压 (参照 GND1) 从 GND1 - 6 V 到 VDD1 + 0.5 V。为了保证长期稳定性和器件的性能, CA-IS1300B25G-Q1 的差分模拟输入电压和输入共模电压必须保持在额定范围内。

#### 9.2.2 隔离层的信号传输

CA-IS1300B25G-Q1 器件使用简单的开关键控 (OOK) 调制方案在基于二氧化硅的隔离层之间传输信号。该隔离层支持高低压域之间高达 5 kV<sub>RMS</sub> 的电气隔离。隔离通道的框图如图 9-2 所示。如图 9-3 所示, 当数字位流为高电平时, 发射机 (TX) 通过高频载波对其进行调制, 当数字位流为低电平时则不调制。接收机 (RX) 解调通过隔离层的信号并将其准确地恢复成数字位流。隔离通道采用全差分电容耦合架构, 对共模瞬态噪声不敏感, 因此可以最大化 CMTI 性能。该结构和相关电路同时提供低辐射和高磁场抗扰度。

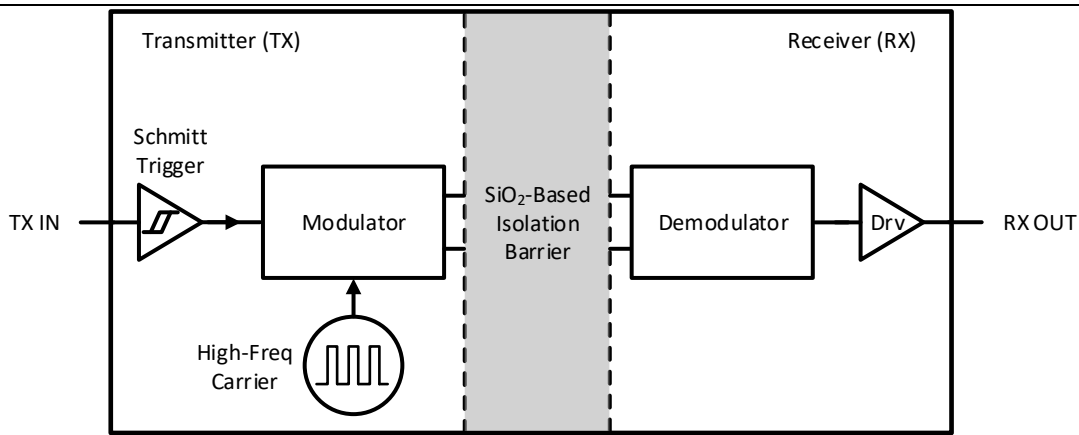


图 9-2 隔离通道的框图

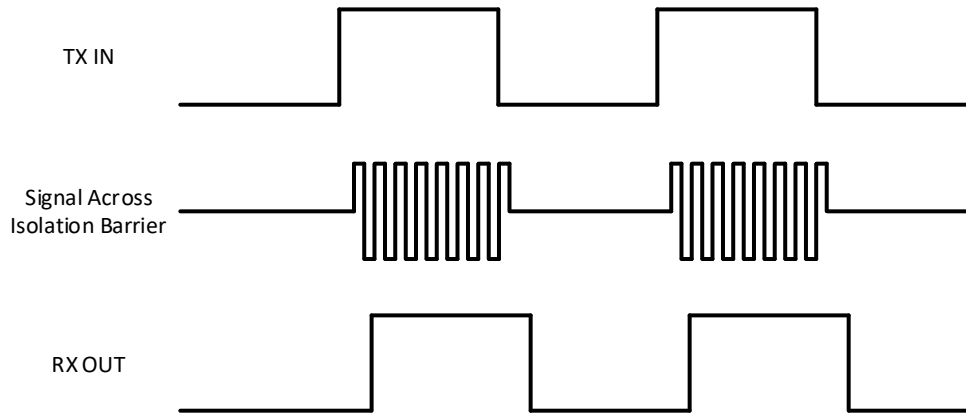


图 9-3 OOK 调制方案的工作波形示意图

### 9.2.3 安全故障输出

CA-IS1300B25G-Q1 器件具备安全故障输出功能，在下列两种情况下启动：

- 高边供电电压丢失；
- 共模输入电压  $V_{CM}$  超过共模过压阈值  $V_{CMOV}$ 。

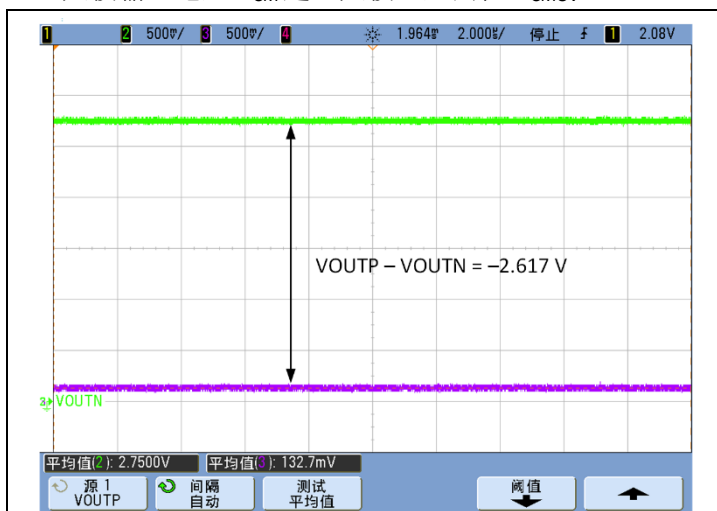


图 9-4 典型安全故障输出

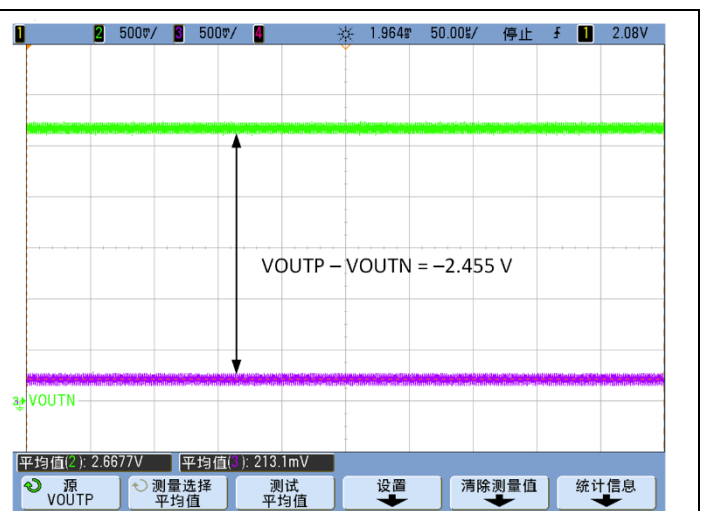


图 9-5 典型负饱和和差分输出

如图 9-4 和图 9-5 所示，安全故障输出电压比负饱和差分输出电压更负，因此两者可以被区分。该功能有助于故障诊断和系统安全。



## 10 应用信息

### 10.1 电流检测的典型应用

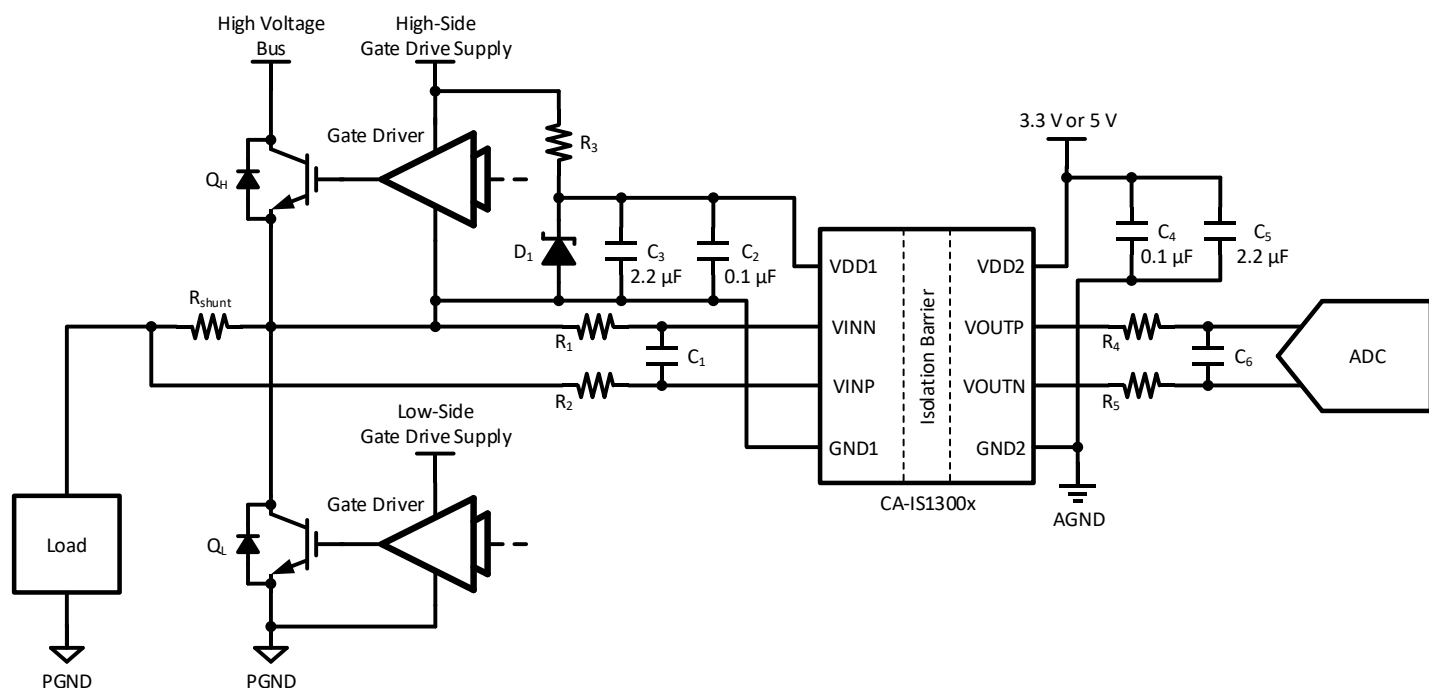


图 10-1 电流检测的典型应用

电流检测的典型应用如图 10-1 所示。CA-IS1300B25G-Q1 器件被用来放大分流电阻 ( $R_{shunt}$ ) 上的压降，然后将其传输至低压侧供控制电路处理。CA-IS1300B25G-Q1 的差分输入和高 CMTI 确保在诸如汽车电机驱动等高噪声、高功率开关应用中可靠和准确地测量。在开关时  $R_{shunt}$  到 PGND 的电压可以从 0 V 变化到高母线电压，因此隔离是必须的。CA-IS1300B25G-Q1 器件支持高达 5 kV<sub>RMS</sub> 的电气隔离，因此十分适合高压汽车应用场合。

在三相电机驱动应用中，上述电路可以被重复三次，每次对应一个相电流的测量。

### 10.2 选择合适的 $R_{shunt}$

分流电阻值的选择是功耗和测量精度之间的一种折中。小的电阻值可以减少功耗，而大的电阻值能充分利用 Sigma-Delta 调制器满量程输入范围内的全部性能。

考虑下列两个限制条件来选择合适的分流电阻的值：

- 由标称测量电流在  $R_{shunt}$  上产生的压降在额定线性差分输入范围 ( $V_{FSR}$ ) 内；
- 由最大允许的电流在  $R_{shunt}$  上产生的压降一定不能超过满量程输入电压范围 ( $|V_{Clipping}|$ )。

为了获得最好的性能，将分流电阻尽可能放在靠近 CA-IS1300B25G-Q1 的输入的位置并且保持输入连接布线的对称性。这确保发生在高边的噪声同等耦合到输入端并作为共模信号被抑制。推荐在  $R_{shunt}$  和 CA-IS1300B25G-Q1 的输入之间采用开尔文连接，从而消除走线和引脚上的压降的影响。

### 10.3 输入滤波器

CA-IS1300B25G-Q1 的典型输入带宽是 1 MHz。一阶无源 RC 低通滤波器可以被放置在  $R_{shunt}$  和器件的输入之间来缩窄带宽。选择  $R_1 = R_2 = 10 \Omega$  和  $C_1 = 20 \text{ nF}$  可以提供大概 400 kHz 的截止频率。 $R_1$  和  $R_2$  应该选择比 CA-IS1300B25G-Q1 的输入电阻小得多的值来减少增益误差。

### 10.4 电源供电推荐

CA-IS1300B25G-Q1 的高边电源供电可以通过使用齐纳二极管 ( $D_1$ ) 直接从高边栅极驱动电源产生 3.3 V 或 5 V ( $\pm 10\%$ ) 电压。推荐在离 CA-IS1300B25G-Q1 的 VDD1 引脚尽可能近的位置放置 0.1  $\mu\text{F}$  低等效串联电阻的解耦电容 ( $C_2$ )。额外电容 ( $C_3$ ) 被推荐用来更好地对高边供电路径进行滤波, 其值可以从 2.2  $\mu\text{F}$  到 10  $\mu\text{F}$  的范围内选择。

类似的, 0.1  $\mu\text{F}$  解耦电容 ( $C_4$ ) 和从 2.2  $\mu\text{F}$  到 10  $\mu\text{F}$  的电容 ( $C_5$ ) 应该放置在离 CA-IS1300B25G-Q1 的 VDD2 引脚尽可能近的位置来对低边供电路径进行滤波。

### 10.5 输出滤波器

另一个一阶无源 RC 低通滤波器可以被放置在 CA-IS1300B25G-Q1 的输出和 ADC 之间来满足潜在的抗混叠滤波的要求。该滤波器的特性由 ADC 的结构和采样频率决定。选择  $R_4 = R_5 = 4.7 \text{ k}\Omega$  和  $C_6 = 180 \text{ pF}$  可以提供大概 94 kHz 的截止频率。

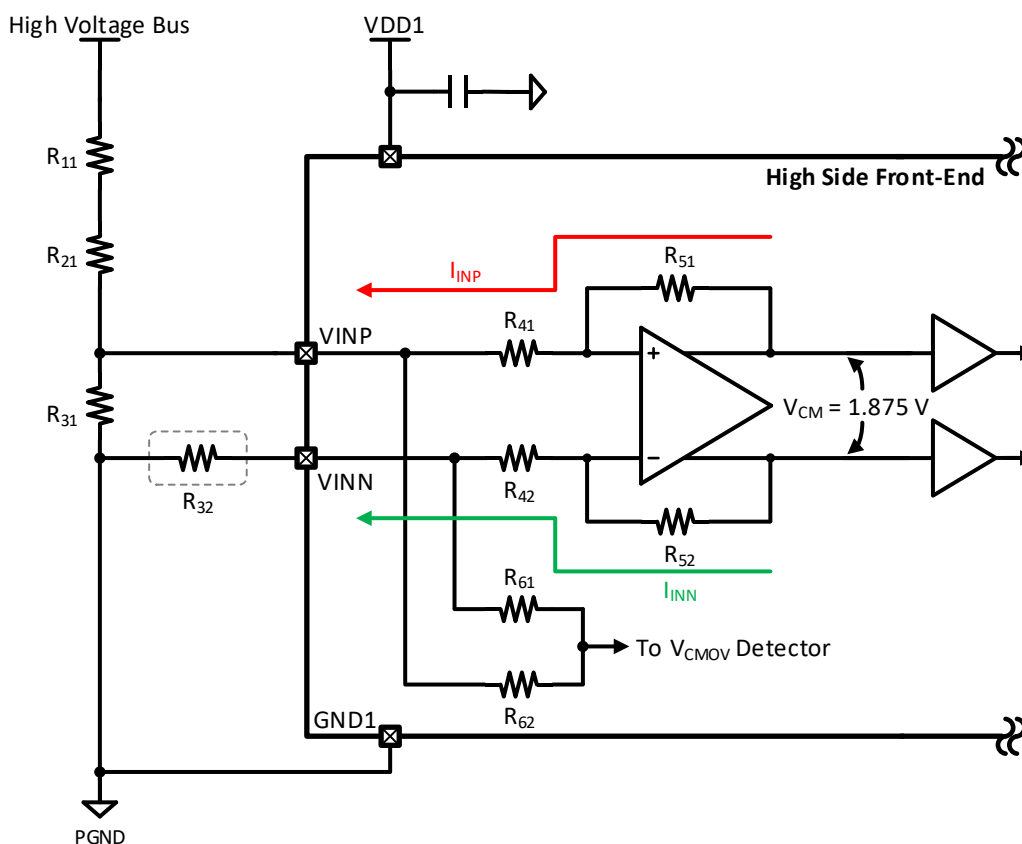


图 10-2 电压检测的典型应用

### 10.6 电压检测的误差分析

如图 10-2 所示, CA-IS1300B25G-Q1 也可以被用在电压检测的应用中。电阻  $R_{11}$ 、 $R_{21}$  和  $R_{31}$  组成电阻分压网络来缩小母线高压。 $R_{11}$  和  $R_{21}$  的值通常比  $R_{31}$  大很多, 保证输入电压在额定范围内。

在 CA-IS1300B25G-Q1 中, 电阻  $R_{41}$  和  $R_{51}$  (或  $R_{42}$  和  $R_{52}$ ) 被用来设定前端运放的增益。 $R_{41} = R_{42} = 12.5 \text{ k}\Omega$ , 对两者而言  $R_{51} = R_{52} = 50 \text{ k}\Omega$ 。电阻  $R_{61}$  和  $R_{62}$  被用来检测输入共模电压, 典型值是  $R_{61} = R_{62} = 100 \text{ k}\Omega$ 。

首先考虑  $R_{32}$  未使用的情况。CA-IS1300B25G-Q1 在这些应用中会产生额外的增益误差和失调。一方面, CA-IS1300B25G-Q1 有限的输入阻抗和外部检测电阻  $R_{31}$  并联, 导致阻抗变化继而产生额外的增益误差。另一方面, CA-IS1300B25G-Q1

的前端差分运放的输出共模电压  $V_{CM}$  偏置在 1.875V，会产生偏置电流  $I_{INP}$  和  $I_{INN}$  流过前端电阻网络。偏置电流  $I_{INP}$  同时流过  $R_{31}$ ，而  $I_{INN}$  在没有  $R_{32}$  的情况下直接流向 PGND，会导致不平衡继而产生额外的失调。

为了消除偏置电流的影响，和检测电阻  $R_{31}$  相同阻值的电阻  $R_{32}$  被推荐加在 VINN 和 PGND 之间。电阻  $R_{31}$  会带来额外的增益误差  $E_{GA}$ ，如式 1 计算所得。

$$E_{GA} = R_{31} / (R_{31} + R_{41}) \quad (\text{式 1})$$

为了减小上述增益误差， $R_{31}$  的值（相比于  $R_{41}$ ）应该选取得尽可能小。该增益误差也可以在系统级别的增益修调中减小。

## 10.7 注意事项

使用时不要让 CA-IS1300B25G-Q1 的输入悬空，若 VINP 和 VINN 均悬空，输入共模会被内部偏置拉至高电压，在一些供电电压下可能会触发安全故障模式，可能会导致系统异常反应（参考[安全故障输出](#)获得详细信息）。

11 封装信息

11.1 SOIC8 宽体封装外形尺寸

下图描述了 CA-IS1300B25G-Q1 隔离式运放采用的 SOIC8 宽体封装大小尺寸和建议焊盘尺寸。图中尺寸以毫米为单位。

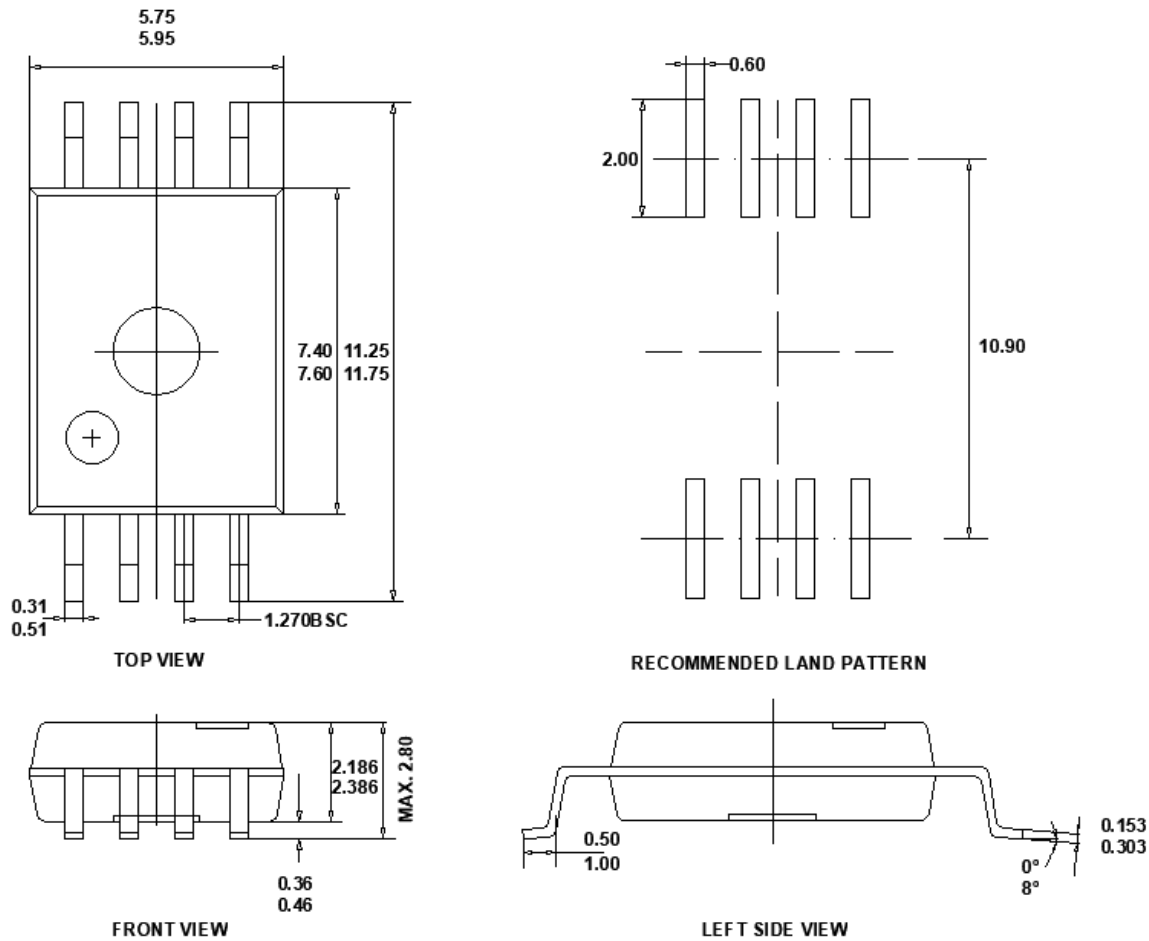


图 11-1 SOIC8 宽体封装外形尺寸图

12 焊接信息

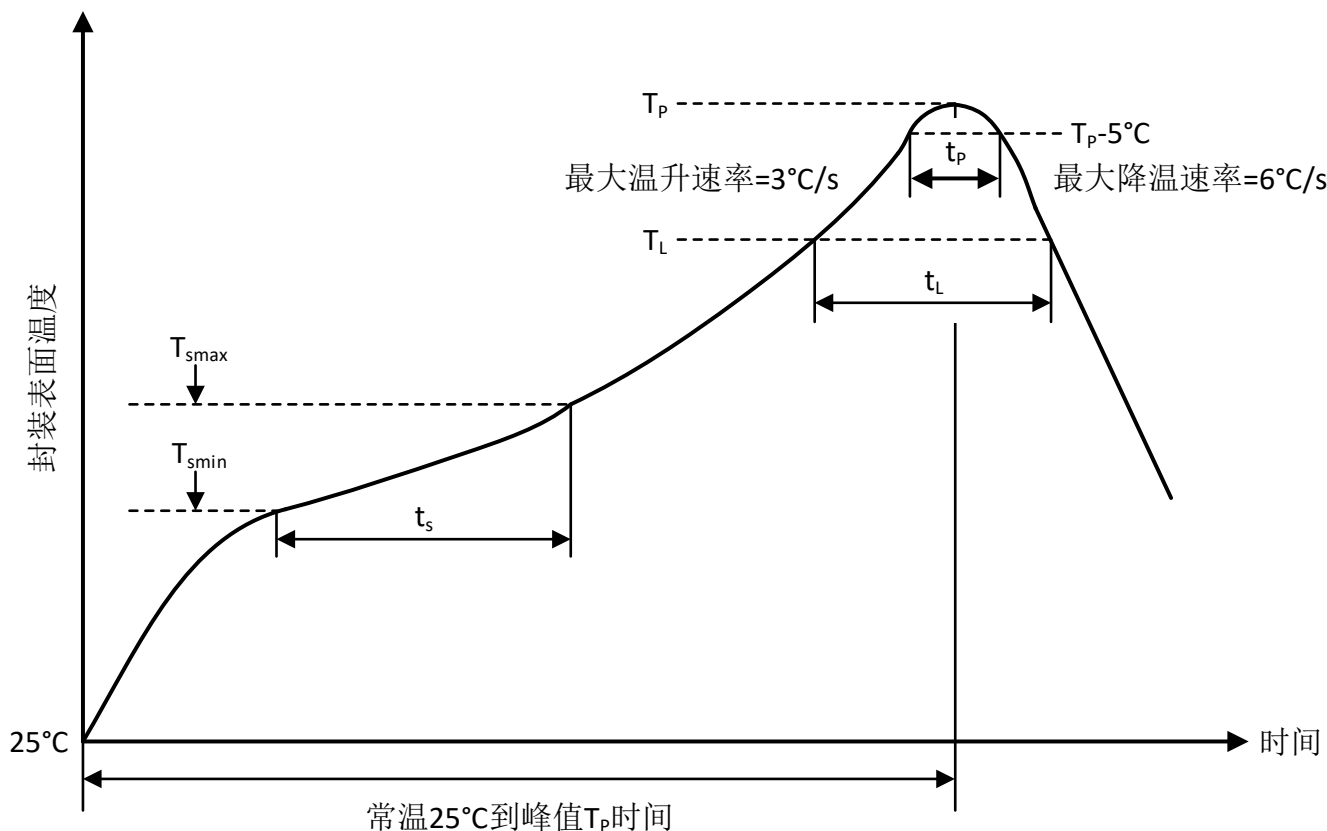


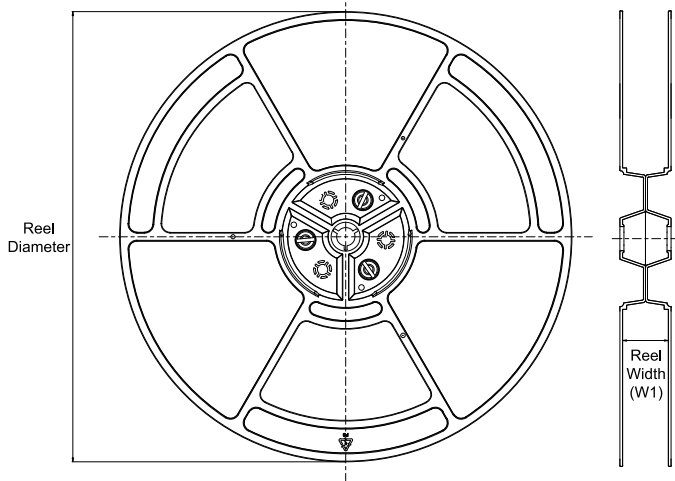
图 12-1 焊接温度曲线

表 12-1 焊接温度参数

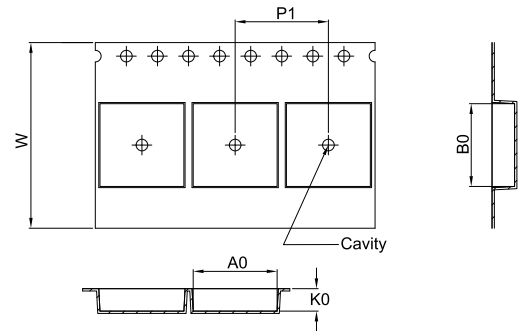
简要说明	无铅焊接
温升速率 (T <sub>L</sub> =217°C 至峰值 T <sub>P</sub> )	最大 3°C/s
T <sub>smin</sub> =150°C 到 T <sub>smax</sub> =200°C 预热时间 t <sub>s</sub>	60~120 秒
温度保持 217°C 以上时间 t <sub>L</sub>	60~150 秒
峰值温度 T <sub>P</sub>	260°C
小于峰值温度 5°C 以内时间 t <sub>p</sub>	最长 30 秒
降温速率 (峰值 T <sub>P</sub> 至 T <sub>L</sub> =217°C)	最大 6°C/s
常温 25°C 到峰值温度 T <sub>P</sub> 时间	最长 8 分钟

13 卷带信息

REEL DIMENSIONS

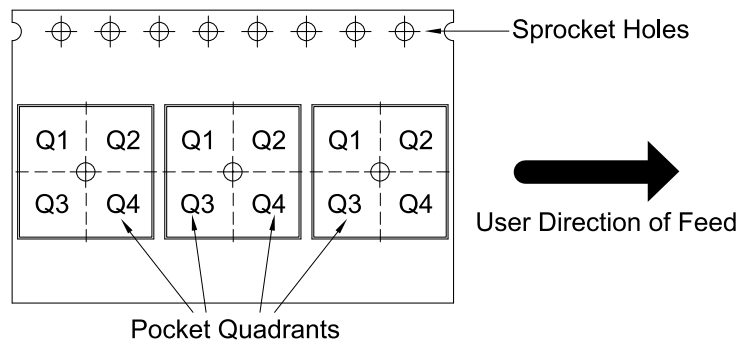


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
CA-IS1300B25G-Q1	SOIC	G	8	1000	330	16.4	11.95	6.15	3.20	16.0	16.0	Q1

## 14 重要声明

上述资料仅供参考使用，用于协助 Chipanalog 客户进行设计与研发。Chipanalog 有权在不事先通知的情况下，保留因技术革新而改变上述资料的权利。

Chipanalog 产品全部经过出厂测试。针对具体的实际应用，客户需负责自行评估，并确定是否适用。Chipanalog 对客户使用所述资源的授权仅限于开发所涉及 Chipanalog 产品的相关应用。除此之外不得复制或展示所述资源，如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，Chipanalog 对此概不负责。

### 商标信息

Chipanalog Inc.®、Chipanalog®为 Chipanalog 的注册商标。



<http://www.chipanalog.com>

单击下面可查看定价，库存，交付和生命周期等信息

[>>CHIPANALOG\(川土微\)](#)