

具有±30kV ESD 保护功能的 3.3V 至 5V RS485/RS422 收发器

1. 产品特性

- 满足或超过 TIA/EIA-485A 标准的要求
- 数据速率：
 - CA-IF4850: 50Mbps
 - CA-IF4820: 20Mbps
 - CA-IF4805: 低 EMI 500Kbps
- 3V 至 5.5V 电源电压
- 带有限流驱动器和热关断功能
- 总线 I/O ESD 保护：
 - 全双工: ±15kV HBM
 - 半双工: ±30kV HBM
- 1/8 单位负载（支持多达 256 个总线节点）
- 工作温度范围: -40°C 至 125°C
- 共模电压范围: ±15V
- 故障保护范围: ±30V
- 低工作电流: 接收模式下最大工作电流 960μA
- 待机电流: <5μA
- 小尺寸 SOIC8 封装或 MSOP 封装

2. 应用

- 电机驱动器
- 工厂自动化和控制
- 电网基础设施
- 楼宇自动化
- HVAC 系统
- 视频监控
- 过程控制
- 无线基础设施

3. 概述

CA-IF48xx 是一系列抗噪声 RS-485/RS-422 全双工/半双工收发器，能够运用在恶劣的工业环境中。这些器件的总线引脚可耐受高级别的 IEC 电气快速瞬变(EFT)和 IEC 静电放电(ESD)，从而无需使用其他系统级保护组件。

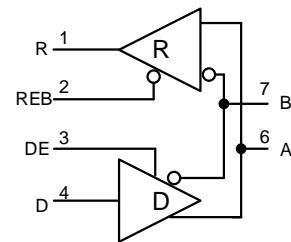
该系列的器件可以扩展共模电压范围到±15V、故障保护范围±30V。因此这些器件适用于长电缆上的应用。CA-IF48xx 系列器件可提供小型 SOIC8,MSOP 以及 DFN 封装，适用于空间受限的应用。

这些器件在自然通风环境下的工作温度范围为-40°C 至 125°C。

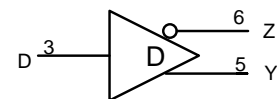
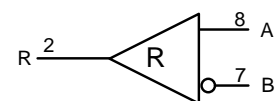
表 1 器件信息

零件号	封装	封装尺寸(标称值)
CA-IF48xxxS	SOIC8	3.9mm*4.9mm
CA-IF48xxxM	MSOP8	3mm*3mm
CA-IF48xxxD	DFN8	3mm*3mm

CA-IF4805H 简化原理图



CA-IF4820F 简化原理图



4. 订购指南

表 2 有效订购零件编号

型号	全/半双工	速率 (Mbps)	封装
CA-IF4805HS	半双工	0.5	SOIC8
CA-IF4805FS	全双工	0.5	SOIC8
CA-IF4820HS	半双工	20	SOIC8
CA-IF4820FS	全双工	20	SOIC8
CA-IF4850HS	半双工	50	SOIC8
CA-IF4850FS	全双工	50	SOIC8
CA-IF4805HM	半双工	0.5	MSOP8
CA-IF4805FM	全双工	0.5	MSOP8
CA-IF4820HM	半双工	20	MSOP8
CA-IF4820FM	全双工	20	MSOP8
CA-IF4850HM	半双工	50	MSOP8
CA-IF4850FM	全双工	50	MSOP8
CA-IF4805HD	半双工	0.5	DFN8
CA-IF4805FD	全双工	0.5	DFN8
CA-IF4820HD	半双工	20	DFN8
CA-IF4820FD	全双工	20	DFN8
CA-IF4850HD	半双工	50	DFN8
CA-IF4850FD	全双工	50	DFN8

目录

1. 产品特性	1	7. 参数测量信息	9
2. 应用	1	8. 详细说明	15
3. 概述	1	8.1. 功能说明.....	15
4. 订购指南	2	8.2. 器件功能模式.....	15
5. 引脚功能描述	4	9. 应用信息	16
6. 产品规格	6	9.1. 典型应用.....	16
6.1. 绝对最大额定值 ¹	6	10. 封装信息	17
6.2. ESD 额定值.....	6	10.1. SOIC8 外形尺寸.....	17
6.3. 建议工作条件.....	6	10.2. MSOP8 外形尺寸.....	18
6.4. 热量信息.....	6	10.3. DFN8 外形尺寸.....	19
6.5. 电气特性.....	7	11. 焊接信息	20
6.6. 转换时间特性.....	8	12. 重要声明	21

5. 引脚功能描述

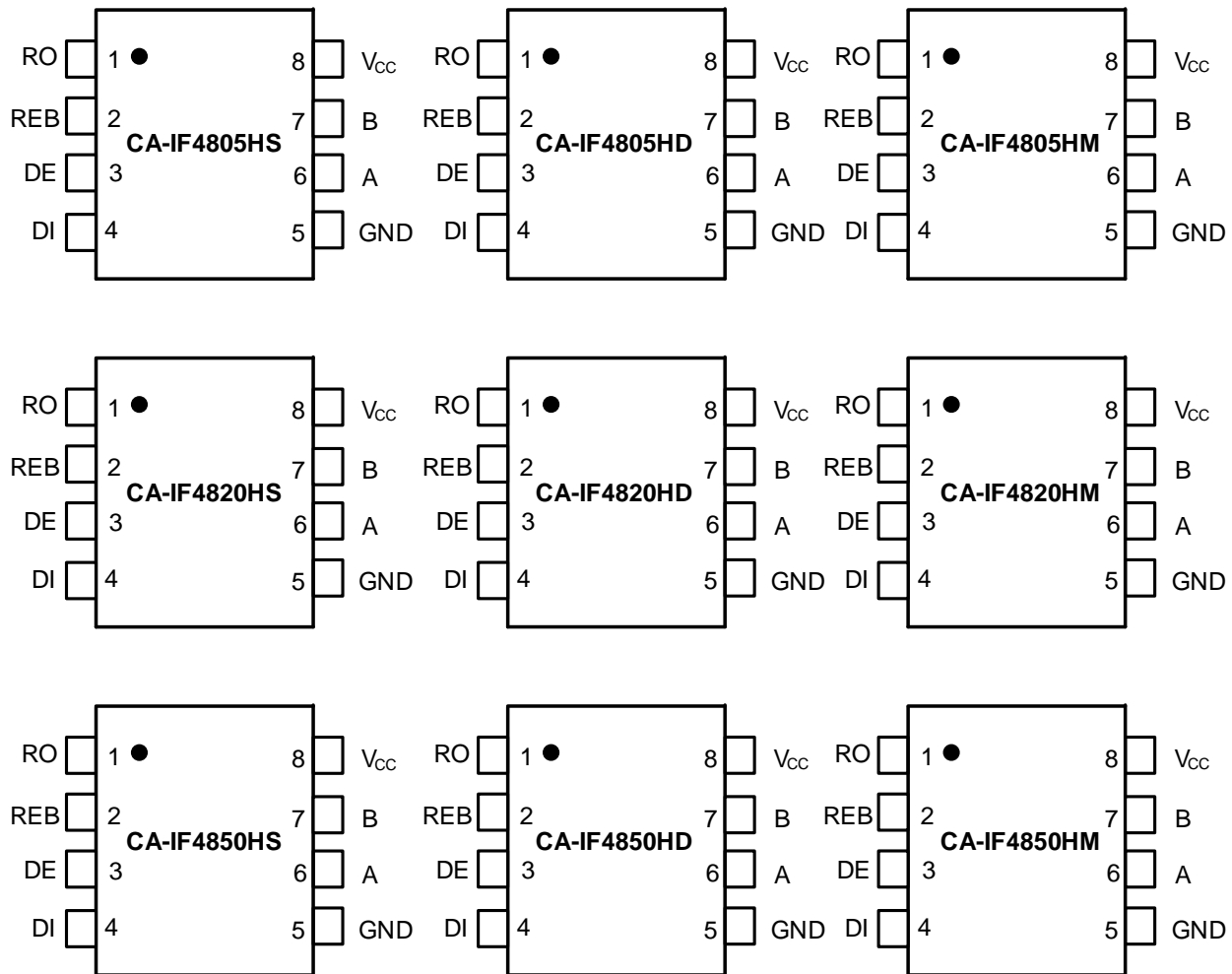


图 1 CA-IF48xxHS/ CA-IF48xxHD// CA-IF48xxHM 引脚图

表 5-1 CA-IF48xxHS/ CA-IF48xxHD// CA-IF48xxHM 引脚功能描述

引脚名称	引脚编号	类型	描述
RO	1	数字输出	接收机总线输出端口
REB	2	数字输入	接收机使能信号
DE	3	数字输入	驱动器使能信号
DI	4	数字输入	驱动器总线输入端口
GND	5	地	地
A	6	总线输入	驱动器/接收机总线输出/输入端口, A
B	7	总线输入	驱动器/接收机总线输出/输入端口, B
Vcc	8	电源	电源

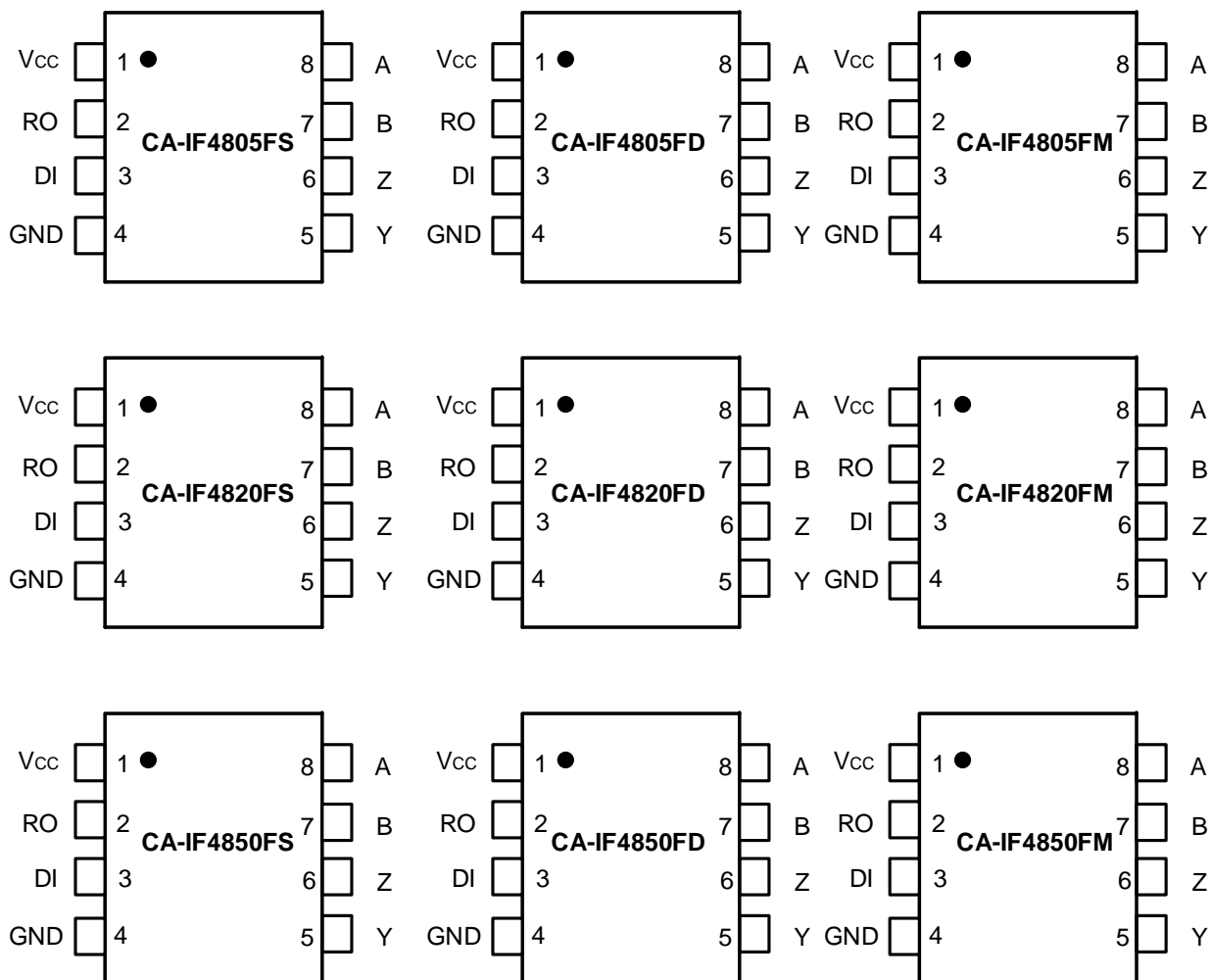


图 2 CA-IF48xxFS/CA-IF48xxFD/CA-IF48xxFM 引脚图

表 5-2 CA-IF48xxFS/CA-IF48xxFD/CA-IF48xxFM 引脚功能描述

引脚名称	引脚编号	类型	描述
V _{cc}	1	电源	电源
RO	2	数字输出	接收机总线输出端口
DI	3	数字输入	驱动器总线输入端口
GND	4	地	地
Y	5	总线输出	驱动器正向输出端口
Z	6	总线输出	驱动器反向输出端口
B	7	总线输入	接收机反向输入端口
A	8	总线输入	接收机正向输入端口

6. 产品规格

6.1. 绝对最大额定值¹

参数		最小值	最大值	单位
V _{CC}	电源电压	-0.3	7.0	V
V _{IO}	端口电压 A,B,Z,Y	-30	30	V
V _{IO}	端口电压 DI,DE,REB	-0.3	7.0	V
V _{IO}	端口电压 RO	-0.3	V _{CC} +0.3	V
T _J	结温		150	°C
T _{STG}	存储温度范围	-65	150	°C

备注:

1. 等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断产品能否正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

6.2. ESD 额定值

参数		数值	单位
V _{ESD} 静电放电	人体模型 (HBM), 根据 ANSI/ESDA/JEDEC JS-001, 总线引脚 ¹	全双工 CA-IF48xxF	±15 kV
		半双工 CA-IF48xxH	±30 kV
	人体模型 (HBM), 根据 ANSI/ESDA/JEDEC JS-001, 其余引脚 ¹		±8 kV
备注:			
1. JEDEC 文件 JEP155 规定 500V HBM 可通过标准 ESD 控制过程实现安全制造。			

6.3. 建议工作条件

参数		最小值	典型值	最大值	单位
V _{CC}	模拟电源电压	3	5	5.5	V
V _{IN}	总线输入电压	-15		15	V
V _{IL}	低电平输入阈值	0		0.8	V
V _{IH}	高电平输入阈值	2		V _{CC}	V
R _L	差分负载电阻	54			Ohm
1/t _{UI}	数据速率: CA-IF4805			500	kbps
1/t _{UI}	数据速率: CA-IF4820			20	Mbps
1/t _{UI}	数据速率: CA-IF4850			50	Mbps
T _A	环境温度	-40		125	°C
T _J	结温	-40		150	°C

6.4. 热量信息

热量表		CA-IF48xxHS/FS SOIC8	CA-IF48xxHM/FD MSOP8	CA-IF48xxHM/FD DFN8	单位
R _{θJA}	IC 结至环境的热阻	tbd	tbd	tbd	°C/W
R _{θJC(top)}	IC 结到壳 (顶部) 热阻	tbd	tbd	tbd	°C/W
R _{θJB}	IC 结对板热阻	tbd	tbd	tbd	°C/W
R _{θJC(bottom)}	IC 结到壳 (底部) 热阻	N/A	N/A	N/A	°C/W

6.5. 电气特性

 在正常工作温度范围内（除非另有说明）。所有典型值均在 -40°C - 125°C 且电源电压为 $V_{CC} = 5\text{V}$ 的情况下进行。

参数	测试条件	最小值	典型值	最大值	单位		
驱动器							
V _{OD}	差分输出电压	R _L = 60 Ω, -15 V ≤ V _{test} ≤ 15 V (见图 24 共模负载下驱动器差分输出电压的测量图 24) ₍₁₎		1.5	3.5	V	
		R _L = 60 Ω, -15 V ≤ V _{test} ≤ 15 V, 4.5 V ≤ V _{CC} ≤ 5.5 V (见图 24)		2.1			
		R _L = 100 Ω (见图 25)		2	4	V	
		R _L = 54 Ω (见图 25)		1.5	3.7	V	
Δ V _{OD}	差分输出电压变化			-200	200	mV	
V _{OC}	共模输出电压	R _L = 54 Ω (见图 25)		1	V _{CC} /2	3	V
ΔV _{OC(SS)}	共模输出电压变化			-200	200	mV	
I _{OS}	短路输出电流	-7 V ≤ V _O ≤ 12 V		-250	250	mA	
接收机							
I _I	总线输入电流	DE = 0 V, V _{CC} = 0 V or 5 V	V _I = 12V	75	125	uA	
			V _I = -7V	-100	-43	uA	
		DE = 0 V, V _{CC} = 0 V or 5V	V _I = 15V	91	125	uA	
			V _I = -15V	-200	-97	uA	
V _{TH+}	正向输入阈值电压	共模范围内		-100	-20	mV	
V _{TH-}	负向输入阈值电压			-200	-130	mV	
V _{HYS}	输入迟滞电压			30		mV	
V _{OH}	输出高电平	I _{OH} = -8 mA	V _{CC} -0.4	V _{CC} -0.2		V	
V _{OL}	输出低电平	I _{OL} = 8 mA	0.2	0.4		V	
I _{OZR}	输出高阻电流	V _O = 0 V or V _{CC} , REB = V _{CC}		-1	1	uA	
输入逻辑							
I _{IN}	逻辑输入电流	3 V ≤ V _{CC} ≤ 5.5 V, 0 V ≤ V _{IN} ≤ V _{CC}		-6.2	6.2	uA	
器件							
I _{CC}	工作电流（静态）	驱动器使能和接收机使能, REB=0V, DE = V _{CC} , 空载		0.4	0.8	1.2	mA
		驱动器使能, 接收机关闭, REB=V _{CC} , DE = V _{CC} , 空载		0.8	1.2		mA
		驱动器关闭, 接收机使能, REB=0V, DE = 0V, 空载		700	960		uA
		驱动器关闭, 接收机关闭, REB=V _{CC} , DE = 0V, D=open, 空载		2.4	5		uA
TSD	热关断温度			180		°C	

 (1) |V_{OD}| ≥ 1.4 V 当 T_A > 85 °C, V_{test} < -7 V 并且 V_{CC} < 3.135 V 时;

 (2) 在任何特定条件下, 确保 V_{TH+} 至少比 V_{TH-} 高一个 V_{HYS}。

6.6. 转换时间特性

在正常工作温度范围内（除非另有说明）。所有典型值均在 -40°C – 125°C 且电源电压为 $V_{\text{CC}} = 5\text{V}$ 的情况下进行。

参数	测试条件	最小值	典型值	最大值	单位	
驱动器: CA-IF4805HS/ CA-IF4805HM/ CA-IF4805HD						
t_r, t_f 上升/下降时间	$R_L = 54\ \Omega, C_L = 50\ \text{pF}$, 见图 26	250	360	680	ns	
$t_{\text{PHL}}, t_{\text{PLH}}$ 传输延迟			280	500	ns	
$t_{\text{SK(P)}}$ 脉宽失真, $ t_{\text{PHL}} - t_{\text{PLH}} $				10	ns	
$t_{\text{PHZ}}, t_{\text{PLZ}}$ 关断时间			10	200	ns	
$t_{\text{PZH}}, t_{\text{PZL}}$ 使能时间	$RE = 0\ \text{V}$, 见图 27, 图 28		100	600	ns	
	$RE = V_{\text{CC}}$, 见图 27, 图 28		7.2	11	us	
接收机: CA-IF4805HS/ CA-IF4805HM/ CA-IF4805HD						
t_r, t_f 上升/下降时间	$C_L = 15\ \text{pF}$, 见图 29		3.8	10	ns	
$t_{\text{PHL}}, t_{\text{PLH}}$ 传输延迟			23	110	ns	
$t_{\text{SK(P)}}$ 脉宽失真, $ t_{\text{PHL}} - t_{\text{PLH}} $				7	ns	
$t_{\text{PHZ}}, t_{\text{PLZ}}$ 关断时间			7	20	ns	
$t_{\text{PZH(1)}}, t_{\text{PZL(1)}},$ $t_{\text{PZH(2)}}, t_{\text{PZL(2)}}$ 使能时间	$DE = V_{\text{CC}}$, 见图 30		8	20	ns	
	$DE = 0\ \text{V}$, 见图 31		7	14	us	
驱动器: CA-IF4820HS/ CA-IF4820HM/ CA-IF4820HD						
t_r, t_f 上升/下降时间	$R_L = 54\ \Omega, C_L = 50\ \text{pF}$, 见图 26	1	3	6	ns	
$t_{\text{PHL}}, t_{\text{PLH}}$ 传输延迟			3	10	20	ns
$t_{\text{SK(P)}}$ 脉宽失真, $ t_{\text{PHL}} - t_{\text{PLH}} $					3.5	ns
$t_{\text{PHZ}}, t_{\text{PLZ}}$ 关断时间			15	25	ns	
$t_{\text{PZH}}, t_{\text{PZL}}$ 使能时间	$RE = 0\ \text{V}$, 见图 27, 图 28		20	50	ns	
	$RE = V_{\text{CC}}$, 见图 27, 图 28		2.5	10	us	
接收机: CA-IF4820HS/ CA-IF4820HM/ CA-IF4820HD						
t_r, t_f 上升/下降时间	$C_L = 15\ \text{pF}$, 见图 29		3.8	10	ns	
$t_{\text{PHL}}, t_{\text{PLH}}$ 传输延迟			23	110	ns	
$t_{\text{SK(P)}}$ 脉宽失真, $ t_{\text{PHL}} - t_{\text{PLH}} $				7	ns	
$t_{\text{PHZ}}, t_{\text{PLZ}}$ 关断时间			7	20	ns	
$t_{\text{PZH(1)}}, t_{\text{PZL(1)}},$ $t_{\text{PZH(2)}}, t_{\text{PZL(2)}}$ 使能时间	$DE = V_{\text{CC}}$, 见图 30		8	20	ns	
	$DE = 0\ \text{V}$, 见图 31		7	14	us	
驱动器: CA-IF4820FS/ CA-IF4820FM/ CA-IF4820FD						
t_r, t_f 上升/下降时间	$R_L = 54\ \Omega, C_L = 50\ \text{pF}$, 见图 26	1	3	6	ns	
$t_{\text{PHL}}, t_{\text{PLH}}$ 传输延迟			3	10	20	ns
$t_{\text{SK(P)}}$ 脉宽失真, $ t_{\text{PHL}} - t_{\text{PLH}} $					3.5	ns
接收机: CA-IF4820FS/ CA-IF4820FM/ CA-IF4820FD						
t_r, t_f 上升/下降时间	$C_L = 15\ \text{pF}$, 见图 29		2	6	ns	
$t_{\text{PHL}}, t_{\text{PLH}}$ 传输延迟			25	40	ns	
$t_{\text{SK(P)}}$ 脉宽失真, $ t_{\text{PHL}} - t_{\text{PLH}} $					3.5	ns

6.7. 典型特性: 所有器件

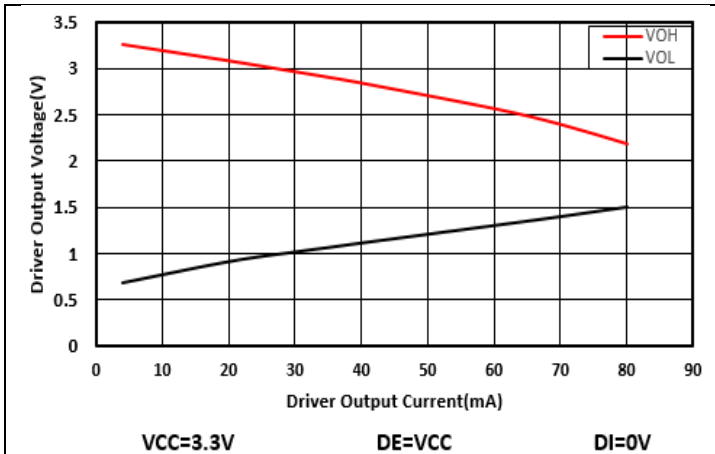


图 3 Driver Output Voltage vs Driver Output Current

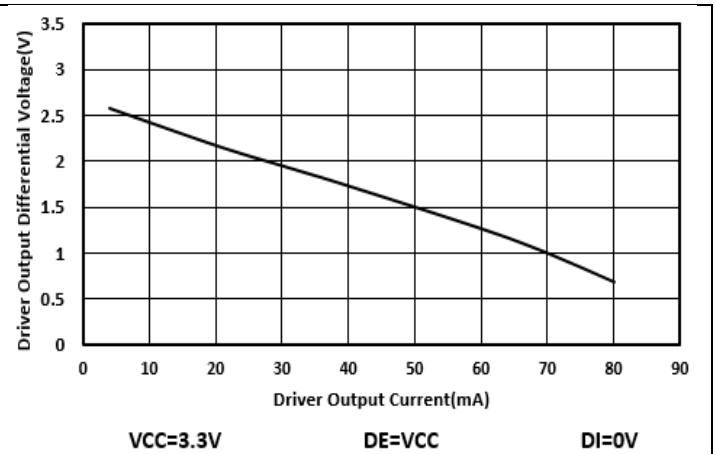


图 4 Driver Output Differential Voltage vs Driver Output Current

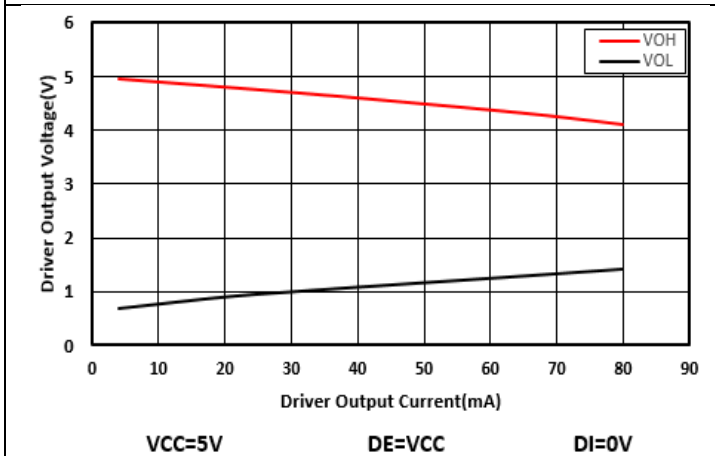


图 5 Driver Output Voltage vs Driver Output Current

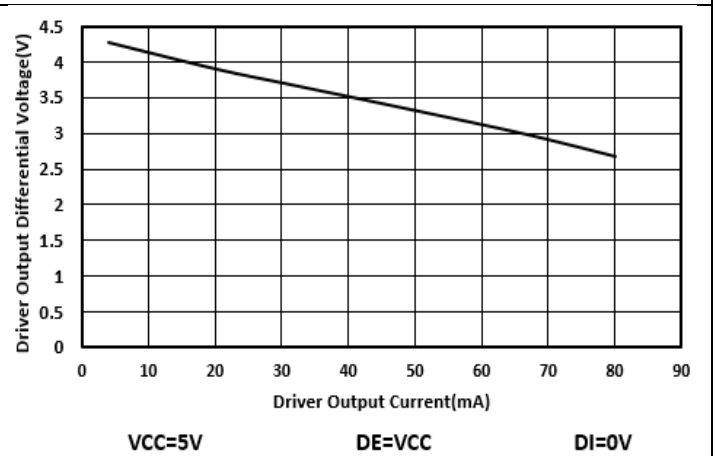


图 6 Driver Output Differential Voltage vs Driver Output Current

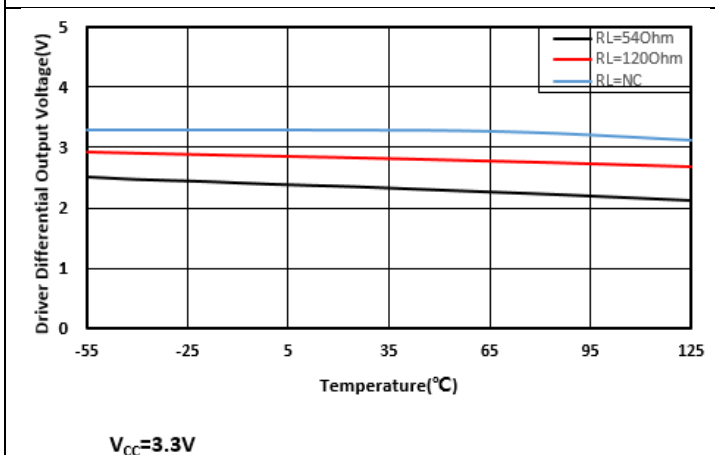


图 7 V_{OD} vs Temperature

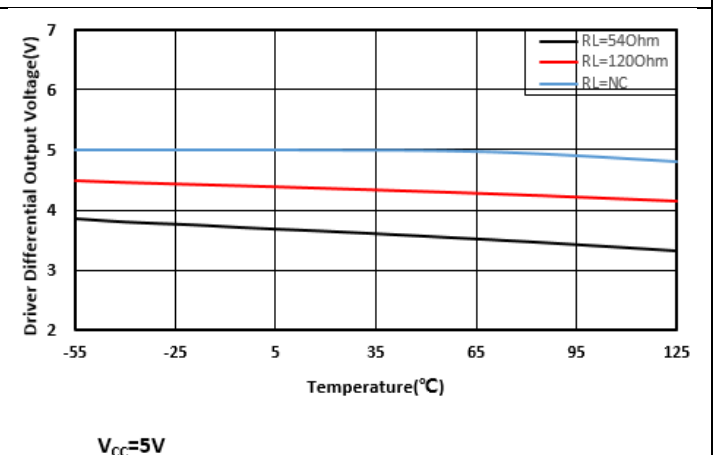
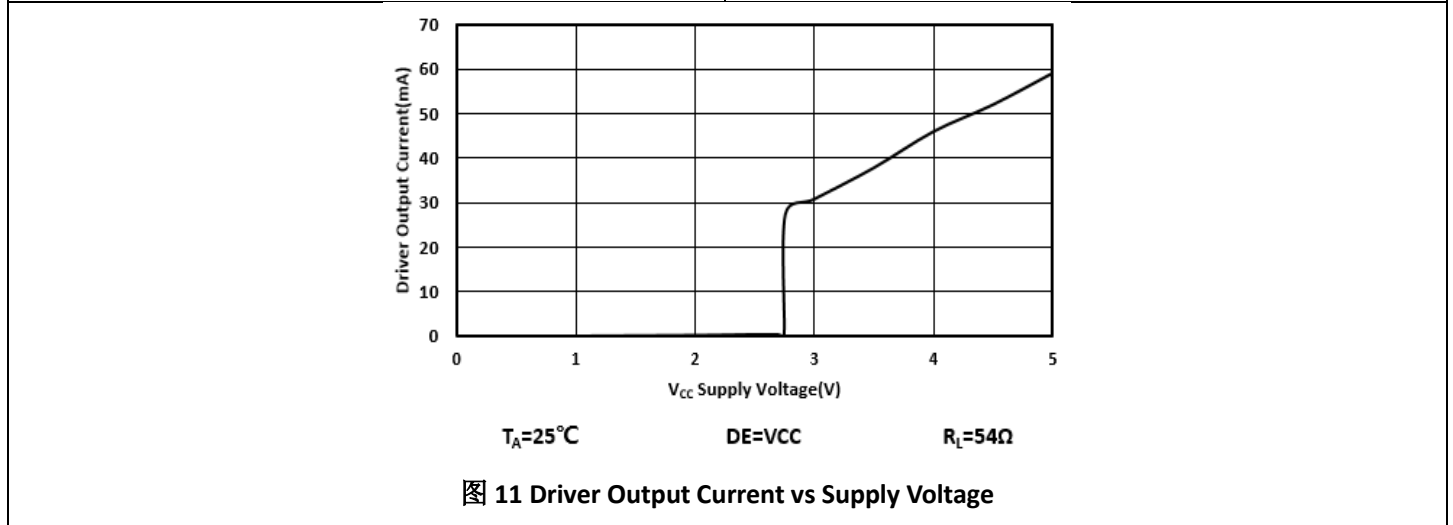
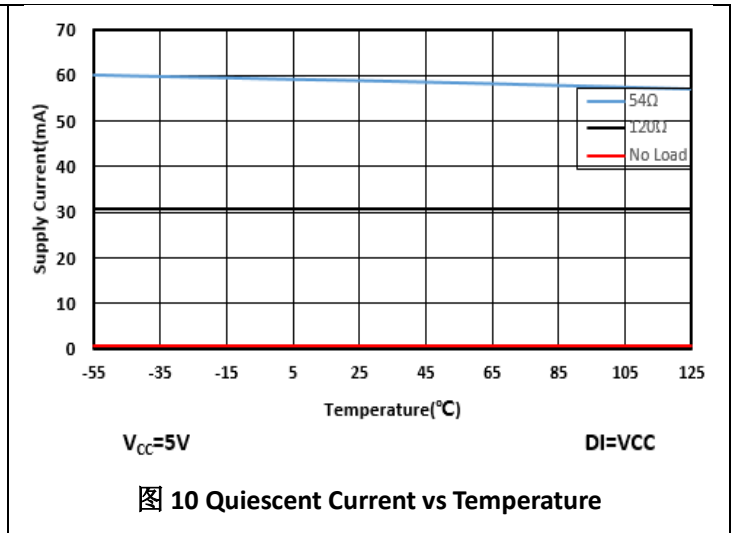
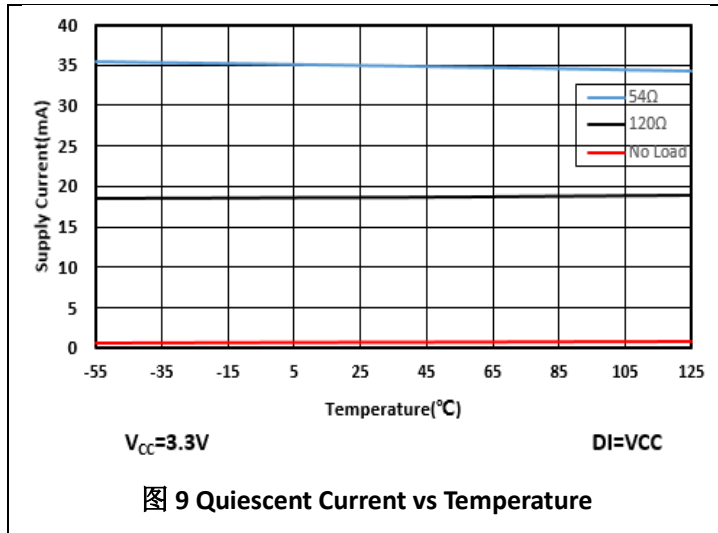


图 8 V_{OD} vs Temperature

Typical Characteristics : ALL Devices(接上页)



6.8. 典型特性: CA-IF4805HS, CA-IF4805FS, CA-IF4805HM, CA-IF4805FM, CA-IF4805HD, CA-IF4805FD

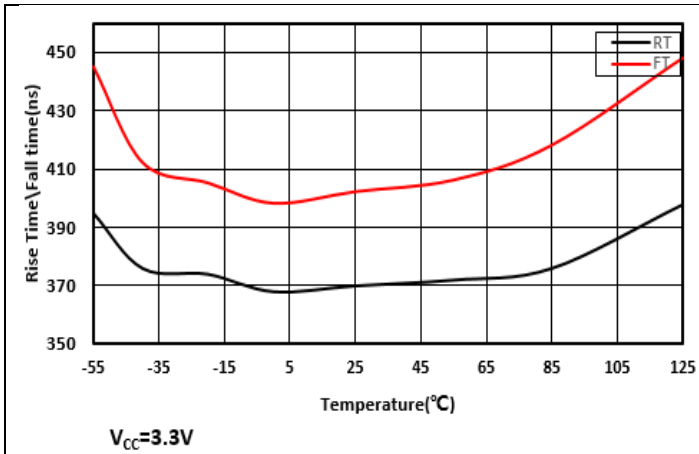


图 12 Rise Time\Fall Time vs Temperature

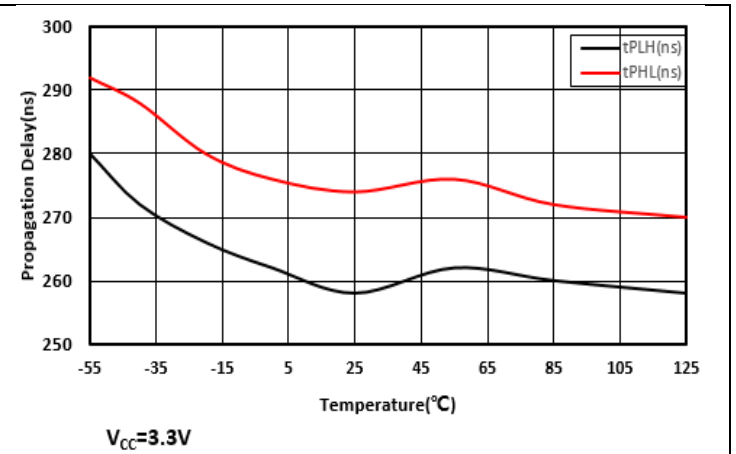


图 13 Propagation Delay vs Temperature

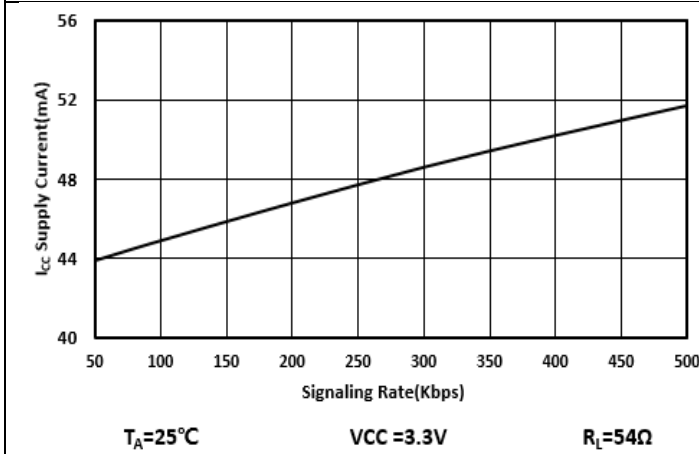


图 14 ICC Supply Current vs Signaling Rate

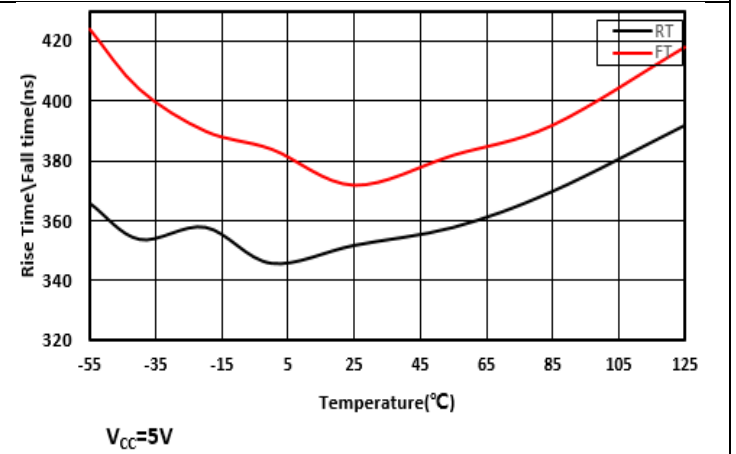


图 15 Rise Time\Fall Time vs Temperature

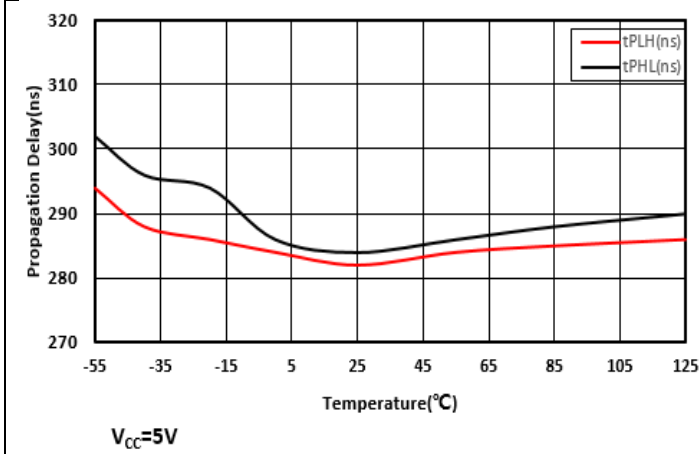


图 16 Propagation Delay vs Temperature

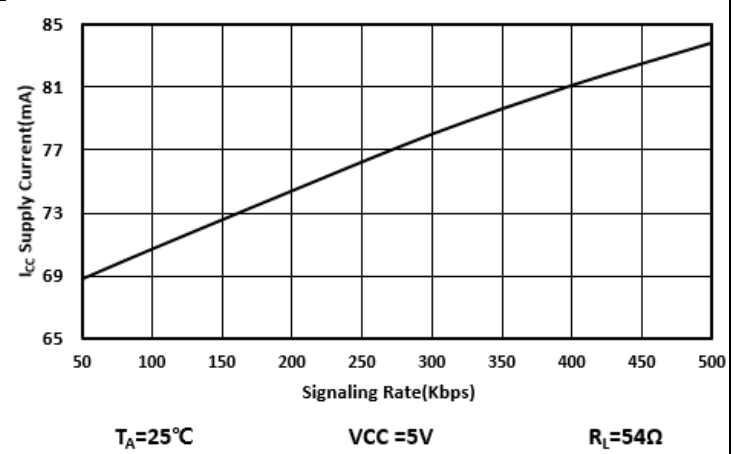
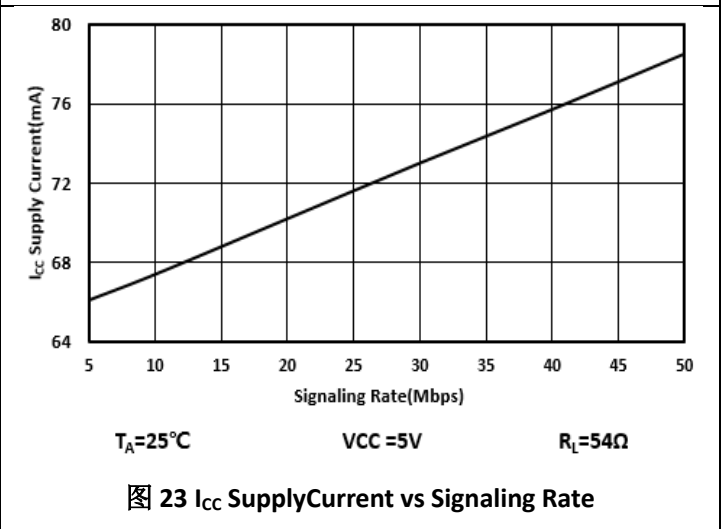
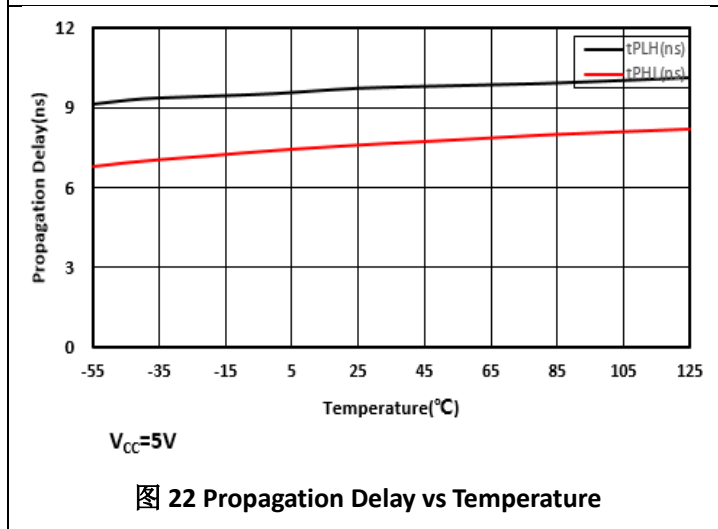
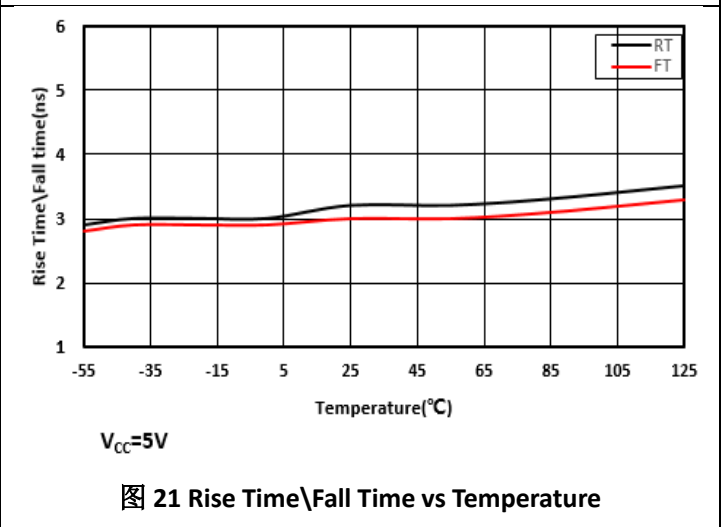
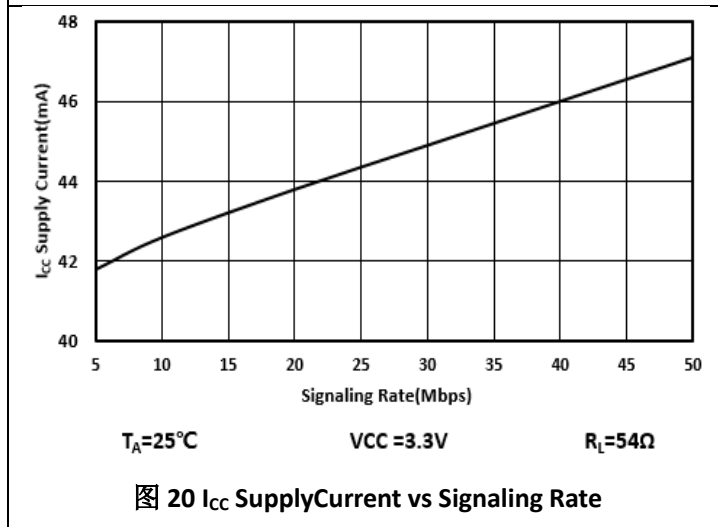
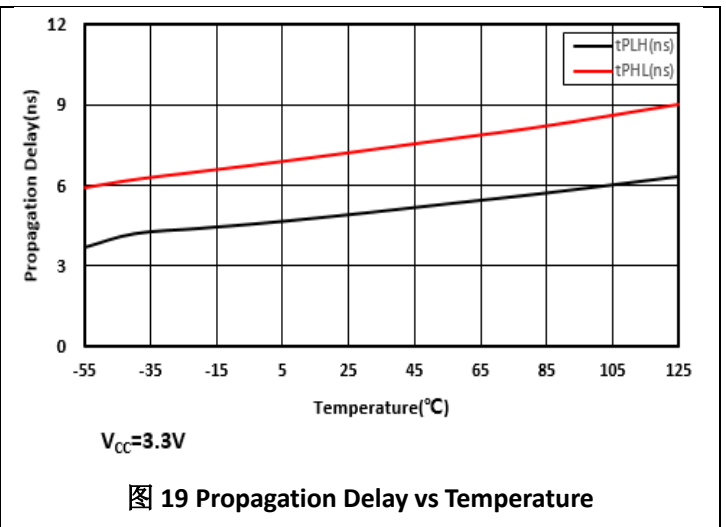
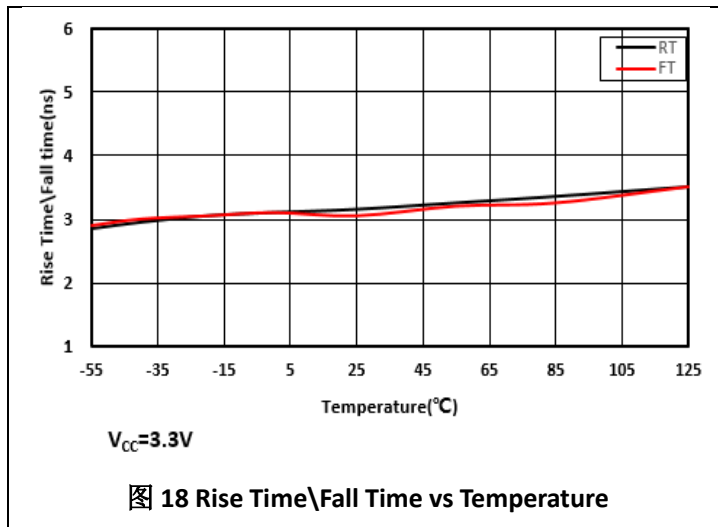


图 17 ICC Supply Current vs Signaling Rate

6.9. 典型特性: CA-IF4820HS, CA-IF4820FS, CA-IF4820HM, CA-IF4820FM, CA-IF4820HD, CA-IF4820FD



7. 参数测量信息

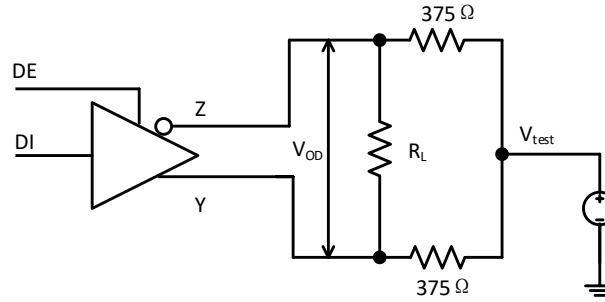


图 24 共模负载下驱动器差分输出电压的测量

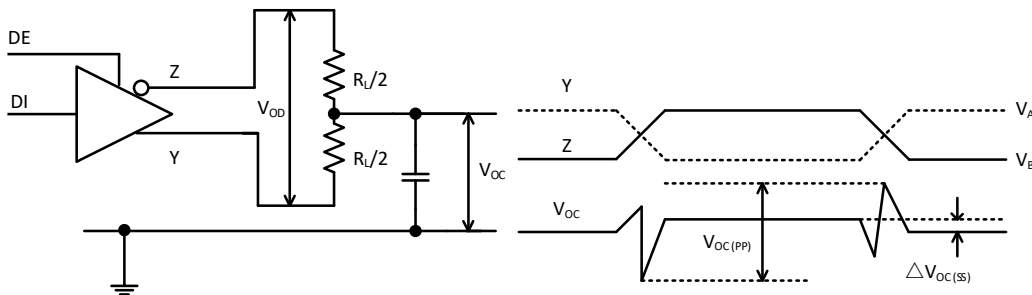


图 25 使用 RS-485 负载测量驱动器差分 and 共模输出

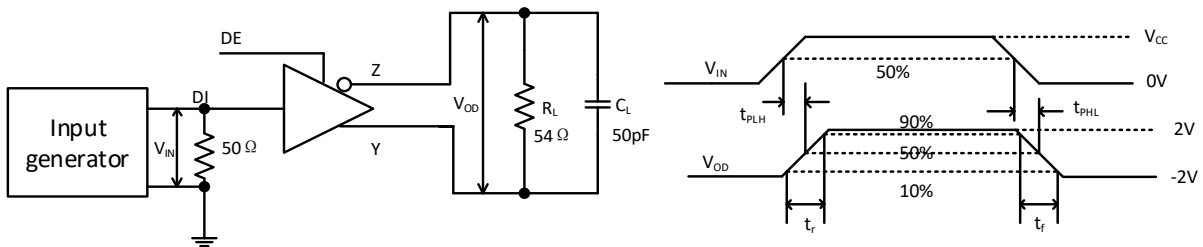


图 26 测量驱动器差分输出的上升和下降时间以及传播延迟

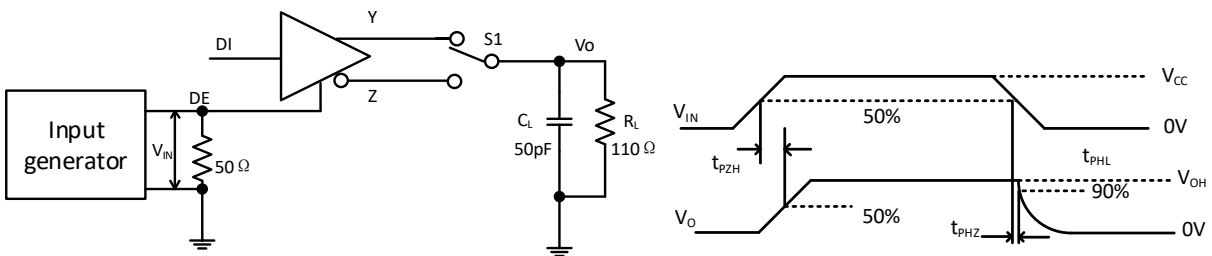


图 27 在有效高电平输出和下拉负载情况下测量驱动器使能和禁用时间

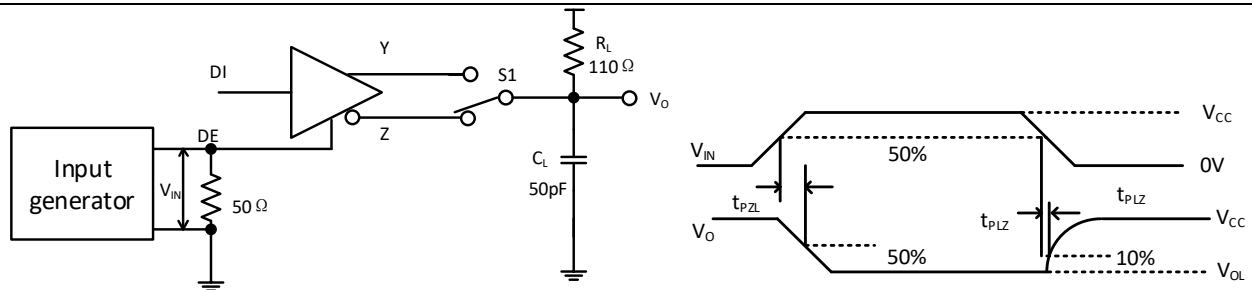


图 28 具有有效低电平输出和上拉负载的驱动器使能和禁用时间的测量

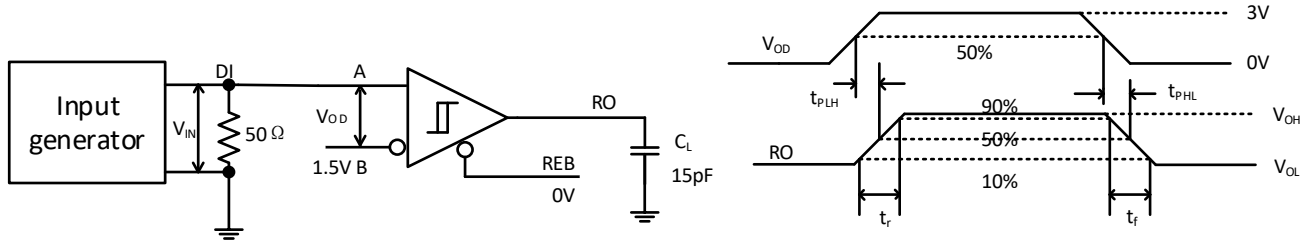


图 29 接收机输出上升和下降时间以及传播延迟的测量

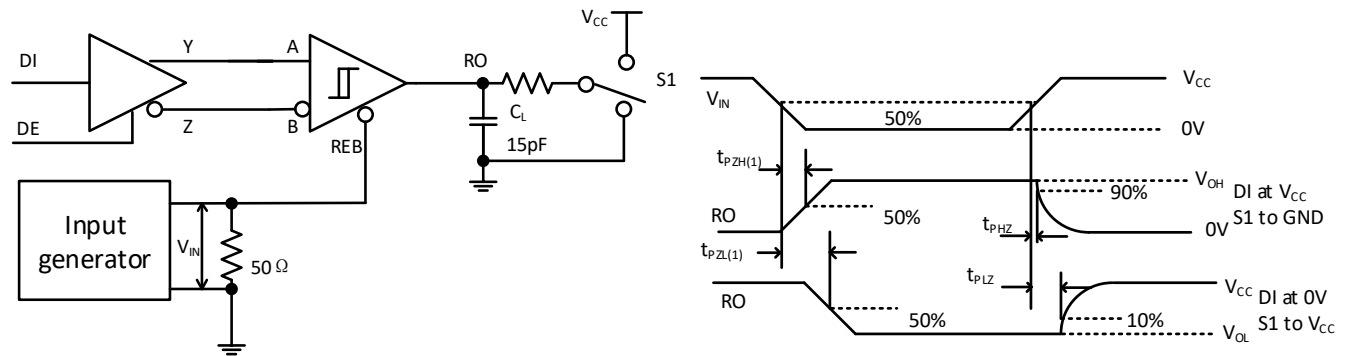


图 30 在使能驱动器的情况下测量接收器启用/禁用时间

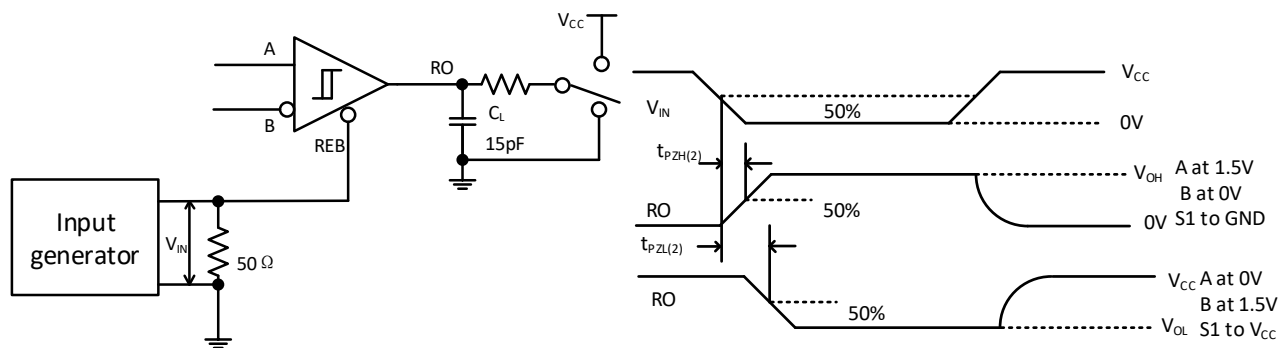


图 31 在禁用驱动器的情况下测量接收器使能时间

8. 详细说明

8.1. 功能说明

CA-IF48xx 器件系列集成了大的迟滞输入阈值，可为接收器输入阈值提供内部偏置。在总线空闲或总线短路的情况下，接收器输出保持逻辑高电平，而无需外部故障安全偏置电阻。器件可在 -40°C 至 125°C 的宽环境温度范围内工作。

8.2. 器件功能模式

当驱动器使能引脚 DE 为逻辑高电平时，差分输出 Y 和 Z 跟随数据输入 DI 的逻辑状态。DI 处的逻辑高电平导致 Y 变为高电平，而 Z 变为低电平。在这种情况下，定义 $V_{OD} = V_Y - V_Z$ 的差分输出电压为正。当 DI 为低电平时，输出状态反转：Z 变为高电平，Y 变为低电平， V_{OD} 为负。

当 DE 为低电平时，两个输出均变为高阻态。在这种情况下，DI 处的逻辑状态无关紧要。DE 引脚具有一个内部下拉电阻接地，因此，在开路时默认情况下禁用驱动器（高阻抗）。DI 引脚具有一个内部上拉电阻至 V_{CC} ，因此，在使能驱动器时将其悬空，输出 A 变为高电平，而 B 变为低电平。

表 3 CA-IF48xx 驱动器真值表

输入 DI	使能 DE	输出		功能
		Y	Z	
H	H	H	L	有效输出高电平
L	H	L	H	有效输出低电平
X	L	Z	Z	禁用驱动器
X	OPEN	Z	Z	禁用驱动器（默认状态）
OPEN	H	H	L	有效输出高电平（默认状态）

当接收器使能引脚 REB 为逻辑低电平时，接收器被使能。当 $V_{ID} = V_A - V_B$ 的差分输入电压高于正输入阈值 V_{TH+} 时，接收器输出 RO 变为高电平。当 V_{ID} 低于负输入阈值 V_{TH-} 时，接收器输出 RO 变为低电平。如果 V_{ID} 在 V_{TH+} 和 V_{TH-} 之间，则输出不确定。

当 REB 为逻辑高电平或悬空时，接收器输出为高阻抗， V_{ID} 的大小和极性无关紧要。当收发器与总线断开连接（开路），总线线路彼此短路（短路）或总线未被驱动时，接收器输入的内部偏置会导致输出变为故障安全高电平（总线空闲状态）。

表 4 CA-IF48xx 接收机真值表

差分输入 $V_{ID} = V_A - V_B$	使能 REB	输出 RO	功能
$V_{TH+} < V_{ID}$	L	H	
$V_{TH-} < V_{ID} < V_{TH+}$	L	?	总线中间态
$V_{ID} < V_{TH-}$	L	L	有效输出低电平
X	H	Z	禁用接收机
X	OPEN	Z	禁用接收机（默认状态）
Open-circuit bus	L	H	故障安全高电平输出
Short-circuit bus	L	H	故障安全高电平输出
Idle (terminated) bus	L	H	故障安全高电平输出

9. 应用信息

CA-IF48xx 系列包含半双工和全双工 RS-485 收发器，通常用于异步数据传输。对于半双工器件，驱动器和接收器的使能引脚允许配置不同的工作模式。全双工的实现需要两对信号对（四根线），以允许每个节点在一对信号线上传数据，同时在另一对信号线上接收数据。

9.1. 典型应用

RS-485 总线由并联连接到总线电缆的多个收发器组成。为了消除线路反射，电缆的两个终端各自接一个终端电阻 R_T ，该电阻的值与电缆的特性阻抗 Z_0 相匹配。这种并联端接阻抗的方法通常可在更长的电缆长度上实现更高的数据传输速率。

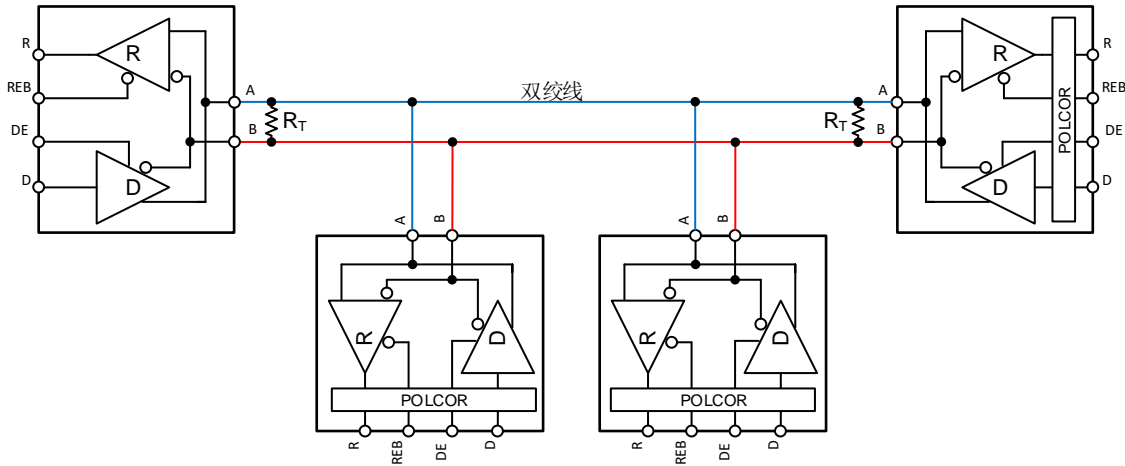
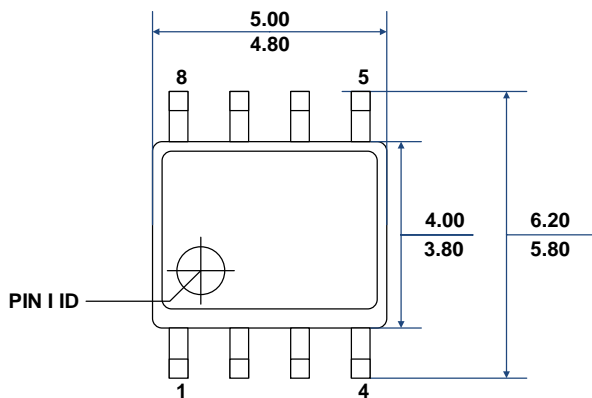


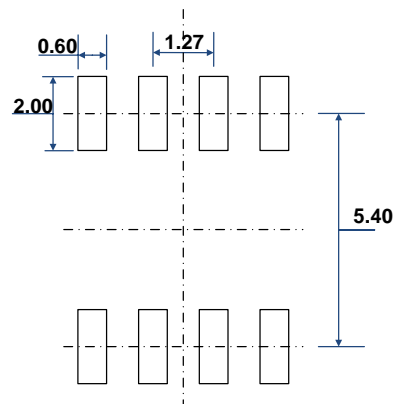
图 32 使用半双工收发器的典型 RS-485 网络结构

10. 封装信息

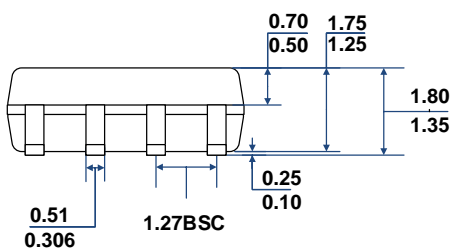
10.1. SOIC8 外形尺寸



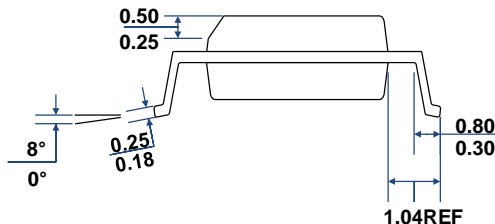
TOP VIEW



RECOMMENDED LAND PATTERN

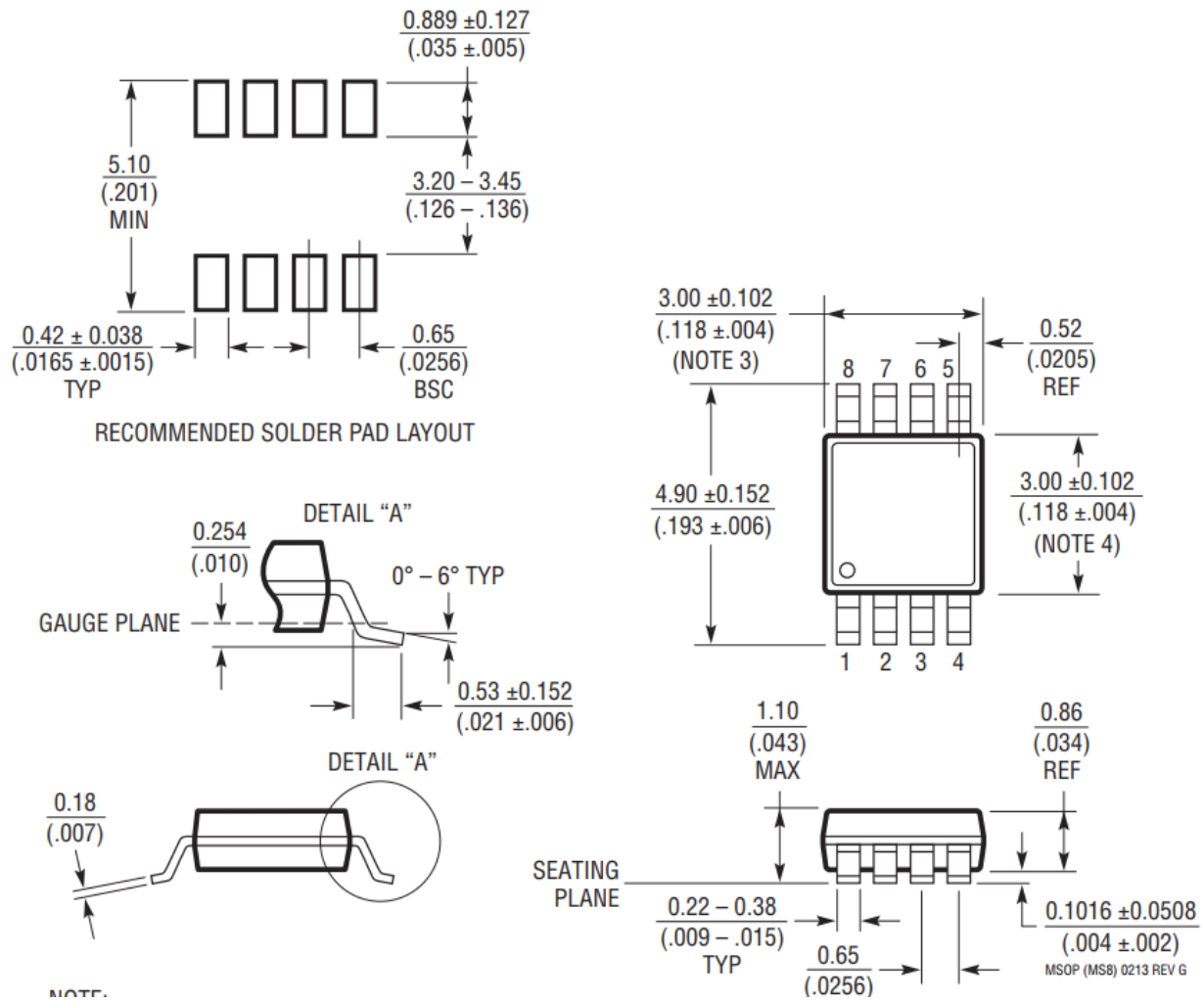


FRONT VIEW



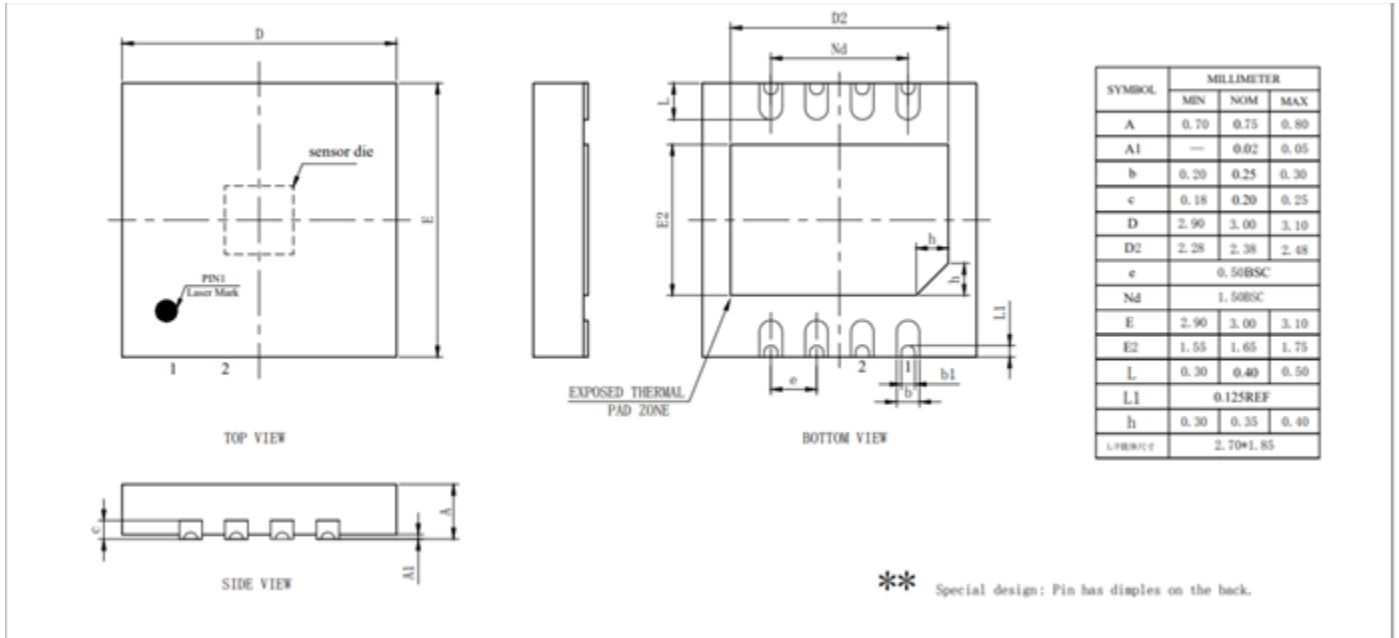
LEFT-SIDE VIEW

10.2. MSOP8 外形尺寸



NOTE:

10.3. DFN8 外形尺寸



11. 焊接信息

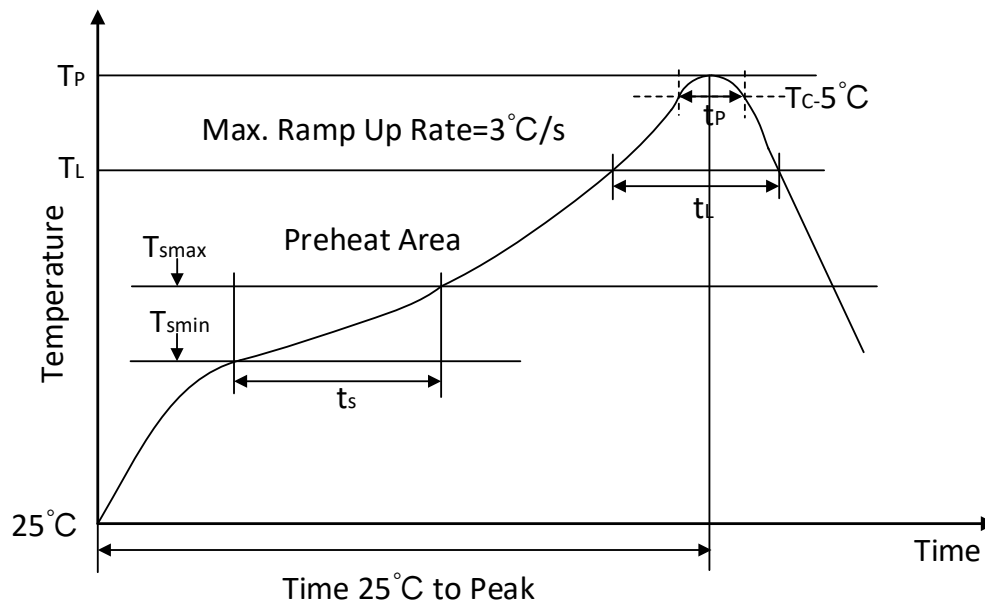


图 11-1 焊接温度曲线

表 11-1 焊接温度参数

Profile Feature	Pb-Free Assembly
Average ramp-up rate(217 °C to Peak)	3°C/second max
Time of Preheat temp(from 150 °C to 200 °C)	60-120 second
Time to be maintained above 217 °C	60-150 second
Peak temperature	260 +5/-0 °C
Time within 5 °C of actual peak temp	30 second
Ramp-down rate	6 °C/second max.
Time from 25°C to peak temp	8 minutes max

12. 重要声明

上述资料仅供参考使用，用于协助 Chipanalog 客户进行设计与研发。Chipanalog 有权在不事先通知的情况下，保留因技术革新而改变上述资料的权利。

Chipanalog 产品全部经过出厂测试。针对具体的实际应用，客户需负责自行评估，并确定是否适用。Chipanalog 对客户使用所述资源的授权仅限于开发所涉及 Chipanalog 产品的相关应用。除此之外不得复制或展示所述资源，如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，Chipanalog 对此概不负责。

商标信息

Chipanalog Inc.®、Chipanalog®为 Chipanalog 的注册商标。



<http://www.chipanalog.com>

单击下面可查看定价，库存，交付和生命周期等信息

[>>CHIPANALOG\(川土微\)](#)