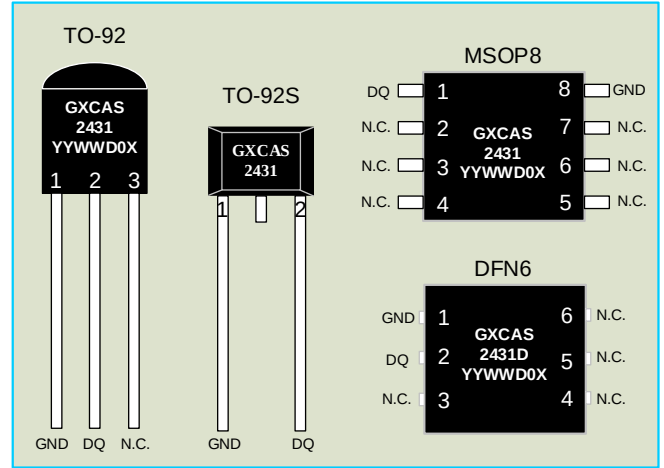


GX2431 1024 位 1-Wire EEPROM 存储器

基本性能

- 采用单总线接口仅需一个端口引脚进行通信
- 每颗芯片具有全球唯一的 64 位的序列号
- 1024 位 EEPROM 存储器, 分为四页, 每页 256 位。
- 独立的存储器页, 可以永久写保护或设置成 EPROM 仿真模式(仅可写入 0)
- 无需外围元器件
- 通过数据线供电, 电压范围为 2.5V~5.5V
- 读写数据温度范围为-55℃~+125℃
- 超强静电保护能力: HBM8000V MM800V
- 按照 1-Wire 协议, 在 15.4kbps 或 125kbps 速率下使用单独数字信号与主机通信



常见使用封装示意图

应用场景

- 主机配件/PCB 板卡识别
- 医疗器械参数存储
- 模拟传感器校准
- 墨盒/碳粉打印盒识别
- 消费类产品的售后管理
- BMS 产品参数存储

芯片概述

GX2431是采用标准单总线协议与主机进行通信且存储容量为1024位的EEPROM。由四个存储器页组成, 每页 256 位。数据先被写入一个 8 字节暂存器中, 经校验无误后复制到EEPROM 存储器。其特点在于, 四个存储器页相互独立, 可以单独设置写保护或 EPROM 仿真模式, 在EPROM 存储模式下, 所有位的状态只能从1变成0。GX2431 通过一根 1-Wire 总线进行通信。通信采用标准的 1-Wire 协议。每个器件都有唯一的、不能更改的 64 位 ROM 地址码, 该地址码由工厂光刻写入芯片。在一个多点的 1-Wire 网络环境中, 该地址码用于对器件进行寻址。.

选型表

型号	封装	最小包装
GX2431	TO-92 (Pin 3)	2000
GX2431WS	TO-92WS	2000
GX2431D	DFN6 4*4	4000
GX2431T	TDFN6 4*4	4000
GX2431P	MSOP8	4000
GX2431G	SFN	490/4000
GX2431GA	SFN	4000
GX2431Q	QFN16	3000
GX2431S	SP2	4000

管脚描述

管脚位置			名称	作用
MOSP8	TO-92(WS)	DFN6		
2,3,4,5,6,7	-	3,4,5,6	N.C.	空管脚或不需要连接
-	3	-	N.C.	接地或悬空
1	2	2	DQ	数据输入输出管脚，漏极管脚，需外接上拉电阻
8	1	1	GND	接地管脚

修 订 历 史

修订日期	原因	影响页
01/01/2017	first release	all
07/12/2017	Change the drive circuit	6
03/03/2018	Change the power voltage	1
10/06/2018	Change the inch of package	25
18/09/2018	Add the package of SP2 and change the inch of package	24,25
15/05/2019	Add the package of UT_QFN	25
10/09/2021	Add the list of package	1
01/09/2021	Add the package of SFN	25
07/25/2022	Change package	25
03/20/2023	Add ordering, Change Package	27, 24

目 录

GX2431	1	6.1 硬件结构	10
1 概 况	4	6.2 执行序列	10
2 供 电	5	6.3 单总线信号	16
3 64 位 ROM	5	6.4 GX2431 操作举例 1	19
4 存储器	6	6.5 GX2431 操作距离 2	20
4.1 地址寄存器和传输状态	8	7 极限使用条件	21
4.2 带校验的写操作	8	8 直流特性	21
5 CRC 发生器	8	9 交流特性—非易失性存储器	22
5.1 CRC8	8	10 交流特性	22
5.2 CRC16	9	11 产品封装型号列表	24
6 单总线系统	9	12 订购信息	27

1 概 况

GX2431 包含 1024 位的 EEPROM, 8 字节的控制配置寄存器(用户最多能读写 7 字节), 并且在单一芯片中集成了全功能 1-Wire 接口。每个 GX2431 都有一个出厂时利用激光光刻写入芯片的 64 位 ROM 地址码, 以保证其绝对可溯性。数据按照 1-Wire 协议串行传输, 只需要一根数据线和返回地线。GX2431 有一个称为暂存器的附加存储区, 在向主存储器或寄存器页写入数据时用作缓存器。数据首先被写入暂存器, 并可从这里读回。经过校验无误后, Copy Scratchpad 命令将数据传送到最终存储器单元。GX2431 的应用包括附件/PC 板识别, 医疗传感器校准数据存储, 模拟传感器校准, 包括 IEEE-P1451.4 智能传感器, 墨盒/碳粉打印盒识别, 以及消费类产品的售后管理。

GX2431 采用单总线协议, 通过一个单线端口通信。当全部器件经由一个三态端口或者开漏端口与总线连接的时候, 控制线需要连接一个弱上拉电阻。在这个总线系统中, 微处理器(主器件)依靠每个器件独有的 64 位序列号辨认总线上的器件和记录总线上的器件地址。由于每个装置有一个唯一的序列号, 总线可以连接的器件数量实际上是无限的。单总线协议, 包括指令的详细解释和“时序”见**单总线系统**节。

GX2431 在没有外部电源供电的情况下工作。当总线处于高电平状态, DQ 与上拉电阻连接通过单总线对器件供电。同时处于高电平状态的总线信号对内部电容充电, 在总线处于低电平状态时, 该电容提供能量给器件, 该提供能量的方式称为“寄生电源”。

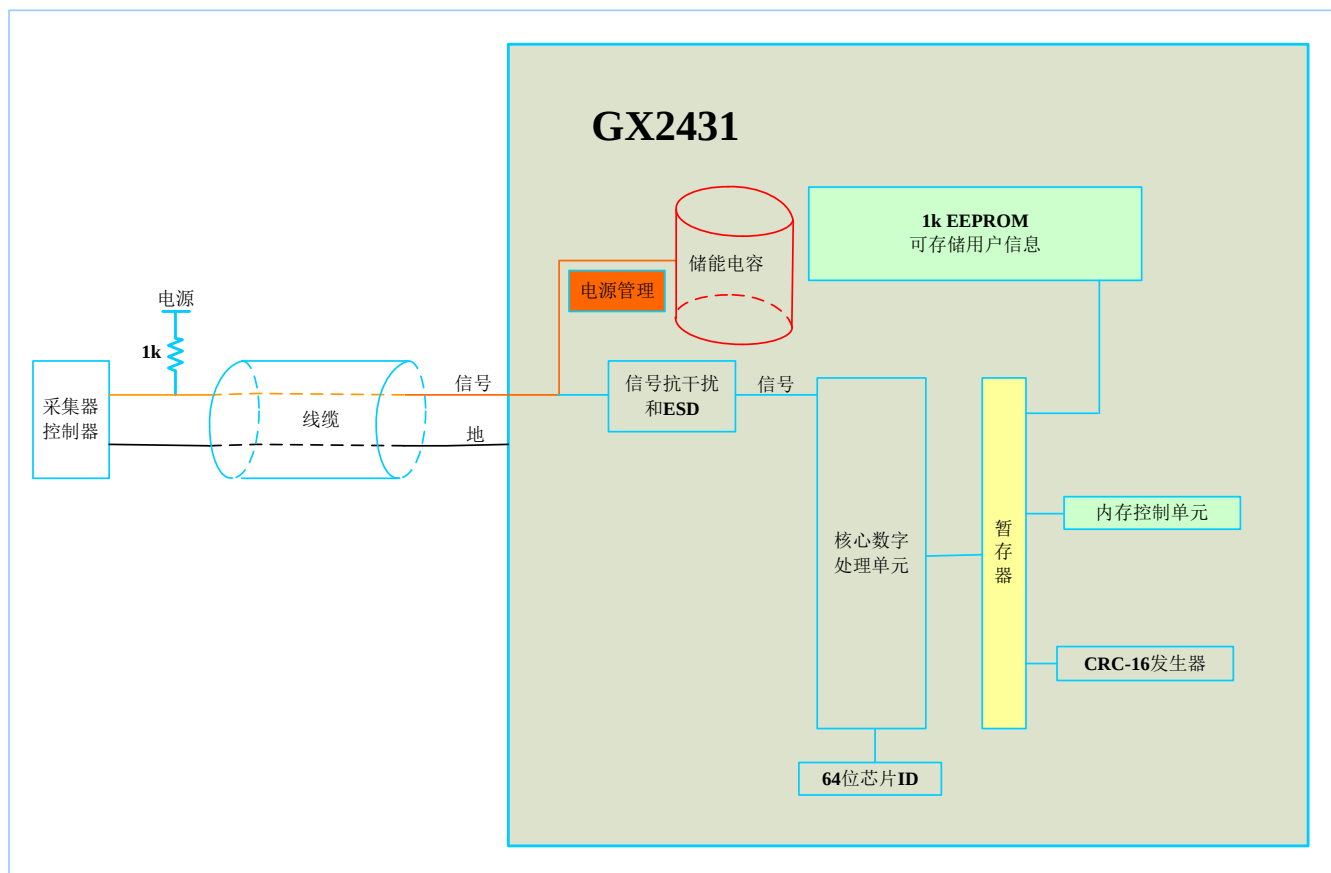


图 1. GX2431 的结构框图

图1中的结构框图说明了GX2431主控单元与存储器部分的关系。GX2431包括四个主要数据部件：1) 64位光刻ROM，2) 64位暂存器，3) 四个32字节EEPROM 页，4) 64位寄存器页。1-Wire协议的层次结构见图2所示，主机必须首先发送如下七条ROM操作命令中的一条：1) Read ROM，2) Match ROM，3) Search ROM，4) Skip ROM，5) Resume，6) Overdrive-Skip ROM，7) Overdrive-Match ROM。当以标准速度执行完Overdrive ROM命令后，器件进入高速模式，所有后续通信均以高速模式进行。与ROM操作命令有关的协议说明见图7。成功地执行了ROM操作命令后，就可以进行存储器操作，主机可发出四条存储器操作命令中的任一条。与存储器操作命令有关的协议说明见图7。所有数据读写时，都是低位在前。

2 供电

GX2431 工作于寄生电源模式。寄生电源模式在远距离测试或空间受限的应用场合是非常有用的。寄生电源的控制回路如图 2 所示，当总线为高电平时，该控制回路从总线上“窃取”能量。部分“窃取”的能量存储在寄生电源储能电容内，在总线处于低电平时释放该能量提供给器件使用。

寄生电源模式下，单总线和储能电容在大部分操作中能够提供充分的满足规定时序和电压的电流（见直流电特性和交流电特性节）给GX2431。然而，当GX2431正在执行从寄存器向EEPROM传送数据时，工作电流可高达0.5mA。这个电流可能会引起连接在单总线上的弱上拉电阻不可接受的压降，这需要更大的电流，而此时储能电容无法提供。

为了保证GX2431有充足的供电，当进行复制数据到EEPROM操作时，必须给单总线提供一个强上拉，采用MOSFET直接把总线上拉到电源上的方式实现，在拷贝数据时序($t_{wr}=9ms$)必须一直保持为强上拉状态。当强上拉状态保持时，不允许有其它的动作。除此之外，也可以将上拉电阻大小限定在规定范围内。

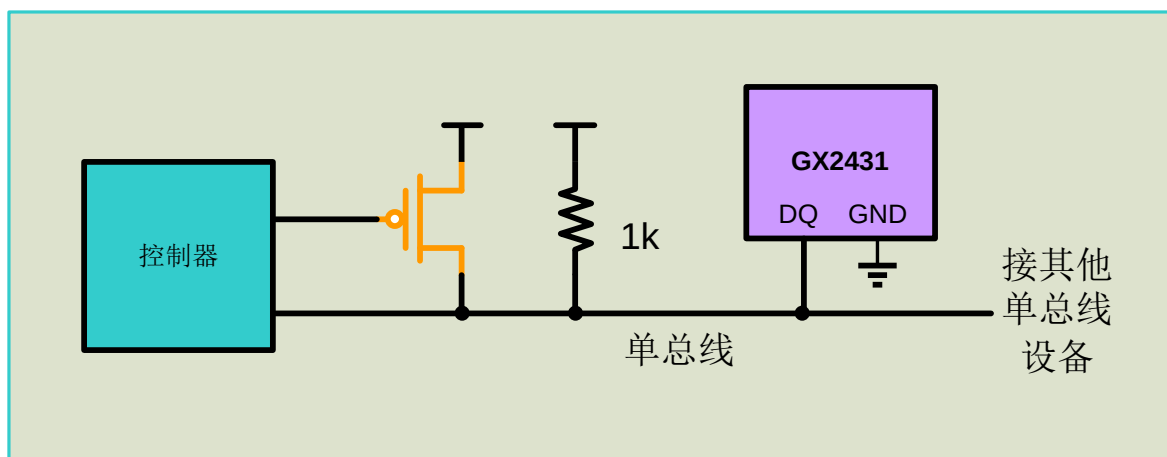


图 2. GX2431 寄生模式复制数据电路

3 64 位 ROM

每颗GX2431都有一个全球唯一的存储在ROM中的64位编码，如图3。最前面8位是家族码：2Dh。接着的48位是一个唯一的序列号。最后8位是以上56位的CRC编码。CRC的详细解释见CRC发生器节。64位ROM和ROM操作允许GX2431作为单总线器件并按照详述于**单总线系统**节的单总线协议工作。

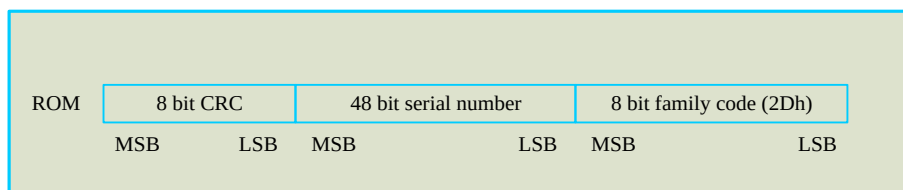


图 3. 64 位 ROM 码

4 存储器

数据存储器和寄存器位于一个线性地址空间，如表 1 所示。数据存储器和寄存器对读操作没有限制。GX2431 的 EEPROM 阵列共有 18 行，每行 8 字节。前 16 行被等分为 4 个存储器页（每页 32 字节），这 4 页为主数据存储器。可以通过设置寄存器行中相应的保护字节将每一页单独设置成开放（无保护），写保护，或 EPROM 模式。最后两行包括保护寄存器和保留字节。寄存器行包括 4 个保护控制字节，1 个复制保护字节，1 个工厂预置字节，和两个用户/厂商 ID 字节。厂商 ID 可以是客户要求的标识码，用于帮助应用软件识别与 GX2431 有关的产品。要设置并注册一个定制的厂商 ID 请与工厂联系。最后一行为将来的应用所保留。未定义读/写功能，不能使用这些操作。

除主 EEPROM 阵列之外，还包含一个 8 字节易失暂存器。向 EEPROM 阵列写入数据包括两个步骤。首先，数据先写到暂存器，然后被复制到主存储器阵列。这就允许用户在将数据复制到主存储器阵列前先对数据进行校验。器件仅支持整行（8 字节）复制操作。为保证复制操作中暂存器的数据有效，Write Scratchpad 命令供的地址必须开始于一行的边界处，而且暂存器必须写入 8 个完整的字节。

保护控制寄存器决定执行 Write Scratchpad 命令时输入数据如何被加载到暂存器。保护控制寄存器设置为 55h（写保护）时，输入的数据被忽略，位于目标地址的主存储器数据被加载到暂存器。保护控制寄存器设置为 AAh（EPROM 模式）时，输入数据与目标地址的主存储器数据进行逻辑与，计算结果被加载到暂存器。保护控制寄存器的其它任意设置值使相关存储器页处于不限制写操作的开放状态。保护控制字节设置成 55h 或 AAh 时，该字节自身也受写保护。保护控制字节设置成 55h 并不阻止复制操作。这就允许被写保护的数据在器件内部进行刷新（即用当前数据重新编程）。

复制保护字节用于更高的安全级别，仅应在其它所有保护控制字节，用户字节，写保护页被设置成最终值后才被使用。如果复制保护字节置为 55h 或 AAh，将阻止所有试图向寄存器行和用户字节行复制的操作。此外，所有试图向写保护的主存储器页复制的操作（即刷新）也被阻止。

表 1. 存储器功能

地址	类型	描述	保护字
0000h to 001Fh	R/(W)	页0	—
0020h to 003Fh	R/(W)	页1	—
0040h to 005Fh	R/(W)	页2	—
0060h to 007Fh	R/(W)	页3	—
0080h*	R/(W)	页0写保护字节	55h: 写保护页0; AAh: EPROM Mode页0; 55h or AAh: 写保护80h
0081h*	R/(W)	页1写保护字节	55h: 写保护页1; AAh: EPROM Mode页1; 55h or AAh: 写保护81h
0082h*	R/(W)	页2写保护字节	55h: 写保护页2; AAh: EPROM Mode页2; 55h or AAh: 写保护82h
0083h*	R/(W)	页3写保护字节	55h: 写保护3; AAh: EPROM Mode页3; 55h or AAh: 写保护83h
0084h*	R/(W)	复制保护字节	55h or AAh: 复制保护 0080h:008Fh, 和 任何写保护的页 Write-Protected Pages
0085h	R	工厂字节	AAh: 写保护 85h, 86h, 87h; 55h: 写保护 85h; Unprotect 86h, 87h
0086h	R/(W)	用户字节	—
0087h*	R/(W)	用户字节	—
0088h to 008Fh	—	禁止操作	—

*注：一旦编程为 55 或 AA 这些地址就只读；写入其他数据不会产生写保护，也不会有功能。

4.1 地址寄存器和传输状态

GX2431使用3个地址寄存器:TA1, TA2, 以及E/S (见图4) 来访问存储器。这些寄存器在许多其它单总线器件中都很常见, 但用法与GX2431略有不同。寄存器TA1和TA2必须加载数据写入或读出的目标存储器地址。寄存器E/S是一个只读的传输状态寄存器, 用来校验写操作命令的输入数据完整性。ES的E2:E0位加载Write Scratchpad命令所输入的T2:T0位, 每输入一个数据字节加1。这实际上是一个8字节寄存器内部的字节结束偏移计数器。E/S寄存器的第5位, 称作PF, 如果寄存器数据因掉电或主机发送的数据未能按要求填满整个寄存器而无效, 该位被置为逻辑1。为了使写入寄存器数据有效, T2:T0位必须为0, 而且主机必须发送完整8个字节数据。第3, 4, 6位没有定义功能, 读数总为0。E/S寄存器的最高位, 称为AA或授权许可, 作为指示寄存器数据已被复制到目标存储器地址的标志位, 向寄存器中写入数据将清除此位。

	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
目标地址TA1	T7	T6	T5	T4	T3	T2	T1	T0
目标地址TA2	T15	T14	T13	T12	T11	T10	T9	T8
通信状态E/S	AA	0	PF	0	0	E2	E1	E0

图 4. GX2431 地址寄存器

4.2 带校验的写操作

向GX2431的存储器写入数据时, 必须把寄存器用作中间存储器, 首先主机发送Write Scratchpad命令并指定目标存储器地址, 随后发送要写入寄存器的数据。注意Copy Scratchpad命令必须在达到8字节边界时执行。也就是说, 目标地址的低3位(T2..T0)必须等于000b。如果T2~T0是非0值, 复制命令将被中止。在一定条件下(见Write Scratchpad写寄存器命令), 主机将接收到一个反码的CRC16校验码, 用于校验命令、地址(实际发送的地址)和位于Write Scratchpad命令序列末尾的数据。收到该CRC校验码后, 主机与自己的计算结果进行比较, 判断通信是否成功, 并决定是否继续执行Copy Scratchpad命令。如果主机没有接收到CRC16码, 主机应发送一条Read Scratchpad命令来验证数据的完整性。在回送寄存器数据前, GX2431先发送目标地址TA1和TA2, 以及E/S寄存器值。如果PF标志位置位, 说明数据未能正确送达寄存器或者上一次写寄存器后发生过掉电故障。这样主机就无需继续读入数据; 可以重新开始向寄存器写入数据。类似地, 如果AA标志位置位, 同时PF标志位清零, 则说明器件未能认可写命令。如果一切正常, 两个标志位均被清零。此时主机即可继续读取和验证每个数据字节了。主机完成数据校验后, 就可发送 Copy Scratchpad命令了。此命令之后必须紧随三个地址寄存器中的数据, TA1, TA2和E/S。主机应通过读寄存器获知这些寄存器的内容。

5 CRC 发生器

5.1 CRC8

CRC8 作为 GX2431 的 64 位 ROM 的一部分存储在存储器中。CRC8 码由 ROM 的前 56 位计算得到, 被包含在

ROM 的重要字节当中。CRC 由存储在存储器中的数据计算得到，因此当存储器中的数据发生改变时，CRC8 的值也随之改变。

CRC8 能够在总线控制器读取 GX2431 时进行数据校验。为了校验数据是否被正确读取，总线控制器必须用接收到的数据计算出一个 CRC8 值和存储在 GX2431 的 64 位 ROM 中的值（读 ROM 时）或 GX2431 内部计算出的 8 位 CRC8 值（读寄存器 1 时）进行比较。如果计算得到的 CRC8 值和读取出来的 CRC8 值相吻合，数据被无错传输。CRC8 值的比较以及是否进行下一步操作完全由总线控制器决定。CRC8 的计算公式如下：

$$\text{CRC8} = X^8 + X^5 + X^4 + 1$$

单总线CRC8可以由一个移位寄存器和XOR门构成的多项式发生器来产生，如图5所示。这个回路包括一个移位寄存器和几个XOR门，移位寄存器的各个位都被初始化为0。从ROM中的最低有效位或寄存器的0字节开始，一次一位移入寄存器。在传输了56位ROM中的数据或移入了寄存器的第7字节的最高位后，移位寄存器中就存储了CRC8值。下一步，CRC8的值必须被循环移入。此时，如果计算得到的CRC8是正确的，移位寄存器将复位为0。

5.2 CRC16

该CRC16校验码用来对读写寄存器时传输的数据进行快速校验。与 8位CRC8校验码不同，16位CRC16校验码总是以反码的形式传输。主机通过比较由从机读取的CRC16校验码与利用接收数据计算出的CRC16校验码，据此来决定是继续某一操作还是重新读取CRC16码有误的数据部分，图5。CRC16的计算公式如下：

$$\text{CRC16} = X^{16} + X^{15} + X^2 + 1$$

在Write Scratchpad命令中，首先清空CRC16发生器，然后移入命令代码，目标地址TA1和TA2，以及主机发送的所有数据字节。GX2431只有在E2:E0 = 111b时才发送CRC校验码。

在Read Scratchpad命令中，首先清空CRC16发生器，然后移入命令代码，目标地址TA1和TA2，E/S字节，以及GX2431发送的寄存器数据。GX2431只有在连续读取寄存器数据直到结尾时才发送CRC16校验码。

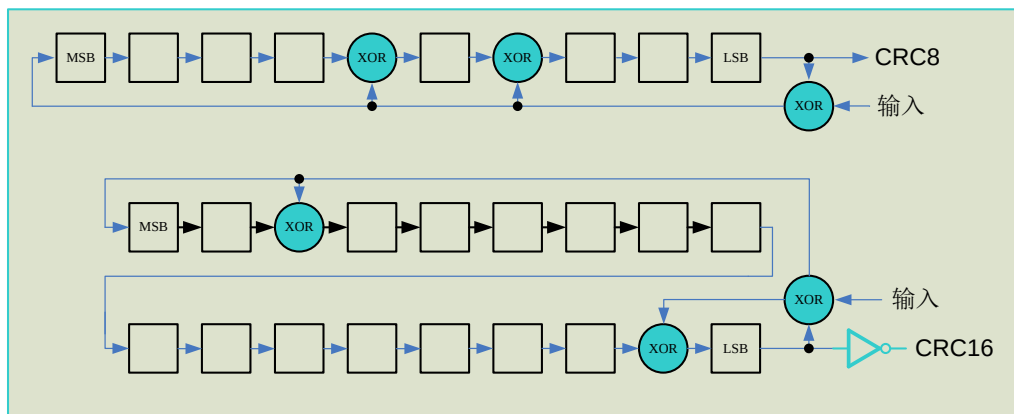


图 5. CRC 发生器

6 单总线系统

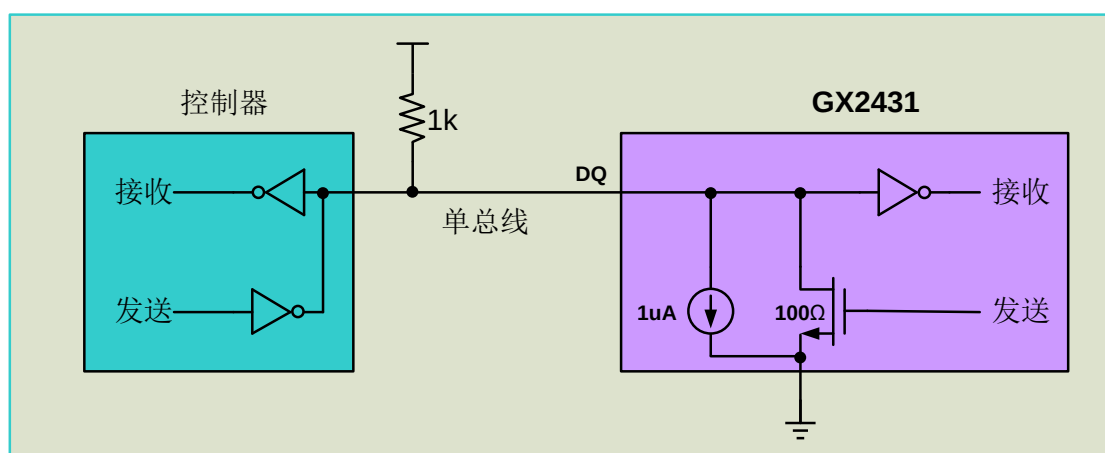
单总线系统采用一个单总线控制器来控制一个或多个从器件。GX2431 总是充当从机。当只有一个从机挂在总线上时，系统被称为“单点”系统；如果有多个从机挂在总线上，系统被称为“多点”系统。

所有的数据和指令的传递都是从最低有效位开始通过单总线传输的。关于单总线系统分三个方面讨论：**硬件结构、执行序列和单总线信号**（信号类型和时序）。最后附加单总线通信例子。

6.1 硬件结构

单总线系统只有一条定义的信号线，每一个总线上的器件（主或从）必须是漏极开路或三态输出。这样的机制就会使总线上的每一个不传输数据的器件释放总线来让其它器件使用。GX2431 的单总线端口（DQ 管脚）是漏极开路式的，内部等效电路如图 6 所示。

单总线需要一个约 1KΩ 的外部上拉电阻；单总线空闲状态是高电平。在由于某种需要暂停某一传输后，如果还想恢复该传输的话，总线必须停留在空闲状态。在恢复期间，如果单总线处于非活动（高电平）状态，位与位间的恢复时间可以无限长。如果总线停留在低电平超过 480us，总线上的所有器件都将被复位。



6.2 执行序列

通过单总线访问 GX2431 的执行序列如图 6. 硬件结构图

步骤 1：初始化

步骤 2：ROM 指令

步骤 3：功能指令

每一次 GX2431 的操作都必须满足以上步骤，若是缺少步骤或是顺序混乱，器件将不会有返回值。

1) 初始化

通过单总线的所有执行操作都从一个初始化程序序列开始。初始化序列包含一个由总线控制器发出的复位脉冲和其后由从机发出的存在脉冲。存在脉冲让总线控制器知道 GX2431 在总线上且已经准备好操作，详见**总线信号**节。

2) ROM 指令

一旦总线控制器检测到一个存在脉冲，它就发出一条 ROM 指令，见表 2。如果总线上挂有多颗 GX2431，这些指令基于器件独有的 64 位 ROM 序列码进行操作，使得总线控制器选出特定要进行操作的器件。这些指令同样也可以使总线控制器识别有多少颗，什么型号的器件挂在总线上。ROM 指令有 7 条，都是 8 位长度。总线控制器在发起一条 GX2431 功能指令之前发出一条 ROM 指令。ROM 指令操作图见图 7。

表 2. ROM 命令一览

ROM命令	发送命令	功能	返回值
读ROM	0x33	(仅限单颗芯片)	64位ROM
匹配ROM	0x55		无
跳过ROM	0xCC		无
搜索ROM	0xF0	搜索总线上的芯片	
继续ROM	0xA5		
(加速) 跳过ROM	0x3C		
(加速) 匹配ROM	0x69		

Read ROM [33h]

只有在总线上存在单颗GX2431的时候才能使用这条命令。该命令允许总线控制器在不使用Search ROM指令的情况下读取从机的64位序列码。如果总线上有不止一个从机而使用该命令时，所有从机试图同时传送信号时就会发生数据冲突。

Match ROM [55h]

MATCH ROM指令后跟着64位ROM序列号，总线控制器在多点总线上定位一颗特定的从器件。只有和64位ROM序列号完全匹配的GX2431才能响应随后的存储器操作指令；所有和64位ROM序列号不匹配的从机都将等待下一次复位脉冲。

Skip ROM [CCh]

这条命令允许总线控制器不用提供64位ROM编码就使用功能指令。注意：当只有一个从机在总线上时，才可以在忽略ROM指令之后发出功能命令。这样可以节约发送64位ROM的时间。如果总线上不止一个从机，若发出忽略ROM指令随后发出读取寄存器指令，由于多从机同时传输数据，总线上就会发生数据冲突。

Search ROM [F0h]

当系统上电初始化的时候，总线控制器必须通过识别总线上所有ROM序列码去得到从机的数目和型号。总线控制器通过搜索ROM指令多次循环搜索ROM编码，以确认所有从机器件。如果总线上只有一个从机，那么可以用较为简单的读取ROM指令代替搜索ROM指令。

Resume [A5h]

为了最大程度提高多点环境中的数据吞吐量，系统提供了Resume功能。此功能检查RC位的状态，如果置位，则后面可以直接发送功能命令，与Skip ROM命令类似。RC的置位只能通过成功地执行Match ROM、Search ROM或Overdrive Match ROM命令来实现。一旦RC置位，即可利用Resume命令重复访问此器件。访问总线上的其它器件会清除RC位，以防止两个或更多的从机同时响应Resume命令。

Overdrive-Skip ROM [3Ch]

当单总线上只有一个从机时使用该命令，主机不需要提供64位的ROM地址码就可以发送功能命令，从而节省了时间。与通常的Skip ROM命令不同，Overdrive Skip ROM命令将GX2431设置为高速模式（OD = 1）。该命令后的所有通信均为高速模式，直到有一个最短持续480 μs时间的复位脉冲将总线上的所有器件复位成标准速率（OD = 0）。

如果在一个多点总线上发送该命令，则总线上所有支持高速模式的器件都被设置成高速模式。随后，为了寻址特定的高速模式器件，必须发出一个高速模式的复位脉冲，接着运用Match ROM或Search ROM命令。这样能够加

速搜索过程。如果总线上有多个支持高速模式的从机，而且Overdrive Skip ROM命令后跟着一条Read命令，会因多个从机同时发送数据而产生数据冲突。

Overdrive-Match ROM [69h]

通过Overdrive Match ROM命令，后接高速模式发送的64位ROM，能够使总线主机在多点总线上访问一个特定的GX2431，同时将其设置成高速模式。只有与该64位ROM正确匹配的GX2431才会对后续的功能命令做出反应。已经被前面的Overdrive Skip或Overdrive Match命令成功设置成高速模式的从机将继续保持高速模式。所有支持高速模式的从机在下一个持续时间最小为480 μs的复位脉冲后回到标准速率。Overdrive Match ROM命令适用于总线上有单个或多个器件的情况。

3) 功能指令

在总线控制器使用ROM命令来确定希望通信的GX2431之后，主机可以发出一个GX2431功能指令。这些指令允许总线控制器读写GX2431的寄存器，进行存储器操作。GX2431的功能指令详见下文，同时被概括于表3，流程示于图8。

表 3. 存储功能命令一览

FUNCTION命令	发送命令	写入值	返回值	其他
WRITE SCRATCHPAD 写寄存器	0x0F	详见 操作举例节1, 2		
READ SCRATCHPAD 读寄存器	0xAA			
COPY SCRATCHPAD 寄存器值写入EE	0x55			
Read Memory 读EE	0xF0			

Note 1: 对于寄生电源模式下GX2431在写数据到EEPROM期间，必须给单总线一个强上拉，总线在这段时间内不能有其他活动。

Note 2: 总线控制器在任何时候都可以通过发出复位信号中止数据传输。

Note 3: 在复位信号发起之前完成向寄存器写入数据。

Write Scratchpad [0Fh]

Write Scratchpad命令适用于存储器和寄存器的页中的可写地址。为了保证寄存器中的数据能够被正确复制到存储器阵列中，用户必须保证写寄存器命令中的8个数据字节开始于一个有效行边界处。Write Scratchpad命令接受无效地址和不完整的存储器行，但后续的Copy Scratchpad命令将被阻止。

发出Write Scratchpad命令后，主机必须首先发送2个字节的目標地址，接着发送要写入寄存器的数据。写入寄存器的数据起始字节偏移量为 T2:T0。ES的E2:E0位加载起始字节偏移量，后面每收到一个数据字节加1。E2:E0最终结果为最后被写入寄存器的完整字节的偏移量。仅接受完整数据字节。

当执行Write Scratchpad命令时，GX2431内部的CRC16发生器随着主机的发送过程，计算整个数据流的CRC16校验码，始于命令代码，终止于最后一个数据字节。该CRC16校验码由CRC16多项式生成，计算时首先清除CRC16发生器，然后顺序移入Write Scratchpad命令代码（0Fh），目标地址（TA1和TA2），和所有数据字节。要注意的是，

CRC16计算时使用的是由主机实际发送的TA1、TA2和数据字节。主机可在任意时间终止Write Scratchpad命令。但如果写入数据达到寄存器上限（E2:E0 = 111b），主机可发送 16个读时钟并收到GX2431产生的 CRC16 校验码。

如果Write Scratchpad命令试图对写保护区域进行写入，寄存器将加载存储器原有的数据，而不是主机发送的数据。类似地，如果目标地址页为EPROM模式，寄存器加载的则是存储器原有数据与主机发送数据位逻辑与的结果。

Read Scratchpad [AAh]

Read Scratchpad命令可以用来校验目标地址和寄存器数据的完整性。主机发送命令代码后开始读取数据。开头的两个字节是目标地址，下一个字节是结束偏移量/数据状态字节（E/S），接着是寄存器数据，这些数据可能与主机发送的原始数据有所不同。当目标地址位于寄存器页或位于写保护或EPROM模式页时，这一点尤其重要。详细信息见 Write Scratchpad命令说明。主机应先读完寄存器中所有数据（E2:E0 - T2:T0 + 1个字节），然后就可以收到反码的CRC16，该CRC16码根据GX2431发送的数据产生。如果主机在收到CRC16码后继续读取数据，读到的所有数据均为逻辑1。

Copy Scratchpad [55h]

Copy Scratchpad命令用来将寄存器中的数据复制到可写的存储器区域，发出Copy Scratchpad命令后，主机必须提供一个3字节的授权模式，该数据应该通过紧邻此条命令的前一个Read Scratchpad命令获得。该3字节模式数据必须与三个地址寄存器（依次为TA1，TA2，E/S）中的数据正确匹配。只有授权码匹配，目标地址有效，PF标志位未被置位，目标存储器没有写保护，AA（授权许可）标志位置位，才能开始执行复制操作。寄存器中的8字节数据全部被复制到目标存储器。器件内部的数据传输需要最多 t_{PROG} ，在此期间单总线上的电压必须保证不低于2.8V。数据复制完成后会发送一组“0”和“1”交替的信号，直到主机发送复位脉冲为止。如果PF标志位被置位或目标存储器处于写保护模式，则不会执行复制操作而且AA标志位不会置位。

Read Memory [F0h]

Read Memory 命令通常用于从GX2431读取数据。发出命令后，主机需要提供2个字节的目标地址。在这两个字节之后，主机开始读取始于目标地址的数据，可连续读至地址008Fh处。如果继续读，读取结果将是逻辑1。器件内部的TA1，TA2，E/S以及寄存器内容不受Read Memory命令影响。

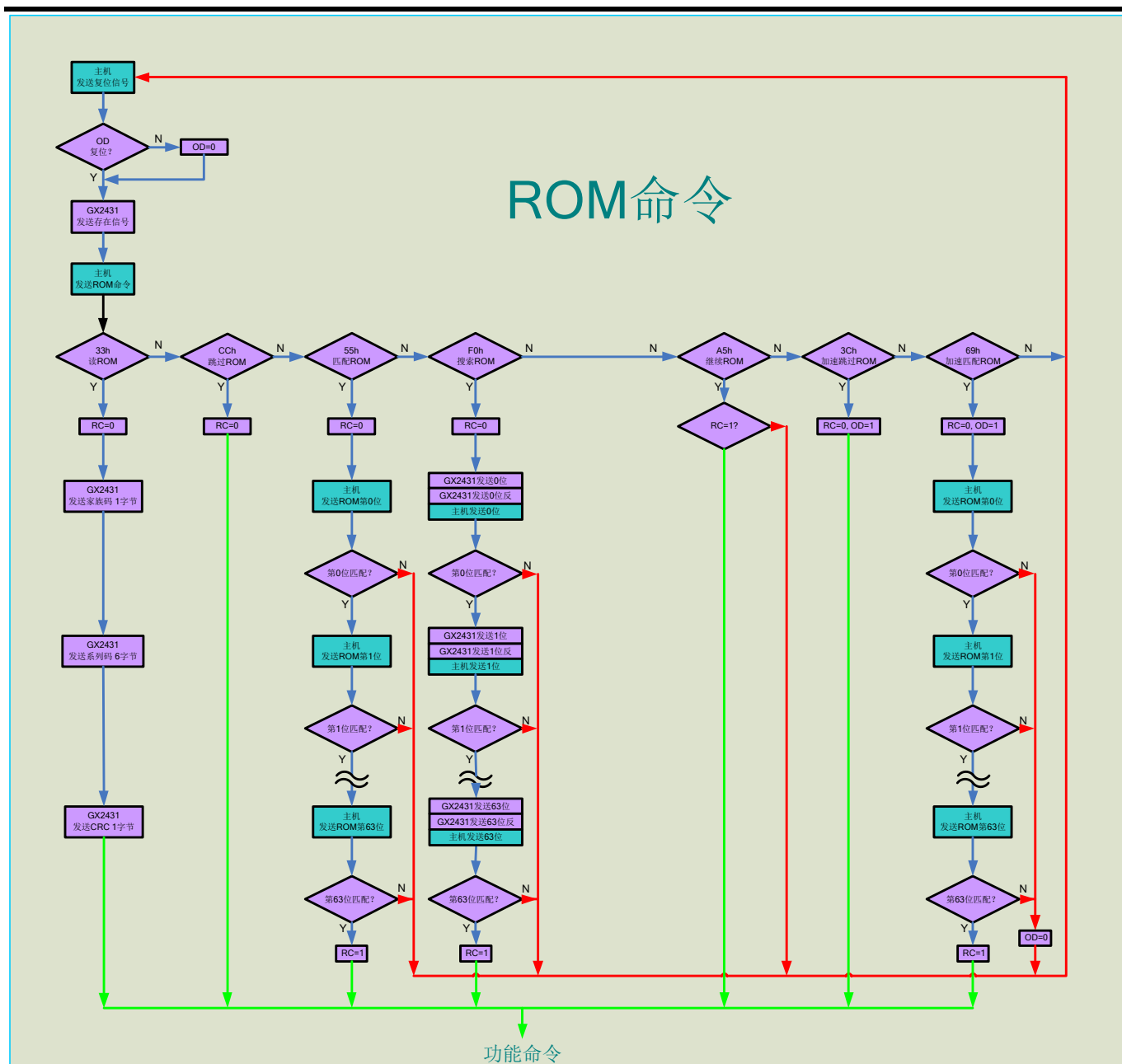


图 7. ROM 指令流程

GX2431功能命令

ROM命令

- 1, 如果存储单元没有被写保护, 则主机发送内容写入寄存器
- 2, 如果存储单元写保护, 则相应地址EEPROM中的数据被重载入寄存器
- 3, 如果存储单元是EPROM模式, 则主机发送内容与相应地址EEPROM中的数据按位与结果被写入寄存器

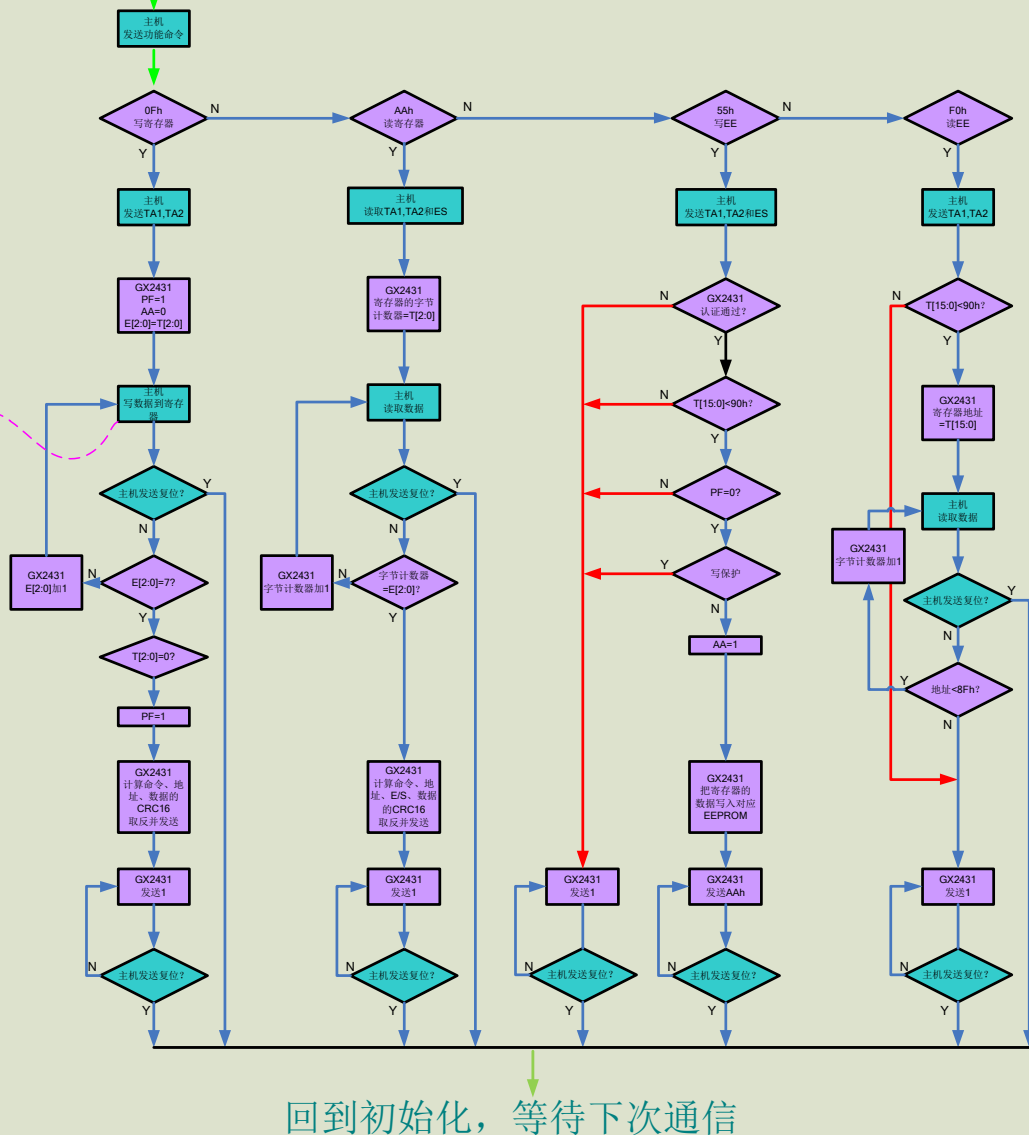


图 8. 功能指令流程图

6.3 单总线信号

GX2431需要遵守严格的单总线协议以确保数据的完整性。协议定义了几种单总线信号的类型：复位脉冲、存在脉冲、写0、写1、读0和读1。所有这些信号，除存在脉冲外，都是由总线控制器发出的。

1) 复位序列：复位脉冲和存在脉冲

所有和GX2431的通信都以初始化序列开始，初始化序列如图9所示。一个复位脉冲跟着一个存在脉冲表明GX2431已经准备好发送和接收数据。

在初始化序列期间，总线控制器拉低总线并保持480us以发出（TX）一个复位脉冲信号，然后释放总线，进入接收状态（RX）。当总线被释放后，1kΩ的上拉电阻将总线拉到高电平。当GX2431检测到IO引脚上的上升沿后，等待15-60us，然后发出一个由60-240us低电平信号构成的存在脉冲。

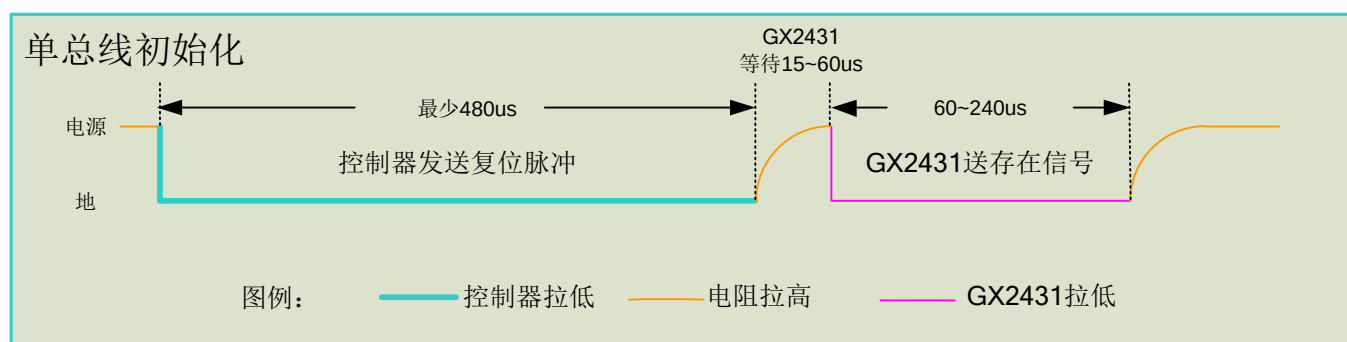


图 9. 初始化时序

2) 读/写时序

GX2431的数据读写是通过时序处理来进行信息交换的，每个时序传输1位数据。

写时序

GX2431有两种写时序：写1时序和写0时序。总线控制器通过写1时序来写逻辑1；通过写0时序来写逻辑0。写时序必须最少持续60us，包括两个写周期之间至少5us的恢复时间。当总线控制器把数据线从逻辑高电平拉低到低电平的时候，写时序开始（见图10）。

总线控制器要产生一个写时序，必须把数据线拉到低电平然后释放，且需在15us内释放总线。当总线被释放后，上拉电阻将总线拉高。总线控制器要生成写0时序，必须把数据线拉到低电平且继续保持至少60us。

总线控制器初始化写时序后，GX2431在一个15us到60us的窗口内对信号线进行采样。如果线上是高电平，就是写1。反之，如果线上是低电平，就是写0。

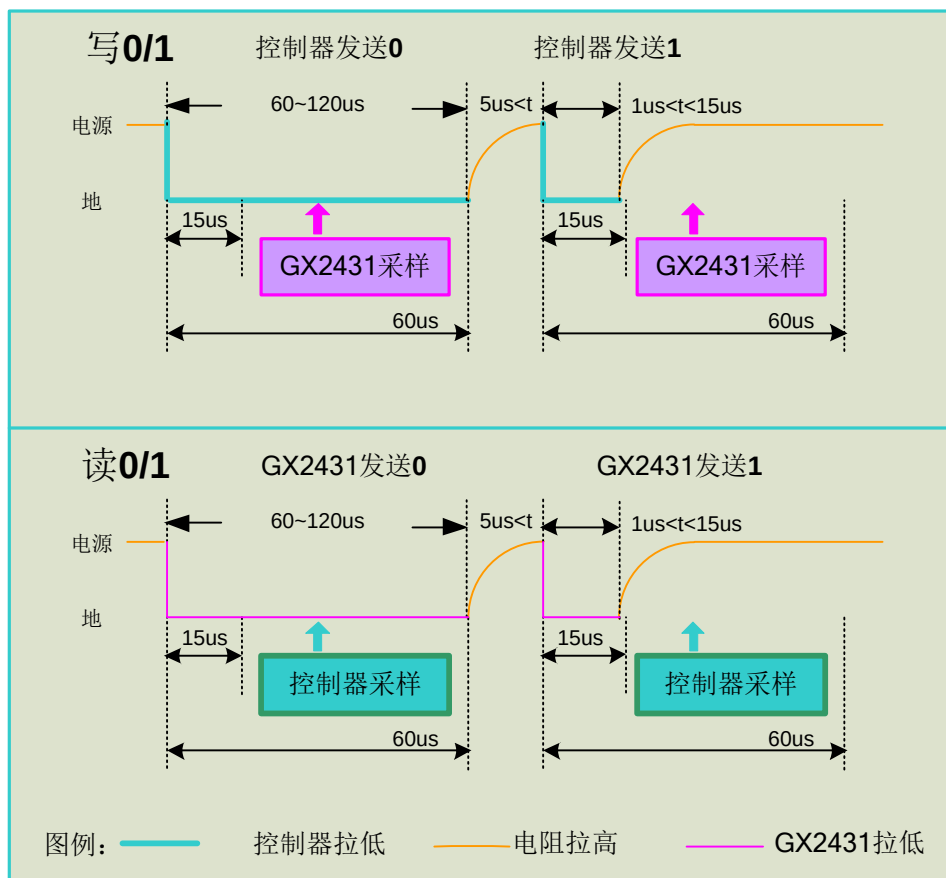


图 10. 读/写时序

读时序

总线控制器发起读时序时，GX2431 仅被用来传输数据给控制器。因此，总线控制器在发出读寄存器指令后必须立刻开始读时序，以便 GX2431 提供请求的数据。

所有读时序必须最少 60us，包括两个读周期期间至少 5us 的恢复时间。当总线控制把数据线从高电平拉低到低电平时，读时序开始，数据线必须至少保持 1us，然后总线被释放（见图 10）。在总线控制器发出读时序后，GX2431 通过拉高或拉低总线上来传输 1 或 0。当传输 0 结束后，总线将被释放，通过上拉电阻回到高电平空闲状态。GX2431 输出的数据在读时序的下降沿出现后 15us 内有效。因此，总线控制器在读时序开始 15us 内释放总线然后采样总线状态，以读取数据线的状态。

图11标识 T_{INIT} 、 T_{RC} 和 T_{SAMPLE} 之和必须小于15us。图12指出，系统时间可以通过以下方法达到最大： T_{INIT} 和 T_{RC} 保持时间尽可能短，并且把控制器采样时间放到15us周期的最后。

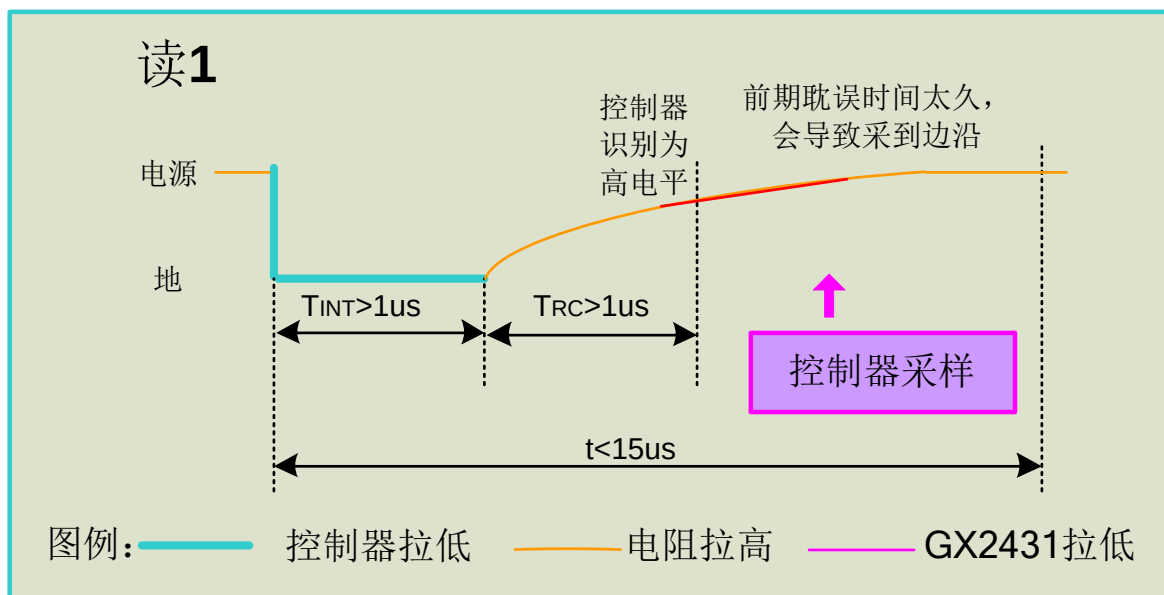


图 11. 控制器读 1 的详细时序

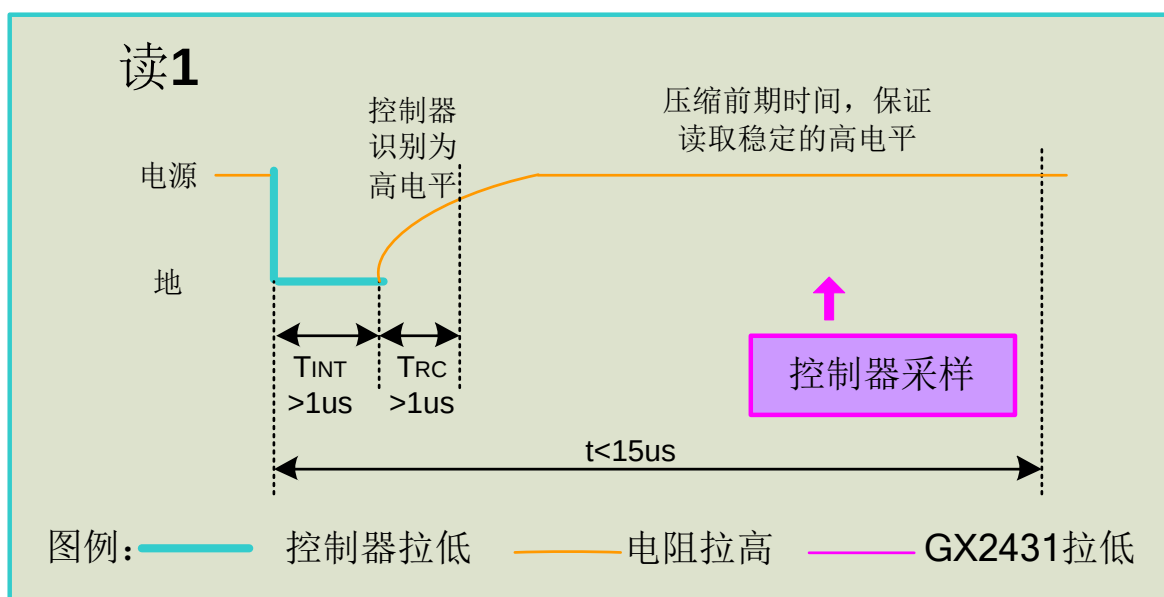


图 12. 推荐的控制器 1 时序

6.4 GX2431 操作举例 1:

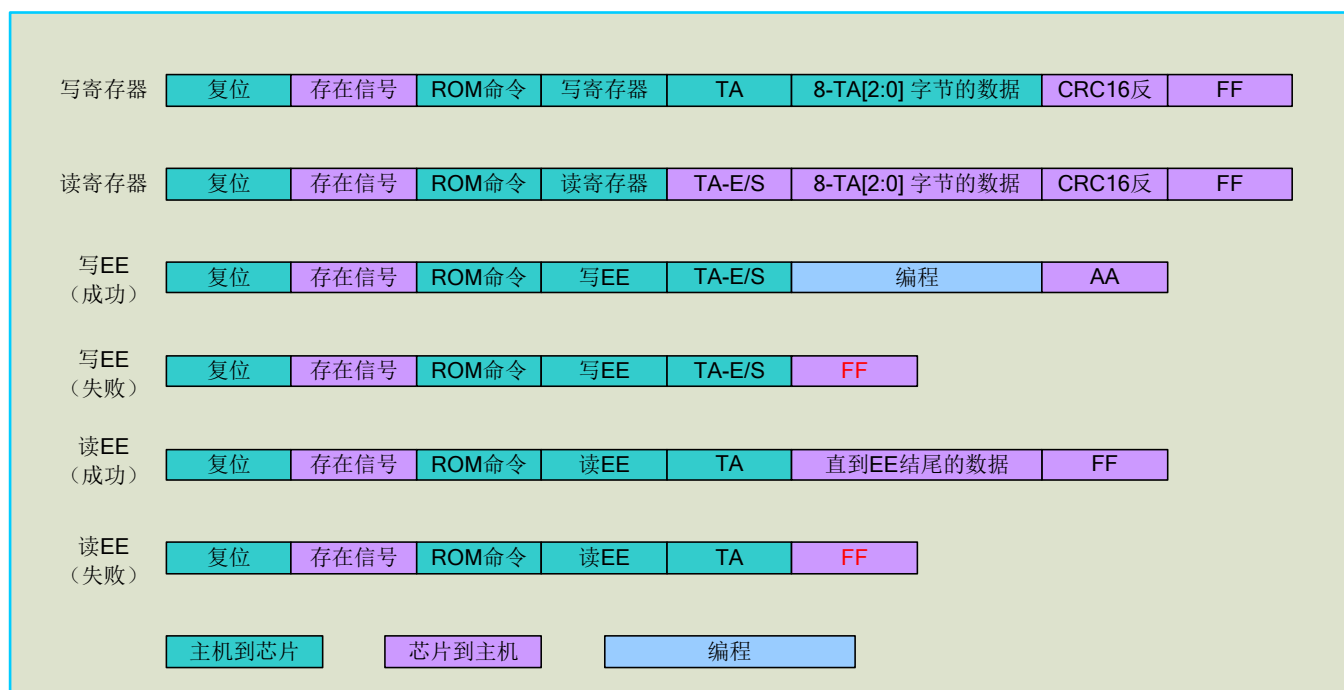


图 13. 存储器操作示意图

6.5 GX2431 操作举例 2:

写入存储器第1页的前8个字节。读整个存储器。总线上只有单个GX2431与主机连接，通信过程如下所示：

主机模式	数据（最低有效位优先）	说明
TX	(Reset)	复位脉冲
RX	(Presence)	应答脉冲
TX	CCh	发送“Skip ROM”命令
TX	0Fh	发送“Write Scratchpad”命令
TX	20h	TA1, 起始偏移= 20h
TX	00h	TA2, 地址= 0020h
TX	<8 data bytes>	向寄存器写8 字节数据
RX	<2 bytes CRC16\>	读CRC16码检查数据完整性
TX	(Reset)	复位脉冲
RX	(Presence)	应答脉冲
TX	CCh	发送“Skip ROM”命令
TX	AAh	发送“Read Scratchpad”命令
RX	20h	读TA1, 起始偏移= 20h
RX	00h	读TA2, 地址= 0020h
RX	07h	读E/S, 结束偏移= 111b, AA, PF = 0
RX	<8 data bytes>	读寄存器数据并校验
RX	<2 bytes CRC16\>	读CRC16码检查数据完整性
TX	(Reset)	复位脉冲
RX	(Presence)	应答脉冲
TX	CCh	发送“Skip ROM”命令
TX	55h	发送“Copy Scratchpad”命令
TX	20h	TA1 TA2 E/S（授权码）
TX	00h	
TX	07h	
----	<1-Wire idle high>	等待 t_{PROGmax} , 完成复制操作
RX	AAh	读复制状态, AAh = 成功
TX	(Reset)	复位脉冲
RX	(Presence)	应答脉冲
TX	CCh	发送“Skip ROM”命令
TX	F0h	发送“Read Memory”命令
TX	00h	TA1, 起始偏移= 00h
TX	00h	TA2, 地址= 0000h
RX	<144 data bytes>	读存储器全部数据
TX	(Reset)	复位脉冲
RX	(Presence)	应答脉冲

7 极限使用条件

各引脚对地的电压范围		-0.5V to +6.0V
工作温度范围		-55°C to +125°C
储存范围		-55°C to +150°C
焊接温度范围		300°C(10S)

以上指出器件在进行正常操作时所需要的环境条件，长期工作于极限条件下可能会影响器件的可靠性。

8 直流特性

测试条件: (-55°C~+100°C; VDD = 2.5V~5.5V)

参数	符号	条件	最小值	典型值	最大值	单位	注
供电电压	V _{PU}	寄生电源	+2.5		+5.5	V	1,2
输入低电平	V _{IL}		-0.3		+0.8	V	1,3,4
输入高电平	V _{IH}	寄生电源	+2.5		5.5或 VDD+ 0.3 中的较低者	V	1,6
灌电流	I _L	VI/O = 0.4V	4.0			mA	1
待机电流	I _{DDS}			0.75	1	uA	6,7
动态电流	I _{DD}	VDD = 5V			0.8	mA	8

注：

- 1) 所有电压都是以地电位为参考电位。
- 2) 上拉电压是这样得到的：假设上拉器件是完美的，因此上拉的高电平应该与 VPU相等。为了达到 GX2431 的 VIH 规格，实际晶体管上拉供电必须包括电压降的极限；因此 VPU_ACTUAL = VPU_IDEAL + VTRANSISTOR。
- 3) 逻辑 0 电平在吸收电流为 4mA 时得到。
- 4) 在寄生电源模式下低电压状态，为了保证存在脉冲 VILMAX 可能必须降低到 0.5V。
- 5) 逻辑 1 电压在源电流为 1mA 时得到。
- 6) 待机电流在 70°C时定义。
- 7) 为了减少 IDDS, DQ 的范围如下： GND ≤ DQ ≤ GND + 0.3V or VDD – 0.3V ≤ DQ ≤ VDD。
- 8) 动态电流涉及写 EEPROM 存储器。

9 交流特性—非易失性存储器

测试条件: $(-55^{\circ}\text{C}\sim+125^{\circ}\text{C}; VDD = 2.5\text{V}\sim 5.5\text{V})$

参数	符号	条件	最小值	典型值	最大值	单位	注
NV写周期时间	t_{WR}			8	10	ms	
EEPROM写入	N_{EEWR}	25°C	200k			writes	
		85°C	50k			writes	
EEPROM数据保留	t_{EEDR}	-55°C to +85°C	40			years	

10 交流特性

测试条件: $(-55^{\circ}\text{C}\sim+125^{\circ}\text{C}; VDD = 2.5\text{V}\sim 5.5\text{V})$

参数	符号	条件	最小值	典型值	最大值	单位	注
时隙	t_{SLOT}		60		120	μs	1
恢复时间	t_{REC}		5			μs	1
写0低电平时间	t_{LOW0}		60		120	μs	1
写1低电平时间	t_{LOW1}		1		15	μs	1
读取数据有效时间	t_{RDV}				15	μs	1
高电平复位时间	t_{RSTH}		480			μs	1
低电平复位时间	t_{RSTL}		480		640	μs	1
高电平存在检测时间	t_{PDHIGH}		15		60	μs	1
低电平存在检测时间	t_{PDLOW}		60		240	μs	1
电容	$C_{IN/OUT}$				25	pF	

注

1) 关于时序见图 14.

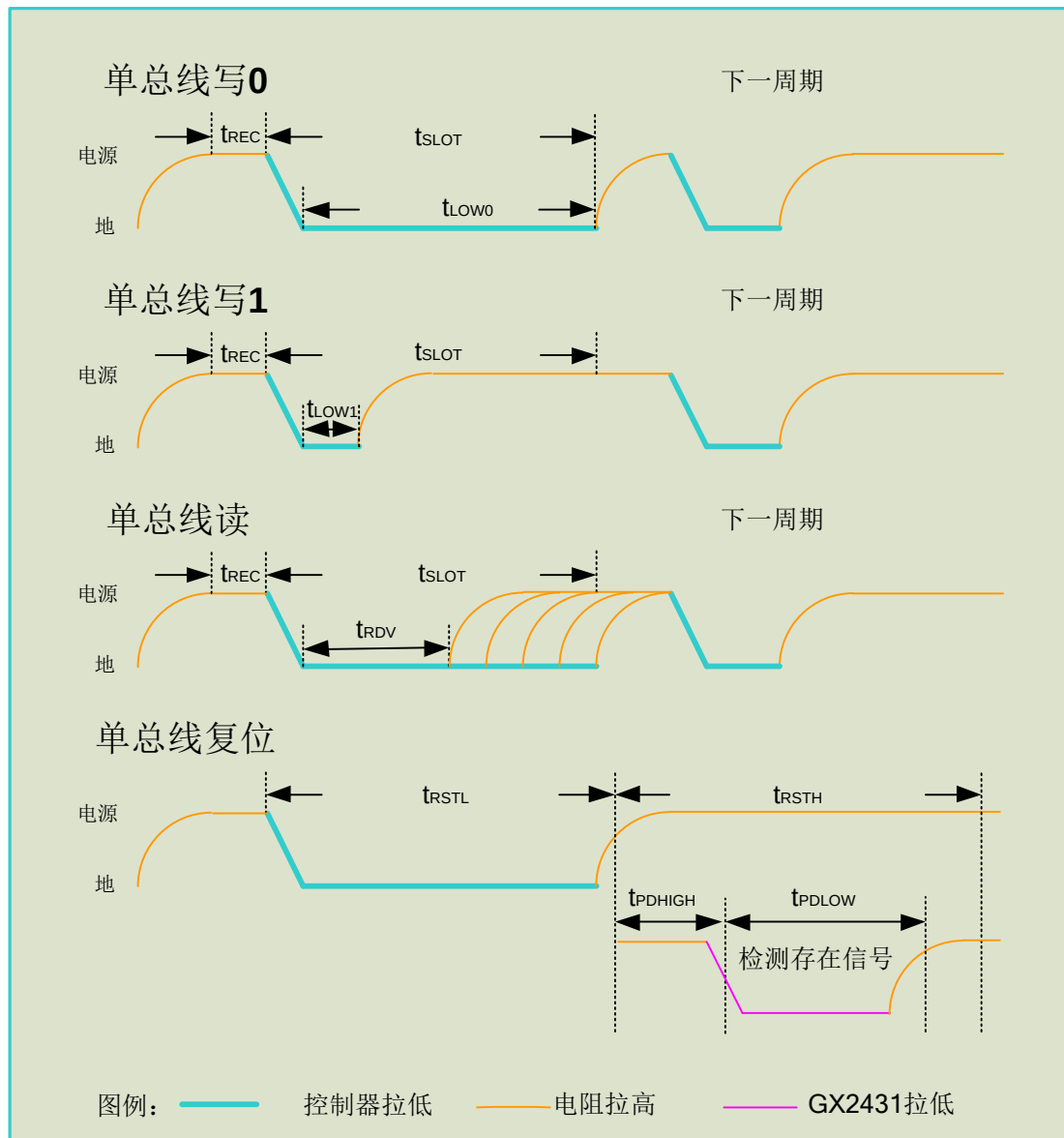
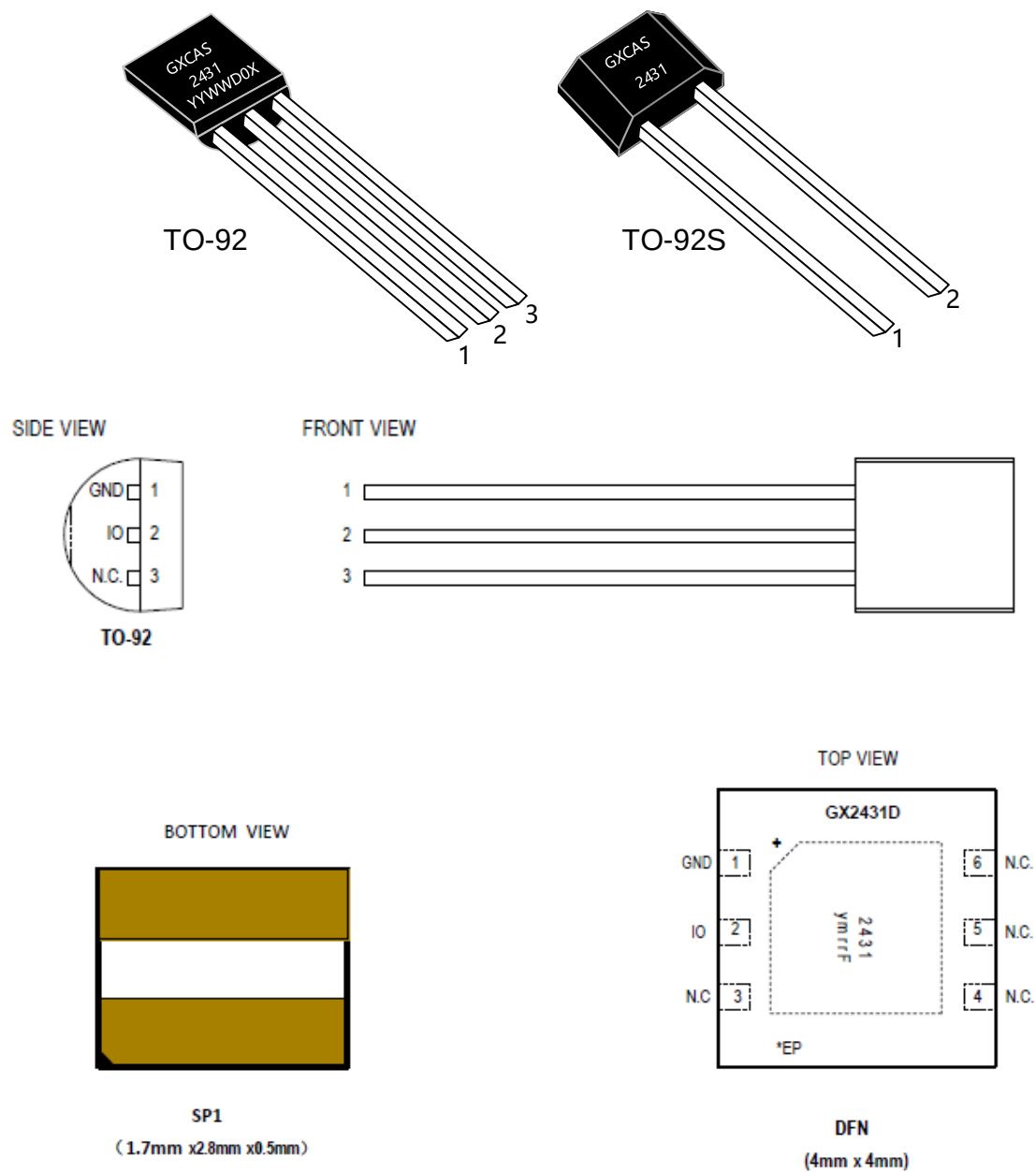


图 14. 单总线时序图

11 产品封装型号列表

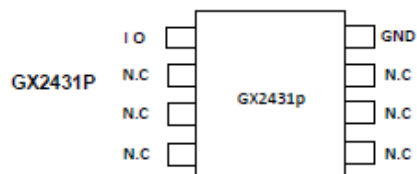


GX2341S BOTTOM VIEW



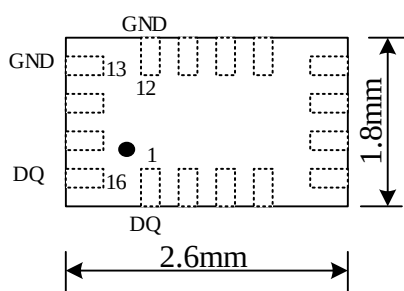
SP2
 (5mm x3mm x0.5mm)

TOP VIEW



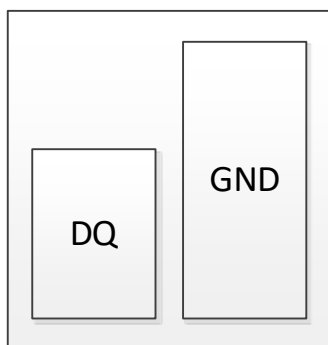
MSOP8
 (3mm x 5mm x 1mm)

GX2431Q



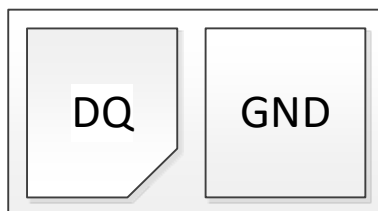
UT_QFN(TOP View)

GX2431G

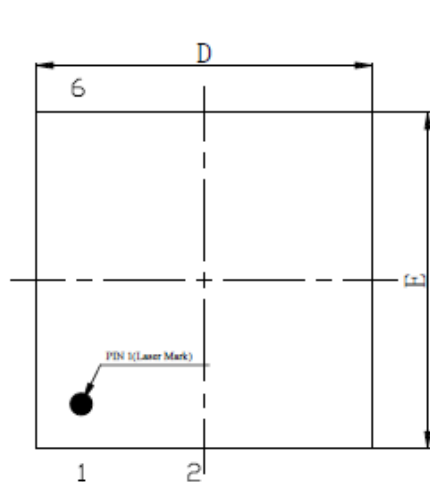


SFN
BOTTOM VIEW
 (6mm*6mm*0.75mm)

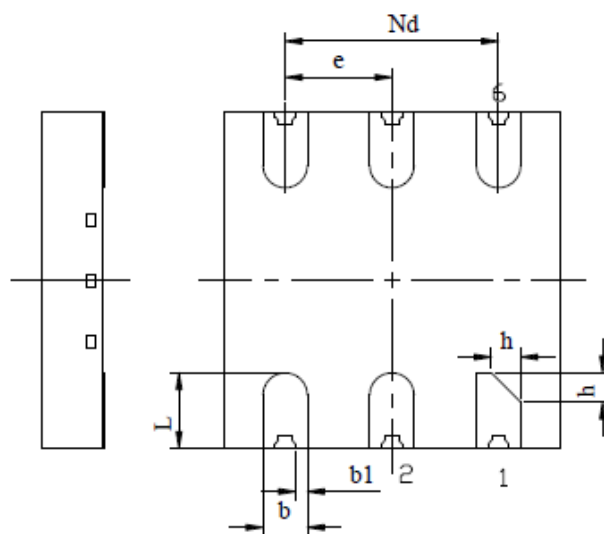
GX2431GA



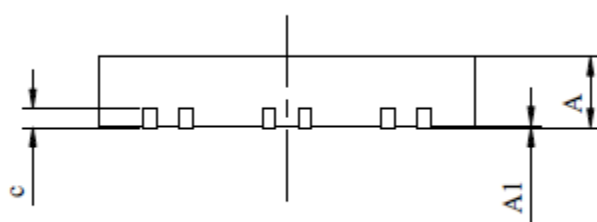
SFN
BOTTOM VIEW
 (3.5mm*6.5mm*0.75mm)



TOP VIEW



BOTTOM VIEW



SIDE VIEW

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0	0.02	0.05
b	0.48	0.53	0.58
b1	0.143REF		
c	0.203REF		
D	3.90	4.00	4.10
e	1.27BSC		
Nd	2.54BSC		
E	3.90	4.00	4.10
L	0.85	0.90	0.95
h	0.30	0.35	0.40

TDFN6

12 订购信息

购买编码	器件	封装	标准包装数量	备注
GX2431-Bu	GX2431	TO92(3)	2000	袋装
GX2431WS-Bu	GX2431WS	TO92S(2)	2000	袋装
GX2431D-T&R	GX2431D	DFN6	4000	卷带包装 · 2D 开头
GX2431T-T&R	GX2431T	TDFN6	4000	卷带包装 · 2D 开头
GX2431P-T&R	GX2431P	MSOP8	4000	卷带包装 · 2D 开头
GX2431G-T&R	GX2431G	SFN2(6*6)	490/4000	卷带包装 · 2D 开头
GX2431GA-T&R	GX2431GA	SFN2(3.5*6.5)	4000	卷带包装 · 2D 开头
GX2431SP1-T&R	GX2431SP1	SP1	5000	卷带包装 · 2D 开头
GX2431SP2-T&R	GX2431SP2	SP2(5*3.5*0.4mm)	4000	卷带包装 · 2D 开头
GX2431Q2D-T&R	GX2431Q2D	UT-QFN	3000	卷带包装 · 2D 开头
GX2431QAD-T&R	GX2431QAD	UT-QFN	3000	卷带包装 · AD 开头
GX2431QADTW-T&R	GX2431QADTW	UT-QFN	3000	卷带包装 · AD 开头 · TW 内容
GX2431Q2DTW-T&R	GX2431Q2DTW	UT-QFN	3000	卷带包装 · 2D 开头 · TW 内容
GX2431QADTW-Bu-P	GX2431QADTW-PCBA	PCBA		袋装 · AD 开头

单击下面可查看定价，库存，交付和生命周期等信息

[>>GXCAS](#)