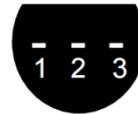
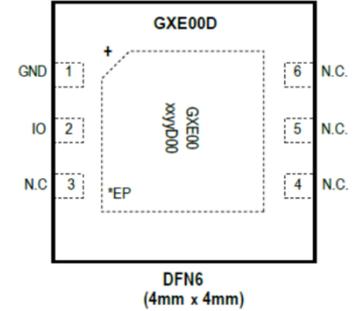
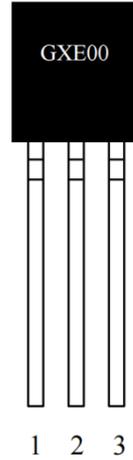


GXE00 256 位 1-Wire EEPROM 存储器

基本性能

- 可编程存储器(EEPROM)和 64 位一次性可编程应用寄存器
- 唯一的、工厂光刻并经过检测的 64 位注册码(8 位家族码+48 位序列号+8 位 CRC 校验码), 保证绝对、唯一的识别
- 内置多点控制器确保器件兼容于其它 MicroLAN 总线产品
- EEPROM 按页组织, 每页 32 个字节, 可随机存取
- 将控制、寻址、数据和电源集成在一个数据引脚
- 直接连接到微处理器的单个端口引脚, 并以高达 15.3k 位每秒的速度进行通信
- 8 位家族码表明读取的是 GXE00
- 主机可以通过检测应答信号判断是否存在芯片
- 采用低成本 TO-92 或 6 引脚 DFN 表面贴片封装
- 在 -40°C 至 +85°C 温度范围、2.8V 至 5.5V 的宽电压范围内可进行读、写操作

引脚排布



底视图

注: TO-92 封装的引脚在卷带内的排列间隔大约为 100mil(2.54mm), 详细信息请参考封装信息

订购信息

型号	温度范围	封装
GXE00	-40°C to +85°C	TO-92
GXE00D	-40°C to +85°C	DFN6

管脚描述

	TO 92	DFN6
管脚 1	地	地
管脚 2	数据	数据
管脚 3	悬空	悬空
管脚 4	——	悬空
管脚 5	——	悬空
管脚 6	——	悬空

描述

GXE00 256 位 1-Wire EEPROM 用于识别和保存产品的相关信息，识别码和这些相关信息可以通过最少的接口（例如，微控制器的一个端口）进行访问。GXE00 内部包含由工厂激光刻制的 64 位注册码、256 位用户可编程 EEPROM 和 64 位一次性可编程应用寄存器。其中 64 位注册码由唯一的 48 位序列号、8 位 CRC 校验码和 8 位家族码(14h)组成。GXE00 读写操作所需要的电源可从 1-Wire 传输线获取。数据传输按照单总线协议进行，只需要一根数据线和一根地线。激光刻制在每个 GXE00 中的 48 位序列号是绝对唯一的，可作为器件的 ID。采用紧凑的 TO-92 和 DFN6 封装，能够采用标准的器件装配设备安装到印制电路板上或进行引线。典型应用包括：储存校准系数、板卡识别以及产品升级的状态信息等。

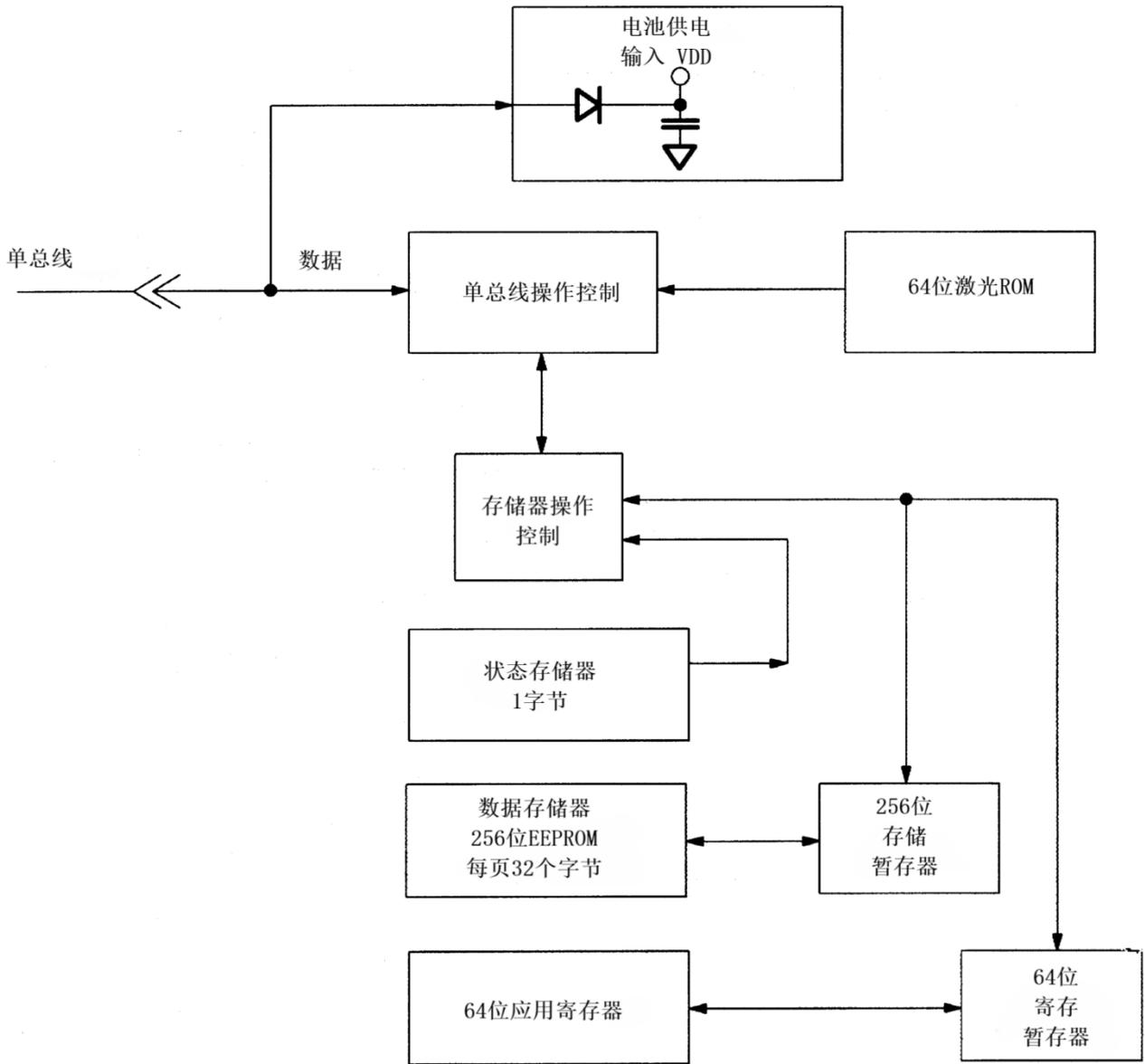
概括

图 1 中的方框图显示了 GXE00 的主要控制部分和内存部分之间的关系。GXE00 有四个主要的数据组件：1)64 位激光 ROM，2)256 位 EEPROM 数据存储，3)64 位一次性可编程应用寄存器和 4)8 位状态存储器。单总线协议的分层结构如图 2 所示。总线主机必须首先提供四个 ROM 操作命令中的一个：1) 读取 ROM，2) 匹配 ROM，3) 搜索 ROM，4) 跳过 ROM。这些 ROM 操作命令所需的协议如图 8 所示。在 ROM 操作命令成功执行后，就可以进行存储器操作，主命令可以发出四个内存操作命令中的任何一个。这些内存操作命令的协议如图 6 所示。所有数据读写都是最低有效位在前。

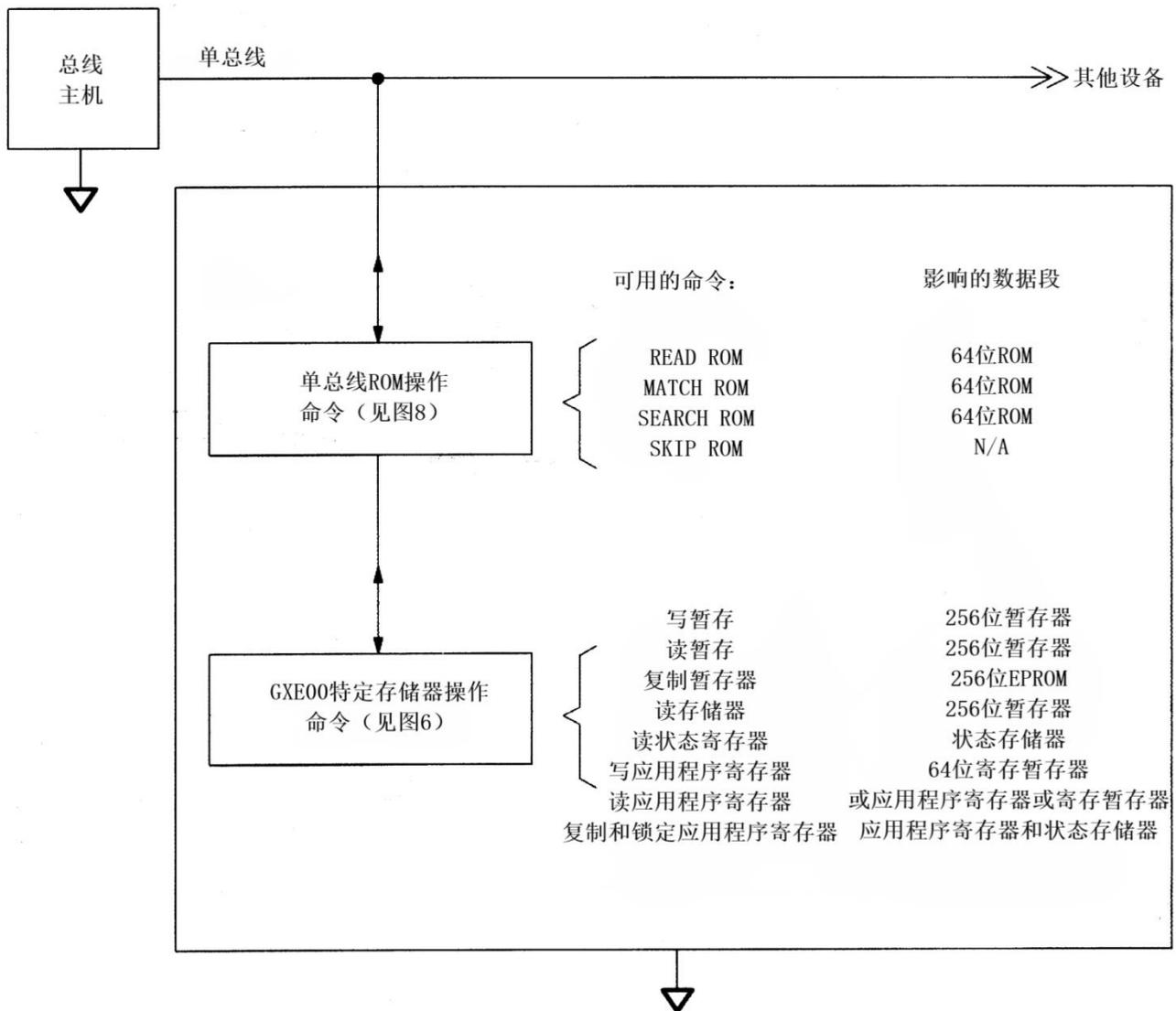
激光刻制的 64 位 ROM

每个 GXE00 都有一个 64 位的唯一 ROM 代码。前 8 位是单总线家族代码(14h)，然后是 48 位的唯一序列号，最后 8 位是前 56 位的 CRC 检验码（图 3）。单总线 CRC 校验码由一个包含移位寄存器和异或门的多项式发生器产生，如图 4 所示。生成多项式为 $X^8 + X^5 + X^4 + 1$ 。关于单总线的其他信息请参见应用笔记 27。移位寄存器初始化为 0。然后从家族代码的最低有效位开始，每次移入一位。当家族代码第 8 位移入后，再移入序列号。当序列号第 48 位也移入后，留在移位寄存器中的就是 CRC 值。移入八位 CRC 校验码后，移位寄存器应该全部为 0。

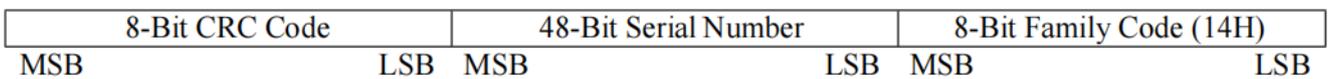
GXE00 结构框图 1



单总线协议的层次结构 图2

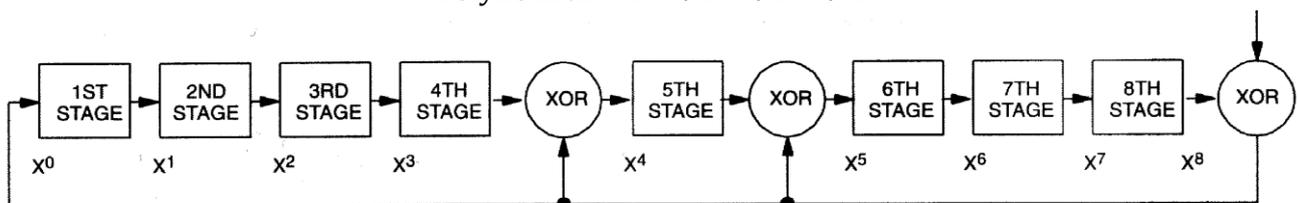


64位激光ROM 图3



单总线CRC发生器 图4

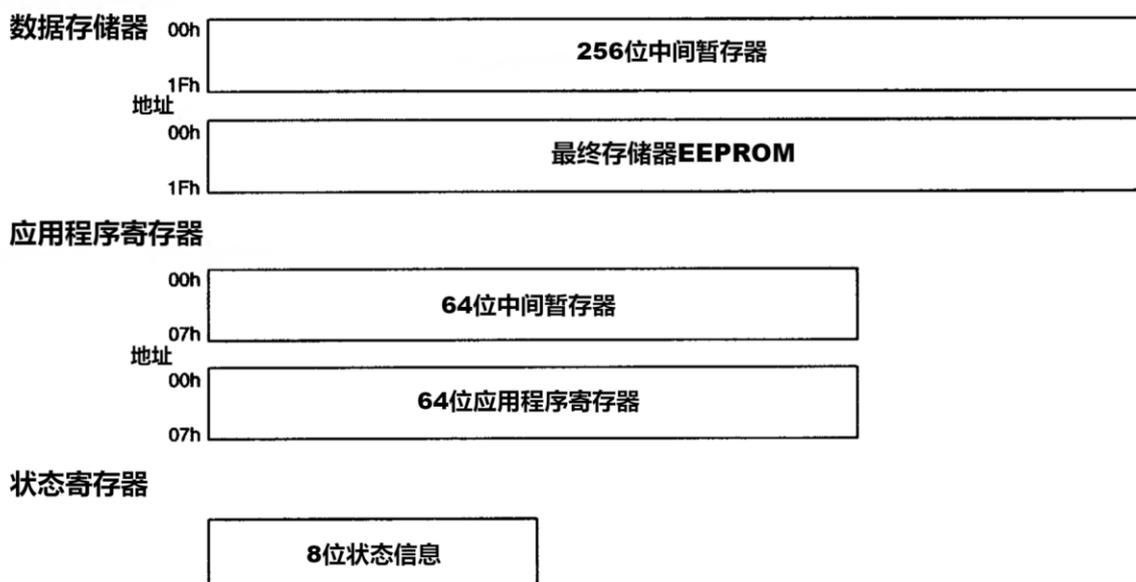
$$\text{Polynomial} = X^8 + X^5 + X^4 + 1$$



存储器

GXE00 的存储器由三个独立的部分组成，分别称为数据存储器、应用程序寄存器和状态寄存器（图 5）。数据存储器 and 应用程序寄存器每个都有自己对应的暂存区域，称为暂存器，它在写入设备时充当缓冲区。数据存储器可以根据需要反复进行读写。而应用程序寄存器只能编程一次。一旦应用程序寄存器被编程，它将自动进入写保护。状态寄存器指示应用程序寄存器是否已经锁定或它是否仍然可用于存储数据。只要应用程序寄存器未被编程，状态寄存器读值为 FFh。当把暂存器的数据写入到应用程序寄存器时，状态寄存器的两个最低有效位将被清零，此后读出的状态寄存器结果是 FCh。

GXE00 存储器映射 图5



存储器功能命令

存储器功能流程图（图 6）描述了访问 GXE00 的不同存储器部分所需要遵循的协议。本文档后面举了一个示例说明。

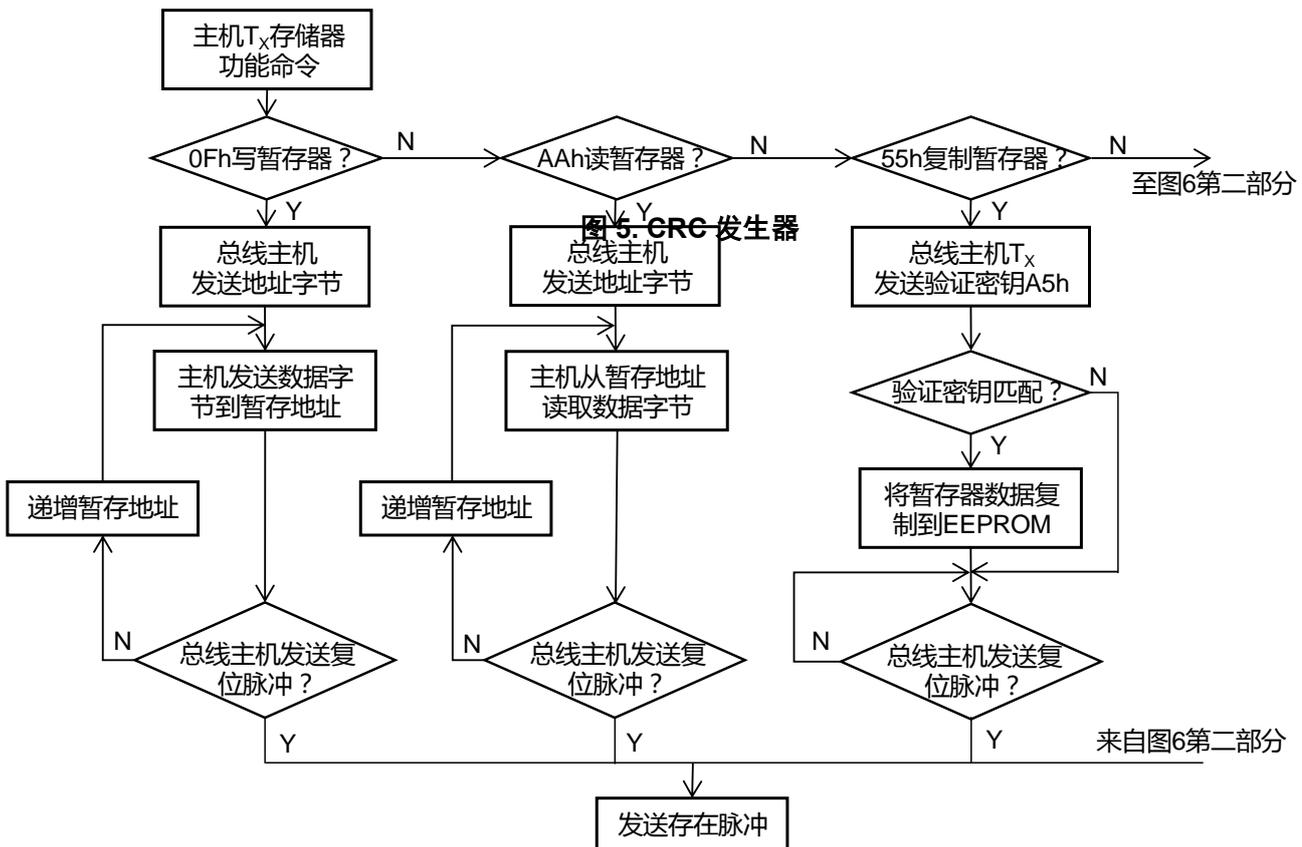
写暂存 [0Fh]

在发出写暂存命令后，主机必须首先提供一个 1 字节的地址，然后将需要送入数据存储器的数据写入暂存器。GXE00 在每收到一个字节后就会地址自动增加 1。当地址为 1Fh 的暂存器收到数据字节以后，地址计数器将返回到 00h，并可继续写入，直到主机发送复位脉冲。

读暂存 [AAh]

此命令用于验证在复制到最终存储器 EEPROM 内存之前写入暂存器的数据。在发出读暂存命令后，主机必须提供要读取数据的 1 字节起始地址。GXE00 在主机读取每个字节后自动增加地址。读取地址 1Fh 处的数据后，地址计数器将返回到 00h，以便继续读取下一个字节，直到主机发出复位脉冲。

存储器功能流程图 图6



复制暂存器 [55h]

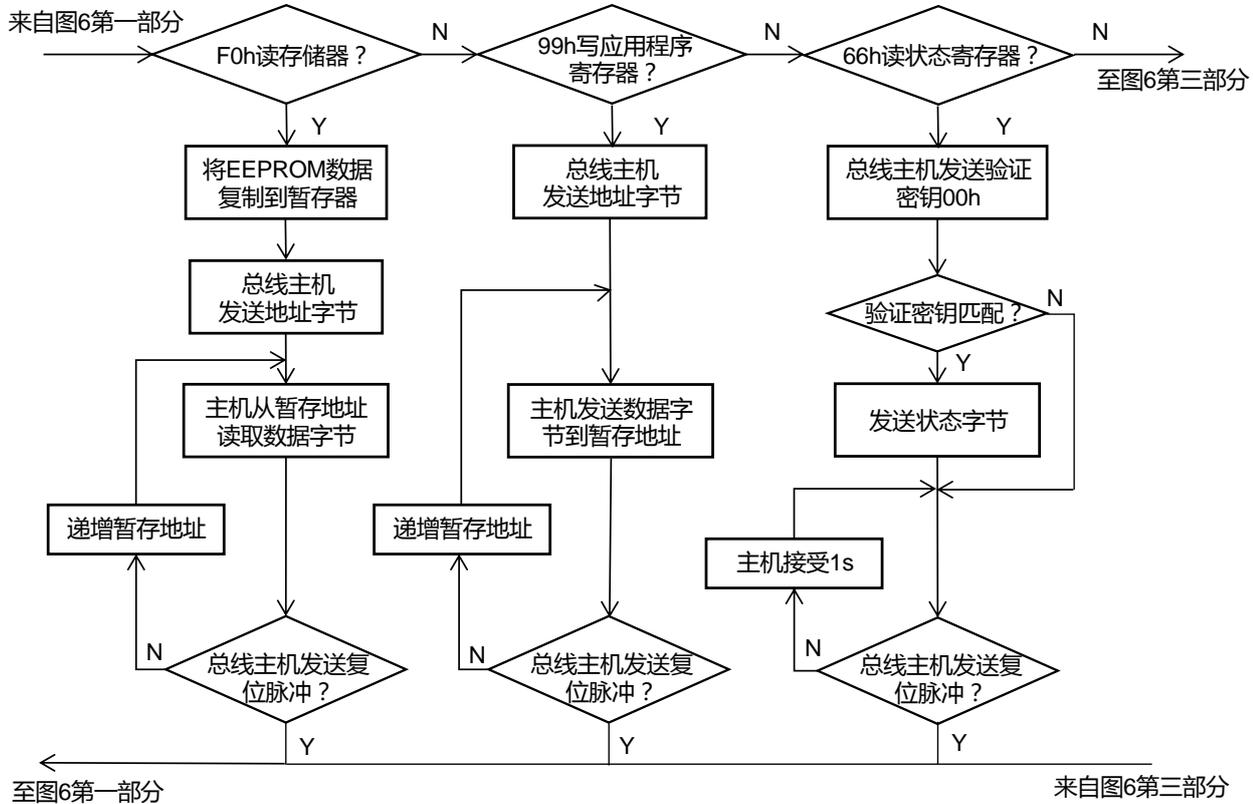
存入暂存器的数据经过验证后，主机便可发出复制暂存器命令和验证密钥 A5h，把数据从暂存器写入 EEPROM 存储器。该命令总是把暂存器的全部数据复制到 EEPROM。如果只希望改变 EEPROM 中几个字节，在发出写暂存和复制暂存命令之前，暂存器中应该包含最新的 EEPROM 数据。在发出此命令和验证密钥后，数据线要保持 V_{PUPmin} 电平状态至少 t_{PROG} 时间。

读存储器 [F0h]

读取存储器命令用于读取 EEPROM 数据存储器的一部分或全部，或将整个数据存储器中的内容复制到暂存器中为仅改变 EEPROM 部分字节做准备。要将数据从数据存储器复制到暂存器并读取它时，主服务器必须发出读存储器命令，然后发出要从暂存器读取的一个字节数据的起始地址。主机每读取一个字节的的数据，GXE00 地址自动增加 1。读取地址 1Fh 的数据后，地址计数器将返回 00h，以便继续读取下一个字节数据，直到主机发送复位脉冲。如果只希望在不读取数据的情况下将整个数据存储器中数据复制到暂存器中，则不需要一个起始地址；主机可以按照命令代

码立即发送一个复位脉冲。

存储器功能流程图 图6 (续)



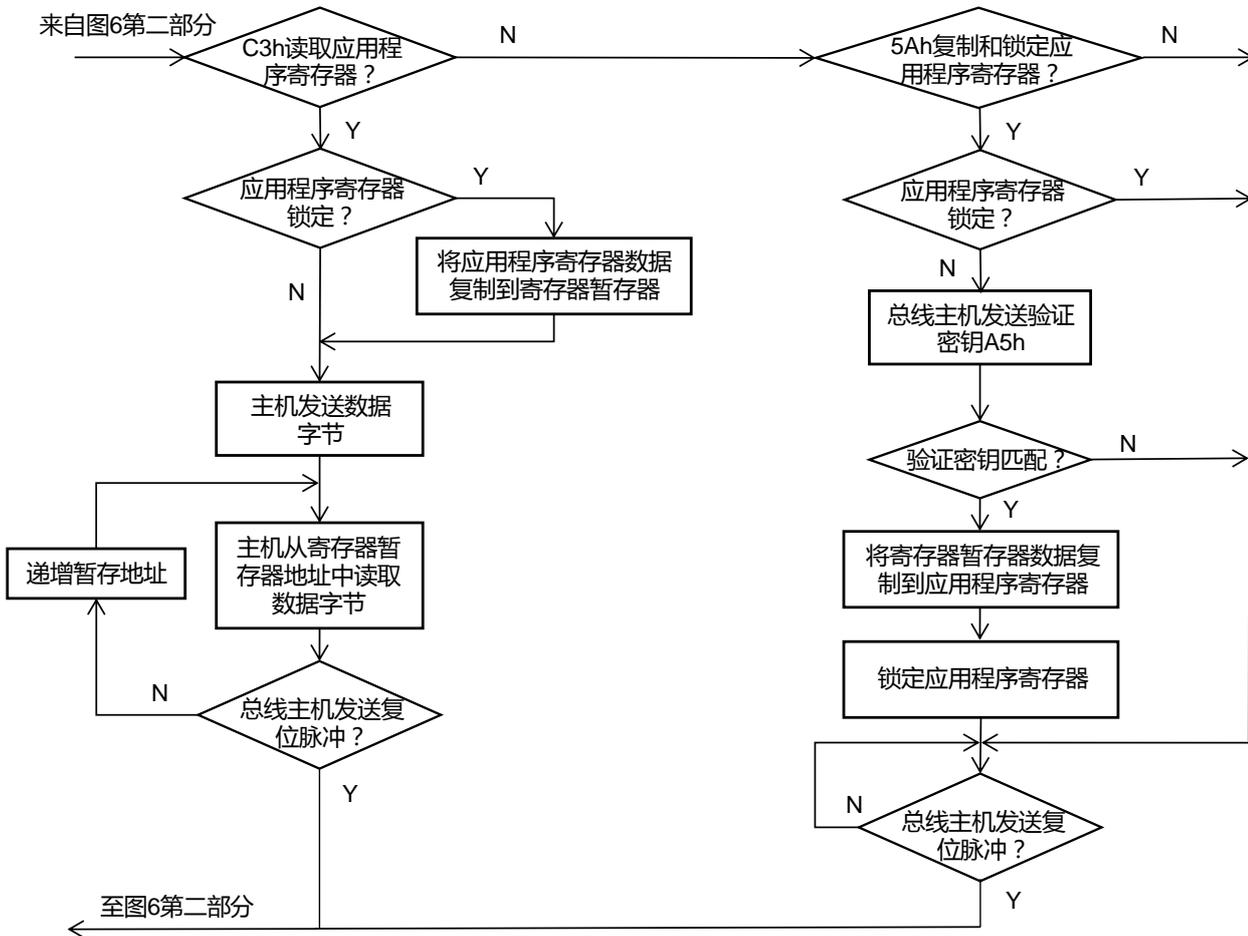
写应用程序寄存器 [99h]

这个命令本质上与写寄存器命令相同，只是它是向 64 位应用寄存器的暂存器写入数据。在发出命令代码后，主机必须提供一个 1 字节的地址，然后是要写入的数据。GXE00 在每收到一个字节后就会自动增加该地址。在接收到地址为 07h 的数据后，地址计数器将返回 00h，并继续写入，直到主机发送复位脉冲。只要尚未锁定应用程序寄存器，就可以使用写应用程序寄存器命令。如果向已经锁定的应用寄存器发出该命令，写入寄存器暂存器的数据将会丢失。

读状态寄存器 [66h]

状态寄存器的主要作用是向主机指示应用寄存器是否已编程并锁定。在主机发出读取状态寄存器命令后，主机必须在接收到状态信息前提供验证密钥 00h。如果应用程序寄存器被编程并锁定，则 8 位状态寄存器的两个最低有效位为 0；其他所有位总是读取为 1。主机可以通过在任何时候发送复位脉冲来结束读取状态命令。

存储器功能流程图 图6 (续)



读取应用程序寄存器 [C3h]

此命令用于读取应用程序寄存器或寄存器暂存器。只要应用程序寄存器尚未锁定，GXE00 就会从寄存器暂存器传输数据。在应用寄存器被锁定后，GXE00 从应用寄存器传输数据，使寄存器暂存器内容无法读取。状态寄存器的内容指示使用此命令接收到的数据来自哪里。在发出读取应用程序寄存器命令后，主机必须提供要读取数据的 1 字节起始地址。在主机每读取一个字节后，GXE00 地址自动增加 1。读取地址 07h 的数据后，地址计数器将返回 00h，以便继续读取，直到主机发送复位脉冲。

复制和锁定应用程序寄存器 [5Ah]

在存储在寄存器暂存中的数据被验证后，主机便可以发送复制和锁定应用程序寄存器命令，然后是 A5h 的验证密钥，将整个寄存器暂存器的内容传输到应用程序寄存器，并同时对其进行写保护。主机可以通过发送复位脉冲而不是确认字节来取消此命令。传输验证密钥后，数据线必须保持在 V_{PUPmin} 以上，至少为 t_{PROG} 。一旦 t_{PROG} 过期，应用程序寄存器将包含寄存器暂存器的数据。随后对应用程序寄存器的进一步写访问将被拒绝。**注意：复制和锁定应用程序寄存器命令只能执行一次。**

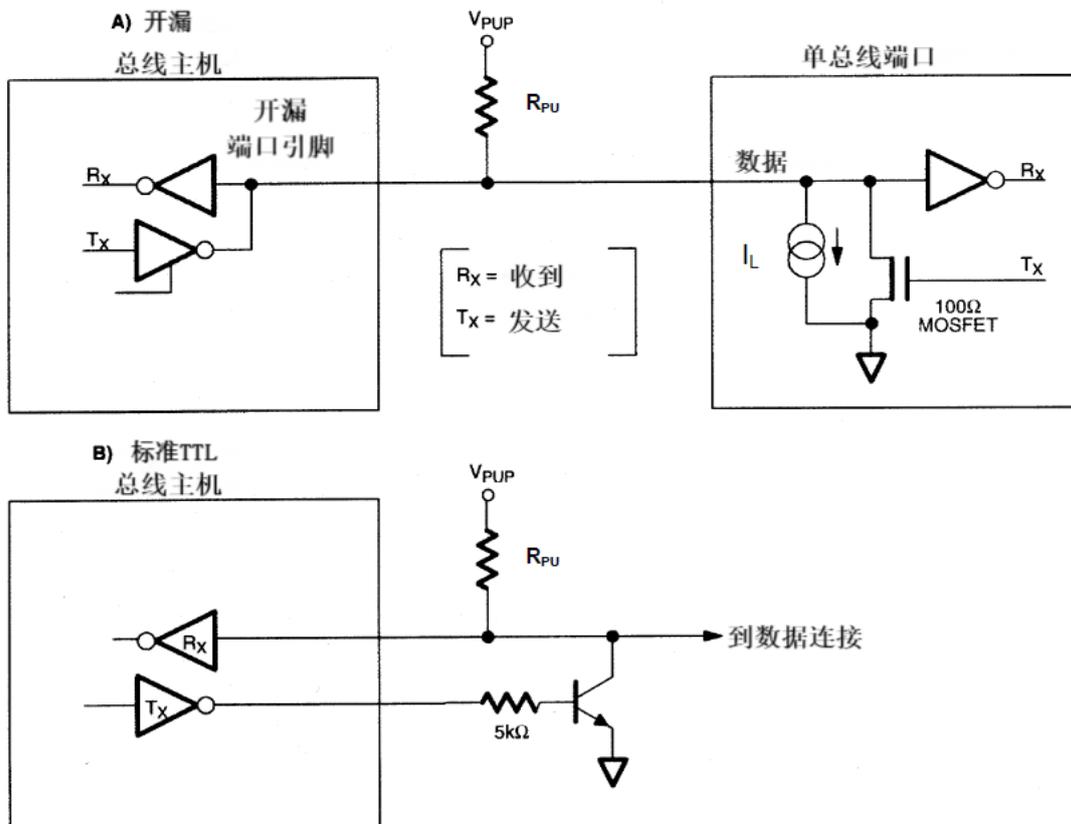
单总线系统

单总线系统是一个总线主机和一个或多个从机组成。在所有情况下，GXE00 都是一个从属设备。总线主机通常是微控制器。关于该总线系统的讨论分为三个部分：硬件配置、处理流程和单总线信令（信号类型和时序）。单总线协议根据特定时隙总线的状态工作，这些特定时隙始于总线主机发出的同步脉冲的下降沿。

硬件配置

根据定义，单总线只有一条数据线；重要的是，总线上的每个设备都要能够在适当的时间驱动它。为了方便这一点，每个连接到单总线的设备必须具有漏极开路或三态输出。GXE00 的单总线端口为漏极开路，其内部电路如图 7 所示。一个多节点总线由一个带有多个从线的单总线组成。GXE00 标准的传输速率 15.3kbits/秒，并需要一个上拉电阻，如图 7 所示。单总线的空闲状态为高电平。如果由于某种原因需要暂停工作，稍还要恢复工作的话，总线必须处于空闲状态。如果没有发生这种情况，并且总线保持在低电平时间超过 120 μ s，那么总线上的一个或多个设备可能会被复位。

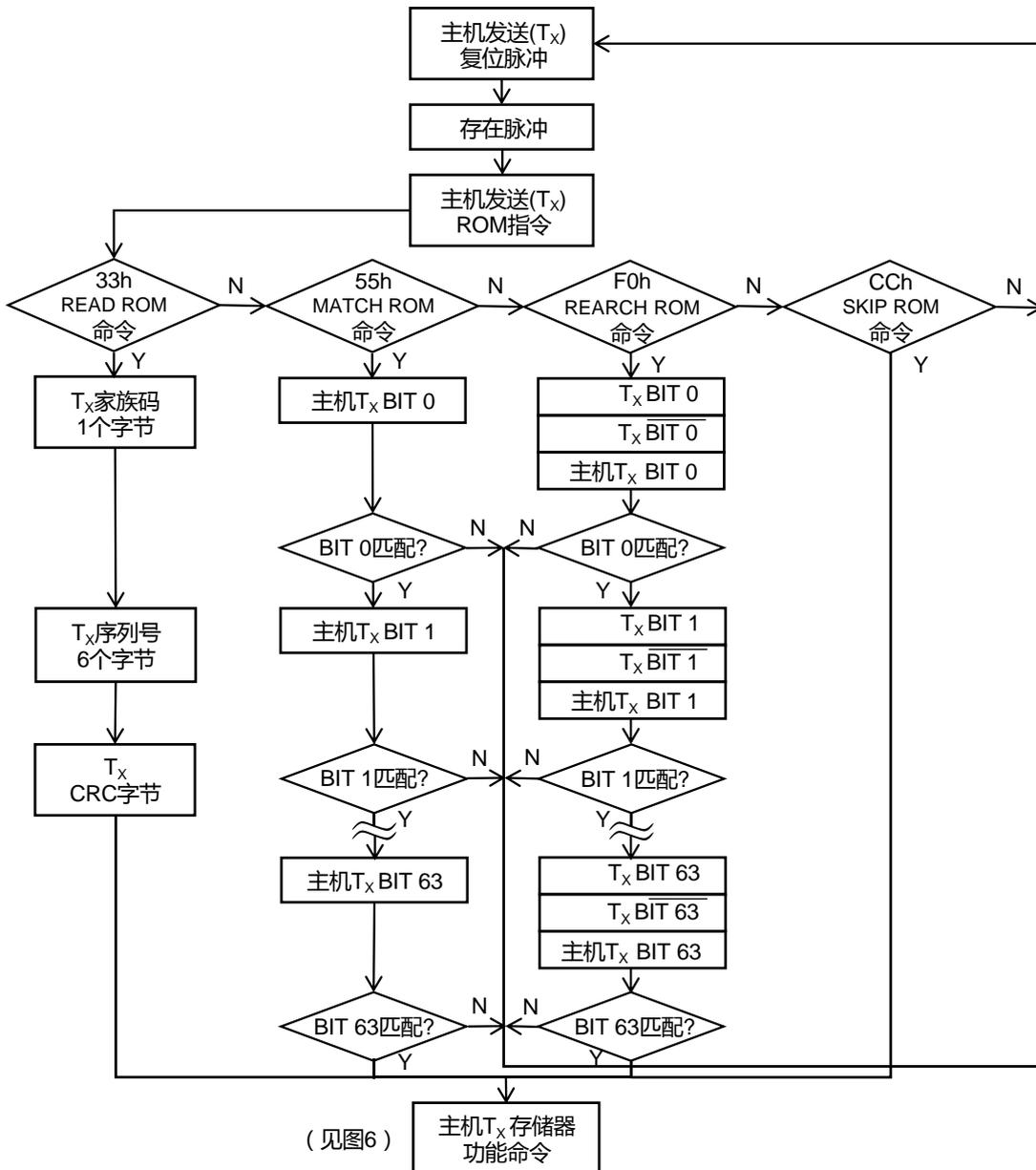
硬件配置 图7



注：根据单总线通信速度和总线特性，最优的上拉电阻的阻值应该在在 0.3k Ω 至 2.2k Ω 范围内。只向一个器件进行写操作时，选择 2.2k Ω 的上拉电阻、 V_{PUP} 不低于 4.0V 就足够了。为了同时对多个 GXE00s 进行写操作时或 V_{PUP} 电

压较低时，在器件将数据从暂存器拷贝到 EEPROM 时，需要一个低阻值的上拉电阻接到 V_{PUP} 。

ROM功能流程图 图8



处理流程

通过单总线端口访问 GXE00 的顺序如下：

- 1.初始化
- 2.ROM 功能命令
- 3.存储器功能命令
- 4.传输/数据

初始化

通过单总线的所有执行操作都从一个初始化程序序列开始。初始化序列包含一个由总线控制器发出的复位脉冲和其后由从机发出的存在脉冲。存在脉冲让总线控制器知道 GXE00 在总线上且已经准备好操作，详见**总线信号节**。

ROM 指令

一旦总线控制器检测到一个存在脉冲，它就发出一条 ROM 指令，所有 ROM 函数命令都是 8 位长度。下面是这些命令（请参见图 8 中的流程图）。

Read ROM [33h]

该命令允许总线主机读取 GXE00 的 8 位家族码、48 位序列号和 8 位 CRC 码。只有在总线上只有一个 GXE00 时，才能使用此命令。如果总线上存在多个从属，当所有从属试图同时传输时，就会发生数据冲突（开漏将产生线与结果）。由此导致主机读取的家族码和 48 位序列号与 CRC 码不匹配。

Match ROM [55h]

发出 Match ROM 命令后紧接着要发出一个 64 位的 ROM 码，允许总线主机在一个多点总线上访问一个特定的 GXE00。只有与 64 位 ROM 码完全匹配的 GXE00 才会响应后续的存储器功能命令。所有与 64 位 ROM 码不匹配的从属器件都将等待一个复位脉冲。此命令可用于总线上的单个或多个设备。

Skip ROM [CCh]

该命令可以通过允许总线主机访问存储功能，而不提供 64 位 ROM 码，从而在单点总线系统中节省时间。如果总线上存在多个从线，Skip ROM 命令后发出读取命令，总线上将发生数据冲突，因为会有多个从线同时发送数据(开漏下拉将产生一个“线与”结果)。

Search ROM [F0h]

当系统最初启动时，总线主机可能不知道单总线上的设备数量和它们的 64 位 ROM 码。搜索 ROM 命令允许总线主机使用排除法来识别总线上所有从属设备的 64 位 ROM 码，Search ROM 是以下三个步骤的简单重复：读取一位，读取该位的补码，然后写出该位的所需值。总线主机在 ROM 的每一位都执行这三个步骤。在一次完整循环后，

总线主机就可知道一个设备中 ROM 的内容。剩余的设备数量及其 ROM 代码可以通过类似的过程来识别。关于 ROM 的深入讨论，请参见应用程序说明 187。

单总线信号

GXE00 需要严格的协议来确保数据的完整性。该协议包括四种类型的信号：复位脉冲和存在脉冲复位过程、写 0、写 1 和读数据。所有这些信号（存在脉冲除外）都由总线主机发出。

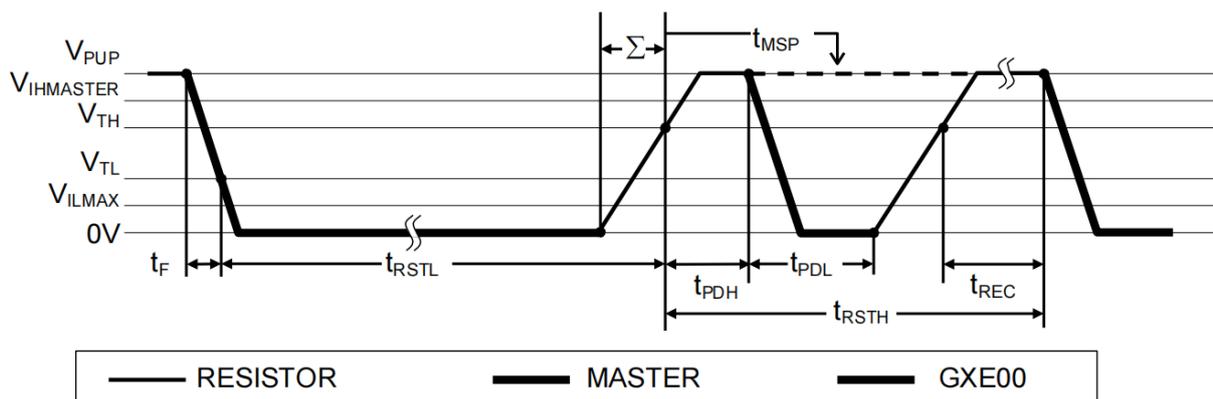
要从空闲状态到唤醒状态，单总线的电压需要从 V_{PUP} 降到阈值 V_{TL} 以下。要从工作状态到空闲状态，电压需要从 V_{ILMAX} 上升到阈值电压 V_{TH} 以上。如图 9 所示，电压上升所需的时间为 Σ ，其持续时间取决于所使用的上拉电阻 (R_{PUP}) 和所连接的单总线网络的电容。GXE00 根据电压 V_{ILMAX} 判断逻辑电平，不会触发任何事件。

图 9 显示了开始与 GXE00 进行通信所需的初始化时序。复位脉冲后的存在脉冲表示 GXE00 已经准备好接收数据，只要收到正确的 ROM 和存储器功能命令。如果总线主机在下降沿使用摆率控制，必须把线上电平拉低并保持 $t_{RSTL} + t_F$ 时间以补偿边沿。

在总线主机释放总线后，它将进入接收模式。现在，单总线电平通过上拉电阻被拉到 V_{PUP} 。当高于阈值 V_{TH} 时，GXE00 等待 t_{PDH} 时间，然后通过将总线电平拉低并保持 t_{PDL} 时间，来发送一个存在脉冲。要检测存在脉冲，主机必须在 t_{MSP} 时间检测单总线的逻辑状态。 t_{RSTH} 时间必须至少是 t_{PDHMAX} 、 t_{PDLMAX} 和 t_{RECMIN} 的总和。在 t_{RSTH} 时间过后，GXE00 即可进行数据通信。

初始化过程“复位和存在脉冲” 图 9

主机发送 (TX) “复位脉冲” 主机接收 (RX) “存在脉冲”



读/写时序

GXE00 的数据读写是通过时序处理来进行信息交换的，每个时序传输 1 位数据。写入时序传输数据通过总线从主机到从机。读取时序将数据从从机传输到主机。图 10 说明了写时序和读时序的定义。

所有的通信都从主机将数据线拉低开始。当总线上的电压低于阈值 V_{TL} 时，GXE00 启动其内部定时生成器，该生成

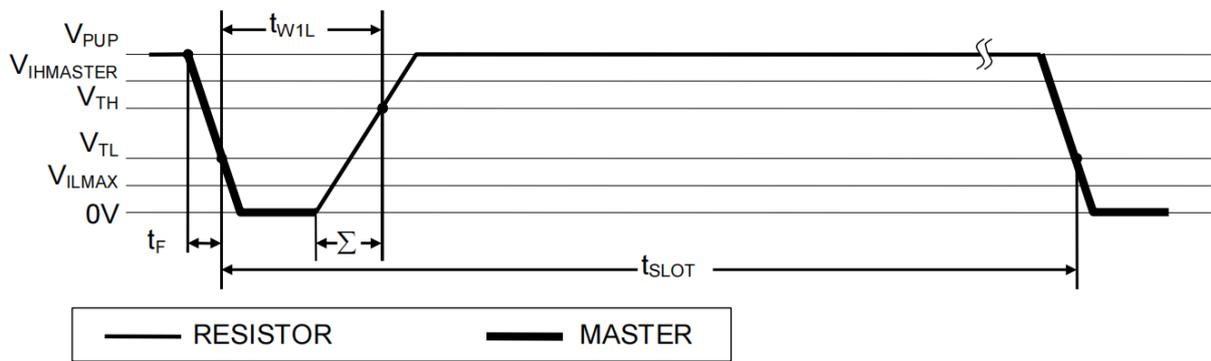
器确定在写时序期间何时采样数据线以及在读时序期间确定数据有效的时间。

主机到从机

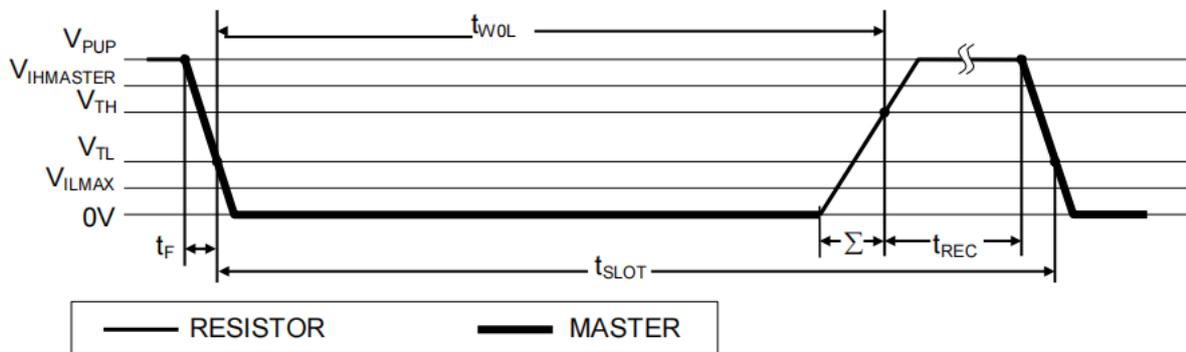
对于写 1 时序，数据线上的电压必须在低于 V_{TH} 以下的持续 t_{W1LMAX} 时间之前超过阈值 V_{TH} 。对于写 0 时序，数据线上的电压必须保持在 V_{TH} 阈值以下，并至少持续 t_{W0LMIN} 时间。为了保证可靠的通信，在整个 t_{W0L} 或 t_{W1L} 期间，数据线上的电压都不应超过 V_{ILMAX} 。在超过 V_{TH} 阈值后，GXE00 需要一个恢复时间 t_{REC} ，然后才能准备好进行下一个时序。

读/写时序图 图10

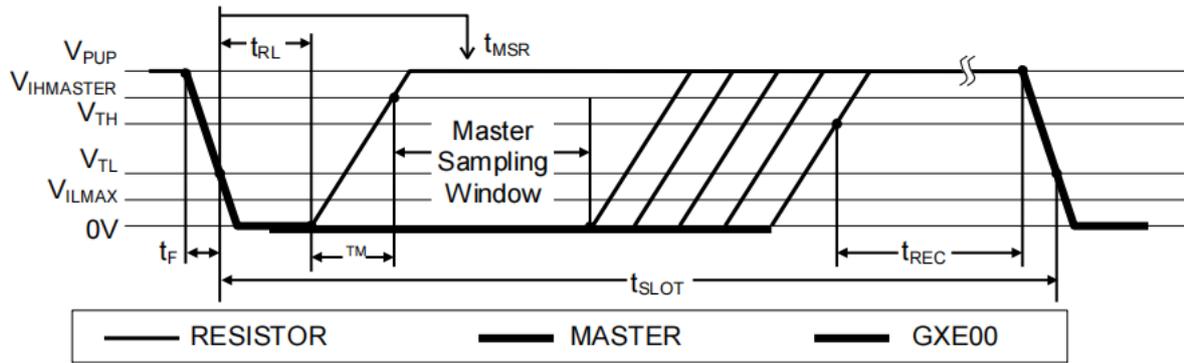
写 1 时序



写 0 时序



读取数据时序



从机到主机

读数据时序开始类似于写 1 时序。数据线上的电压必须保持在 V_{TL} 以下，并至少持续 t_{RL} 时间。在 t_{RL} 持续期间，当 0 响应时，GXE00 开始将数据线拉低；它的内部定时器决定了何时结束下拉，电压何时又开始上升。当 1 响应时，GXE00 不会一直将数据线保持在较低的位置，并且在 t_{RL} 结束后，电压就会开始上升。

$t_{RL}+T_M$ （上升时间）和 GXE00 内部定时生成器的总和决定了主机采样窗口（ t_{MSRMIN} 到 t_{MSRMAX} ），其中主机必须在采样窗口内执行数据线读操作。为了保证可靠的通信， t_{RL} 应该在允许的范围内尽可能短，并且主机的读取应接近但不迟于 t_{MSRMAX} 。从数据线读取数据后，主机必须等待直到 t_{SLOT} 结束。这保证了 GXE00 有足够的恢复时间 t_{REC} ，为 GXE00 下一个时序做好准备。注意，本文指定的 t_{REC} 仅适用于单总线上只连接一个 GXE00。对于多设备配置， t_{REC} 必须延长以适应额外的单总线设备的输入电容。另外，可以在单总线恢复时间内进行有源上拉，如 DS2482-x00 或 DS2480B 单总线驱动器件。

改善网络性能（切换点滞回）

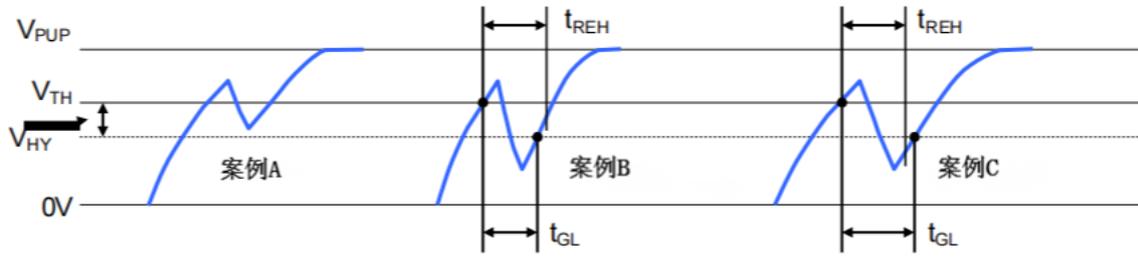
在单总线环境中，只能在由总线主机（单总线驱动器）控制的短时间内实现线路终止。因此，单总线网络很容易受到各种来源的噪声的影响。根据网络的物理尺寸和拓扑结构不同，来自端点和分支点反射的信号在一定程度上相互加强或者抵消。这些反射信号可以在单总线通信线路上表现为毛刺或振铃。从外部耦合到单总线线上的噪声也会导致信号毛刺产生。在时序上升沿出现的毛刺可能导致从设备与主机失去同步，从而导致搜索 ROM 命令失去反应，或导致从机特定功能命令中止。为了获得更好的网络性能，GXE00 使用了一个新的单总线前端，这使得它对噪声不那么敏感。

GXE00 的单总线前端与传统的从属设备相比有三个特点的不同。

- 1) 在电路中附加了一个低通滤波来检测时序开始时的下降沿。这降低了对高频噪声的敏感度。
- 2) 在从低到高的开关阈值 V_{TH} 处设有一个滞后。如果有一个负毛刺跨越了 V_{TH} ，但没有低于 $V_{TH}-V_{HY}$ ，那么它将不会被识别出来（图 11，案例 a）。
- 3) 由上升沿保持关闭时间 t_{REH} 定义了一个时间窗口，在此期间毛刺将被忽略，即使它们低于 $V_{TH}-V_{HY}$ 阈值（图 11，案例 B， $t_{GL}<t_{REH}$ ）。大的压降或穿过 V_{TH} 阈值后延续时间超出 t_{REH} 窗口的毛刺则无法滤除，会作为一个新的时序的开始（图 11，案例 C， $t_{GL}\geq t_{REH}$ ）。

只有在电气特性中指明参数 V_{HY} 和 t_{REH} 的设备使用改进的单总线前端。

噪声抑制方案 图 11



存储器功能举例

示例：将 2 个字节写入数据存储器的 0006h 和 0007h，然后读取整个数据存储器

主机模式	数据（最低有效位优先）	说明
TX	Reset	复位脉冲（480μs至960μs）
RX	Presence	应答脉冲
TX	CCh	发送“Skip ROM”命令
TX	0Fh	发送“Write Scratchpad”命令
TX	06h	起始地址= 06h
TX	<2 Data Bytes>	向寄存器写入2个字节数据
TX	Reset	复位脉冲
RX	Presence	应答脉冲
TX	CCh	发送“Skip ROM”命令
TX	AAh	发送“Read Scratchpad”命令
TX	06h	起始地址= 06h
RX	<2 Data Bytes>	读寄存器数据并校验
TX	Reset	复位脉冲
RX	Presence	应答脉冲
TX	CCh	发送“Skip ROM”命令
TX	55h	发送“Copy Scratchpad”命令
TX	A5h	发送确认字节
TX	<Data Line High>	数据线应高于V _{PUPmin} 并保持t _{PROG}
TX	Reset	复位脉冲
RX	Presence	应答脉冲
TX	CCh	发送“Skip ROM”命令
TX	F0h	发送“Read Memory”命令
TX	00h	起始地址= 00h
RX	<32 Bytes>	读EEPROM数据页
TX	Reset	复位脉冲
RX	Presence	应答脉冲

极限使用条件

数据对地的电压范围	-0.5V to +6.0V
数据灌电流	20mA
工作温度范围	-40°C to +85°C
结温	+150°C
储存温度范围	-55°C to +150°C
引线温度（焊接，10s）	300°C(10S)
焊接温度（回流焊）		
DFN6	+260°C
TO-92	+250°C

以上指出器件在进行正常操作时所需要的环境条件，长期工作于极限条件下可能会影响器件的可靠性。

电气特性

（除非另有说明，否则认为 TA = -40°C~+85°C）（注 1）

参数	符号	条件	最小值	典型值	最大值	单位
数据引脚常规数据						
单总线上拉电压	V _{PUP}		2.8		5.25	V
单总线上拉电阻	R _{PUP}		0.3		2.2	kΩ
输入电容	C _{IO}				1000	pF
输入负载电流	I _L	V _{PUP} 的数据引脚	0.05		15	μA
从高到低的开关阈值	V _{TL}		0.46		V _{PUP} -1.8V	V
输入低电平	V _{IL}				0.5	V
从低到高的开关阈值	V _{TH}		1.0		V _{PUP} -1.1V	V
开关滞后	V _{HY}		0.21		1.70	V
输出低电平	V _{OL}	电流为4mA时			0.4	V
恢复时间	t _{REC}	R _{PUP} = 2.2kΩ	5			μs
上升沿保持关闭时间	t _{REH}		0.5		5.0	μs
时隙	t _{SLOT}		65			μs
数据引脚，单总线复位，存在检测周期						
低电平复位时间	t _{RSTL}		480		960	μs
高电平存在检测时间	t _{PDH}		15		60	μs
低电平存在检测时间	t _{PDL}		60		240	μs
采样存在检测时间	t _{MSP}		60		75	μs
数据引脚，单总线写入						
写0时序的低电平时间	t _{W0L}		60		120-Σ	μs
写1时序的低电平时间	t _{W1L}		1		15-Σ	μs
数据引脚，单总线读取						

低电平读取时间	t _{RL}		1		15-TM	μs
采样读取时间	t _{MSR}		t _{RL} +TM		15	μs
EEPROM						
程序电流	I _{PROG}				0.5	mA
程序时间	t _{PROG}				10	ms
写入/擦除周期	N _{CY}		1k			
数据保留 (注2,3,4)	t _{DR}	在85°C (最坏情	40			years

电气特性 (续)

(除非另有说明, 否则认为 TA = -40°C~+85°C) (注 1)

注 1: 在 TA = +25°C 和/或 TA = +85°C 时, 极限值经过 100%的生产测试。工作温度范围和相关电源电压范围内的极限值是通过设计和特性化来保证的。不能保证典型的值。

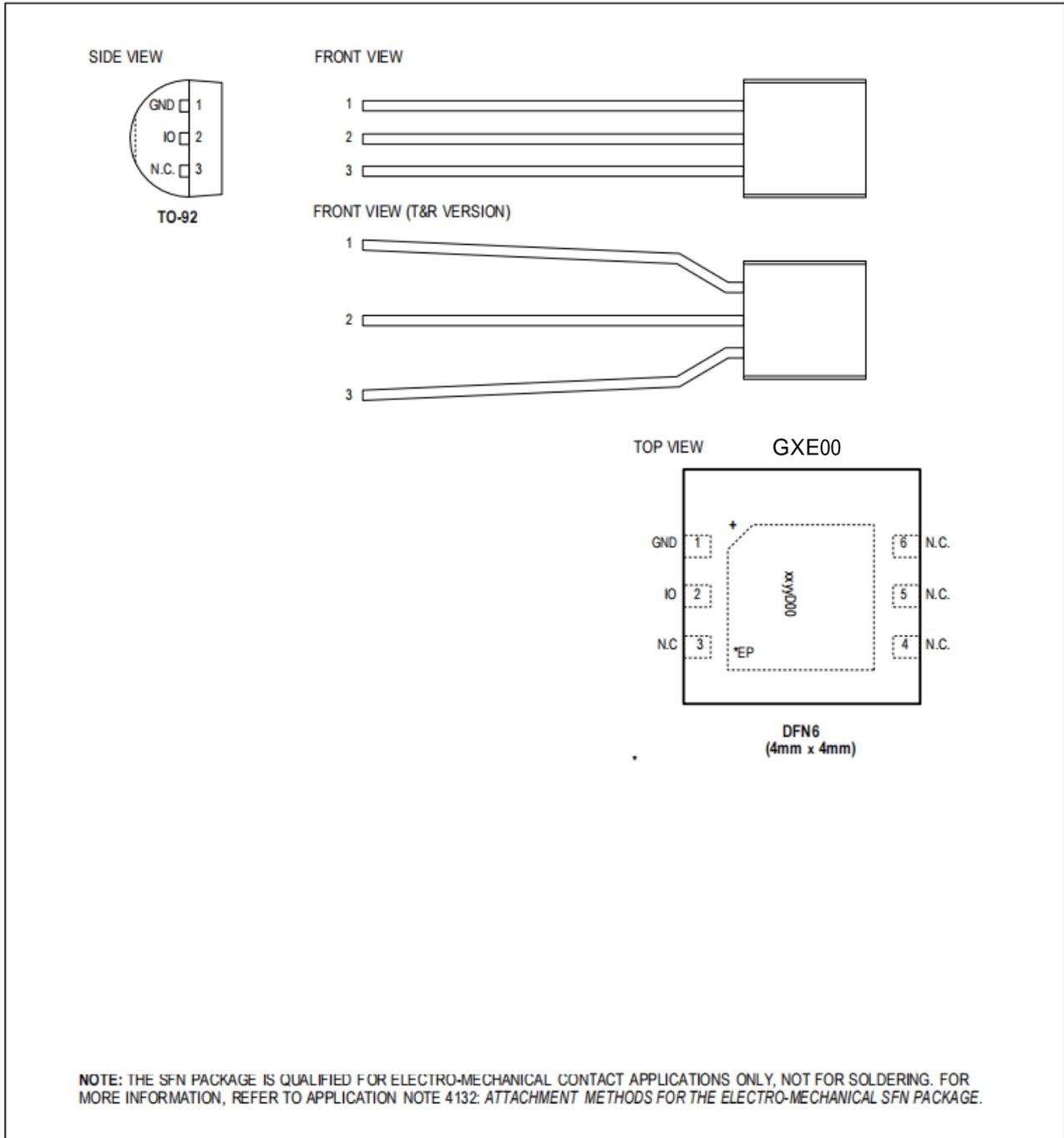
注 2: 随着 TA 的增加, 数据保留率会下降。

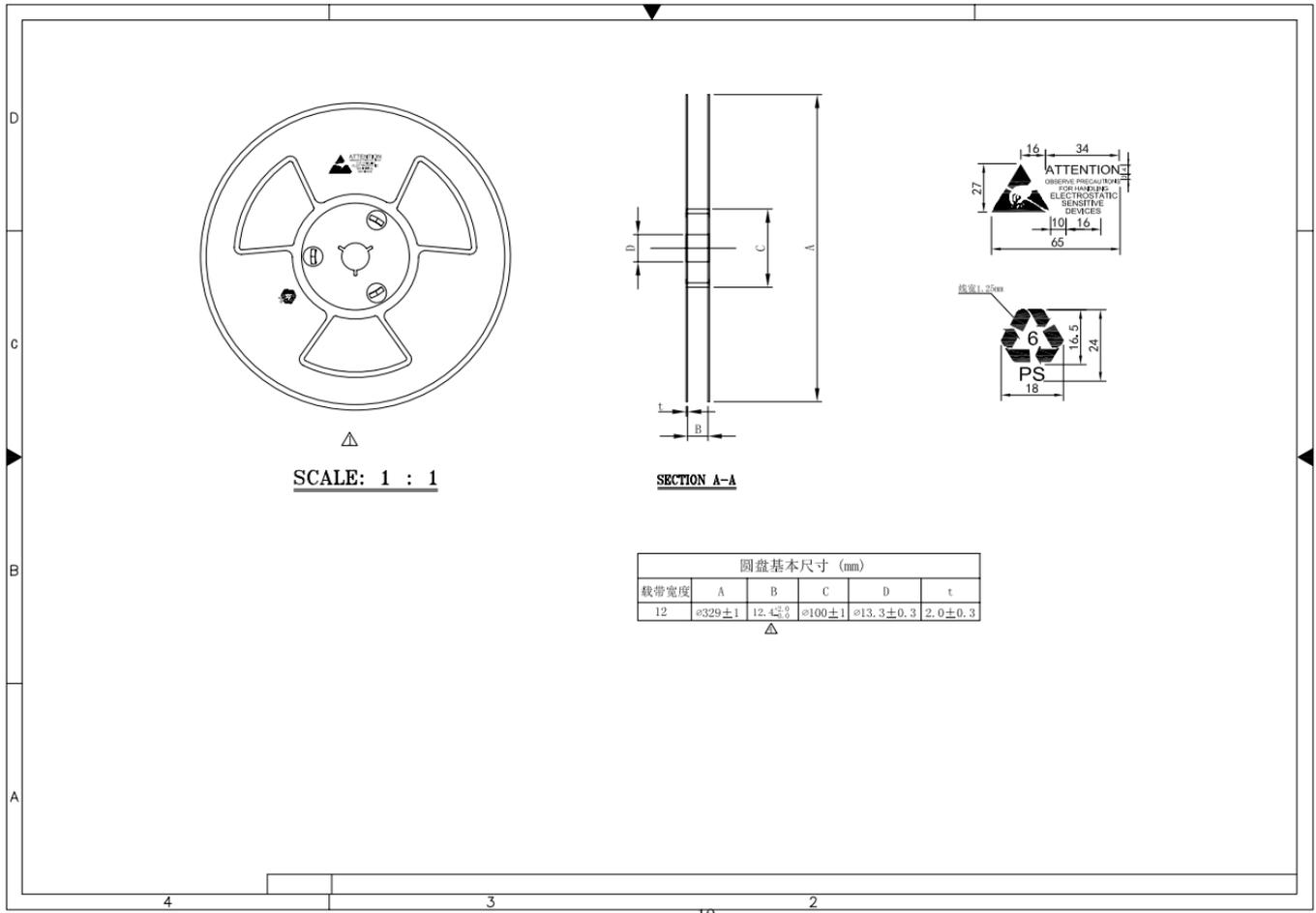
注 3: 通过在较短的时间内在高温下进行 100%的生产测试来保证; 该生产测试与工作温度范围内的数据表限制一样, 由可靠性测试确定。

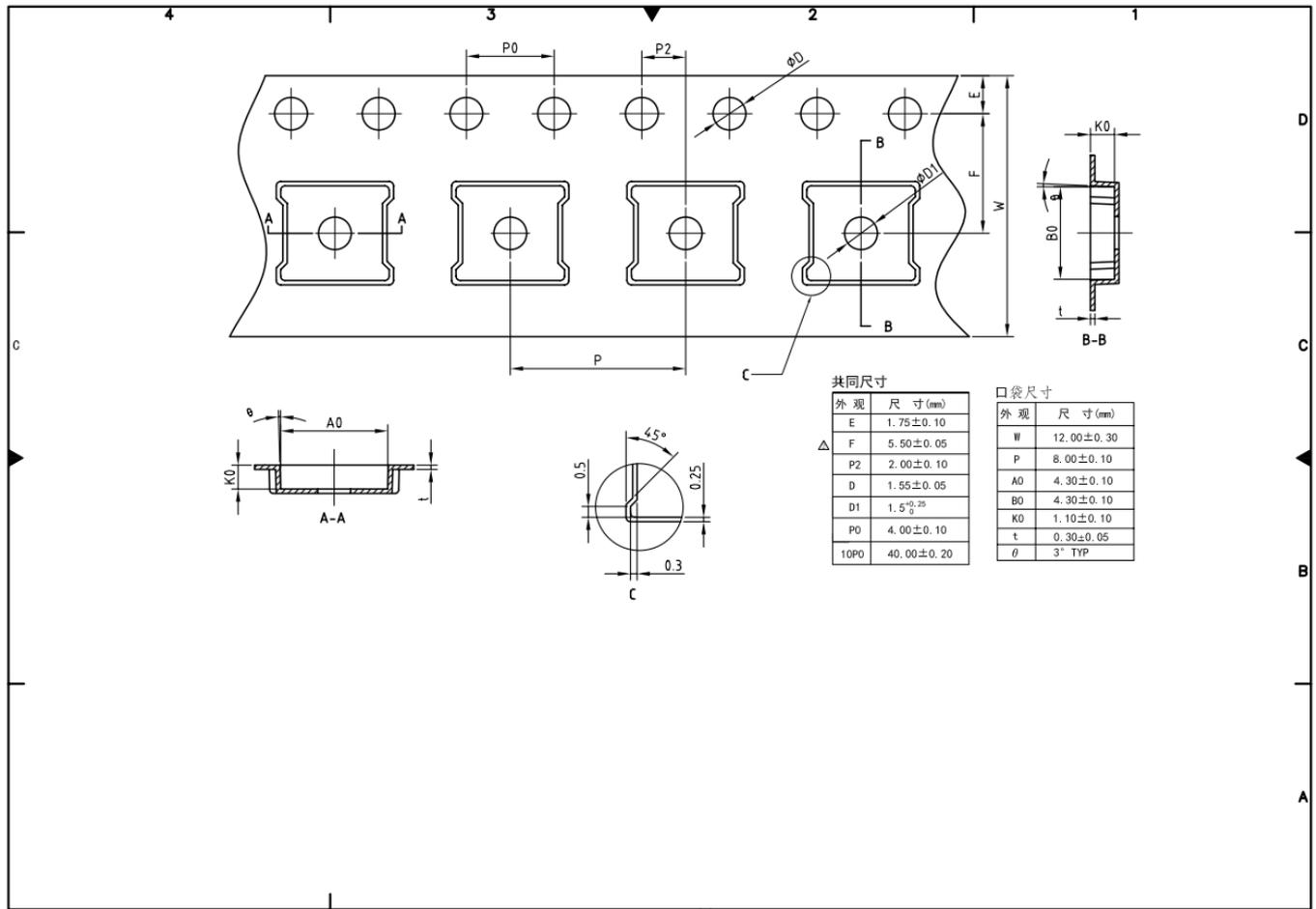
注 4: 在超过数据保留时间后, EEPROM 的写入可能会变得无法使用。不建议在高温下长期存储; 该器件在+125°C 下 10 年或+85°C 下 40 年后会失去写入能力。

封装信息

引脚配置 (续)







订购信息

购买编码	器件	封装	标准包装数量	备注
GXE00-Bu	GXE00	3-TO92	2000	袋装
GXE00D-T&R	GXE00D	6-DFN	4000	卷带
GXE00T-T&R	GXE00T	6-TDFN	4000	卷带

单击下面可查看定价，库存，交付和生命周期等信息

[>>GXCAS](#)