

## IVCR2403/4/5 24V 4A 拉、灌电流 双通道驱动器

### 1. 特性

- 工业标准 SOIC-8 引脚
- 双通道独立栅极驱动
- 4A 峰值拉、灌电流
- 高达 24V 宽范围 VDD 供电
- 独立的使能输入
- 双通道可并联应用于大电流驱动 (IVCR2403/4)
- 反向和非反向输入可选
- VDD 欠压保护
- 兼容 TTL 和 CMOS 输入电平
- 低传播延迟
- 两通道之间 1ns 典型延迟匹配 (IVCR2403/4)
- 输入浮空时输出为低电平
- -40°C 到 125°C 的工作温度范围

### 2. 应用

- AC/DC 及 DC/DC 转换器
- 服务器和通讯设备的整流器
- EV/HEV 逆变器及 DC/DC 转换器
- PV 升压以及逆变器
- UPS
- 电机控制
- 用于新兴的宽带隙功率器件驱动

### 3. 描述

IVCR2403/4/5 是双通道 4A 的高速低侧栅极驱动器，可以高效安全地驱动 MOSFET 以及 IGBT。低传播延迟和失配以及紧凑的 SOIC-8 封装等特点，使得 MOSFET 的开关频率可以达到数百 kHz。这款芯片非常适合用于服务器和通讯电源的同步整流驱动，在这种场合中同步管 MOSFET 的死区时间直接影响变换器的效率。驱动器可以通过双通道的并联来增加输出驱动电流。输入引脚阈值电压基于 TTL 电平，并兼容 -5V 至 20V 的输入。

4.5V 至 20V 的宽范围 VDD 供电电压能够有效地驱动 MOSFET 或 GaN 功率器件。集成的 UVLO 保护功能可以确保在异常情况下使输出保持为低电平。

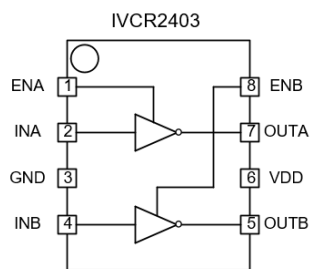
-5V 至 24V 的独立输入引脚电压范围能够有效地确保在由于寄生电感引起过冲的情况下稳定工作。输入引脚的电压阈值也兼容 TTL 电平输入。

### 器件信息

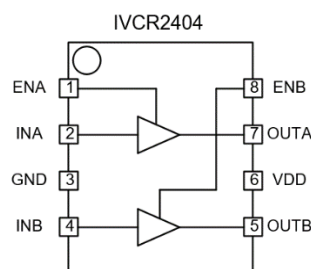
器件型号	封装	包装
IVCR2403DR	SOIC-8	Tape and Reel
IVCR2403D	SOIC-8	Tube
IVCR2404DR	SOIC-8	Tape and Reel
IVCR2404D	SOIC-8	Tube
IVCR2405DR	SOIC-8	Tape and Reel
IVCR2405D	SOIC-8	Tube

### 引脚分布

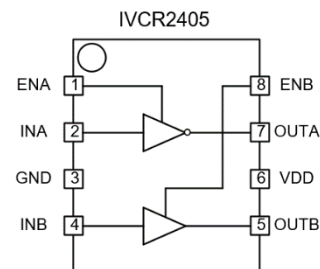
双路反向输入



双路非反向输入



一路反向输入和  
一路非反向输入



## 目录

1	特性.....	1
2	应用.....	1
3	描述.....	1
4	引脚配置及功能.....	2
5	技术指标.....	3
6	典型特性.....	5
7	详细说明.....	6
8	应用和实现.....	7
9	PCB 布局.....	8
10	封装信息.....	9

## 4. 引脚配置及功能

引脚	名称	I/O	描述
1	ENA	I	A 通道使能输入
2	INA	I	A 通道输入
3	GND	G	地
4	INB	I	B 通道输入
5	OUTB	O	B 通道输出
6	VDD	P	供电电压
7	OUTA	O	A 通道输出
8	ENB	I	B 通道使能输入

## 真值表

VDD 电压高于 UVLO 阈值电压。OUTx (x = A 或 B) 由 INx 和 ENx 独立控制。

IVCR2403/4/5				IVCR2403		IVCR2404		IVCR2405	
ENA	ENB	INA	INB	OUTA	OUTB	OUTA	OUTB	OUTA	OUTB
高或悬空	高或悬空	低	低	高	高	低	低	高	低
高或悬空	高或悬空	低	高	高	低	低	高	高	高
高或悬空	高或悬空	高	低	低	高	高	低	低	低
高或悬空	高或悬空	高	高	低	低	高	高	低	高
低	低	任意电平	任意电平	低	低	低	低	低	低
任意电平	任意电平	悬空	悬空	低	低	低	低	低	低

## 5. 技术指标

### 5.1 绝对最大额定值

在室温范围内 (除非另有说明) <sup>(1)</sup>

		最小	最大	单位
V <sub>DD</sub>	供电电压(相对于地)	-0.3	24	V
OUTA, OUTB	栅极驱动输出电压	-0.3	V <sub>DD</sub> +0.3	V
INA, INB	信号输入电压	-5	24	V
T <sub>J</sub>	结温	-40	150	°C
T <sub>STG</sub>	存储温度	-65	150	°C

(1) 如果运行超出“绝对最大额定值”中列出的范围,可能会对设备造成永久性损坏。长时间暴露在绝对最大额定值条件下可能会影响器件的可靠性。

### 5.2 防静电等级

		值	单位
V <sub>(ESD)</sub>	人体模型 (HBM), ANSI/ESDA/JEDEC JS-001 <sup>(1)</sup>	+/-2000	V
	带电器件模型 (CDM), JEDEC 规格 JESD22-C101 <sup>(2)</sup>	+/-500	

(1) JEDEC 文件 JEP155 规定, 500V HBM 允许使用标准的 ESD 控制过程进行安全制造。

(2) JEDEC 文件 JEP155 规定, 250V CDM 允许使用标准的 ESD 控制过程进行安全制造。

### 5.3 推荐工作条件

		最小	最大	单位
V <sub>DD</sub>	供电电压	4.5	20	V
V <sub>INx, ENx</sub>	信号输入电压	0	20	V
T <sub>A</sub>	环境温度	-40	125	°C

### 5.4 热阻信息

		值	单位
R <sub>θJA</sub>	结-环境	128	°C/W
R <sub>θJB</sub>	结-PCB	68.5	°C/W

## 5.5 电气特性

除非另有说明,  $V_{DD} = 12\text{ V}$ ,  $T_A = -40^\circ\text{C}$  to  $125^\circ\text{C}$

在 $25^\circ\text{C}$ 环境下, 在指定的管脚上, 电流正向为输入, 负向为输出。

参数	测试条件	最小	典型	最大	单位
<b>偏置电流</b>					
$I_{DDoff}$ 启动电流	$V_{DD}=3\text{V}$ , $OUTA=OUTB=0\text{V}$		70		$\mu\text{A}$
$I_{DDq}$ 静态电流	$INA=INB=0\text{V}$		180		$\mu\text{A}$
<b>欠压保护 (IVCR2404)</b>					
$V_{ON}$ 欠压阈值	上升阈值		3.8	4.2	V
$V_{OFF}$	下降阈值	3.2	3.5		
<b>欠压保护 (IVCR2403/5)</b>					
$V_{ON}$ 欠压阈值	上升阈值		3.8	4.25	V
$V_{OFF}$	下降阈值	3.2	3.5		
<b>反向输入 (IVCR2403 的 INA, INB 和 IVCR2405 的 INA)</b>					
$V_{INH}$ 输入上升阈值			1.8	2.4	V
$V_{INL}$ 输入下降阈值		0.8	1.1		V
$V_{INHYS}$ 输入滞回			0.8		V
$V_{INNS}$ 负压输入		-5			V
<b>非反向输入 (IVCR2404 的 INA, INB 和 IVCR2405 的 INB)</b>					
$V_{INH}$ 输入上升阈值			2.0	2.4	V
$V_{INL}$ 输入下降阈值		0.8	1.2		V
$V_{INHYS}$ 输入滞回			0.8		V
$V_{INNS}$ 负压输入		-5			V
<b>使能输入 (ENA, ENB)</b>					
$V_{ENH}$ 使能输入上升阈值			1.8	2.2	V
$V_{ENL}$ 使能输入下降阈值		0.8	1.1		V
$V_{ENHYS}$ 使能输入滞回			0.7		V
<b>输出 (OUTA, OUTB)</b>					
$I_o$ 拉、灌电流峰值	$C_{LOAD} = 0.22\mu\text{F}$ , 有外部限流电阻, 1kHz 开关频率		4		A
$V_{OH}$ 输出高电平	$I_{OUTH} = -10\text{mA}$		$V_{DD}-0.05$	$V_{DD}-0.12$	V
$V_{OL}$ 输出低电压	$I_{OUTL} = 10\text{mA}$		0.0057	0.012	V
$R_{OH}$ 输出静态上拉电阻			5	12	$\Omega$
$R_{OL}$ 输出下拉电阻			0.57	1.2	$\Omega$
<b>时序</b>					
$T_{Dff}$ 下降延迟	Clod = 1.8nF		16		ns
$T_{Drr}$ 上升延迟			16		
$T_f$ 下降时间	Clod = 1.8nF		6		ns
$T_r$ 上升时间			6		
$T_{dm}$ 延迟失配	$INA=INB$ , $ENA=ENB=V_{DD}$ (IVCR2403 和 IVCR2404)		1		ns

## 6. 典型特性

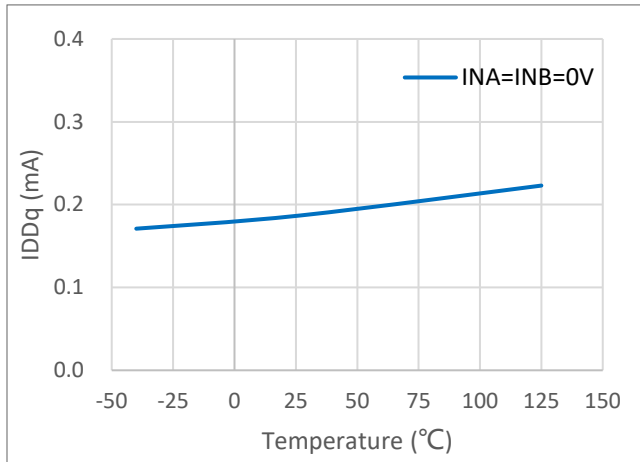


图 1. 静态电流  $IDDq$  vs 温度

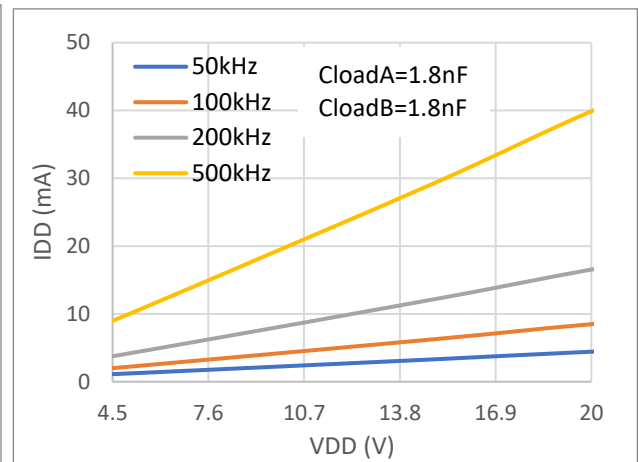


图 2. 工作电流  $IDDq$  vs VDD

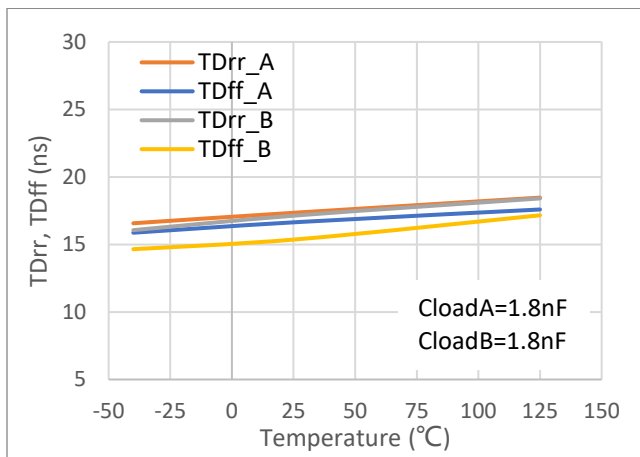


图 3. 传输延迟 vs 温度

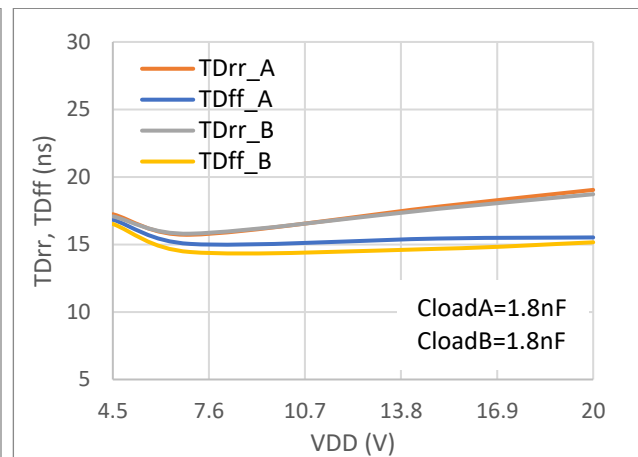


图 4. 传输延迟 vs VDD

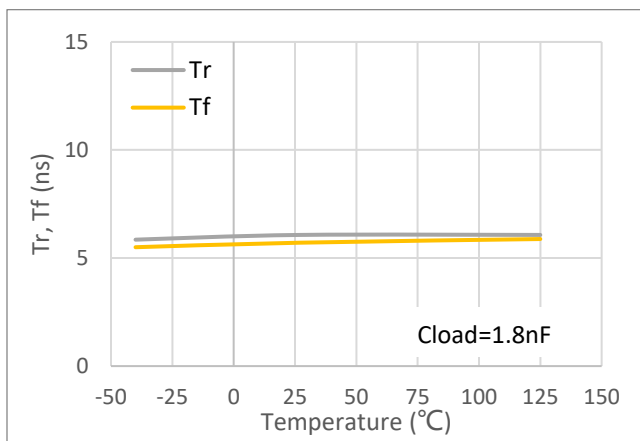


图 5. 上升时间和下降时间 vs 温度

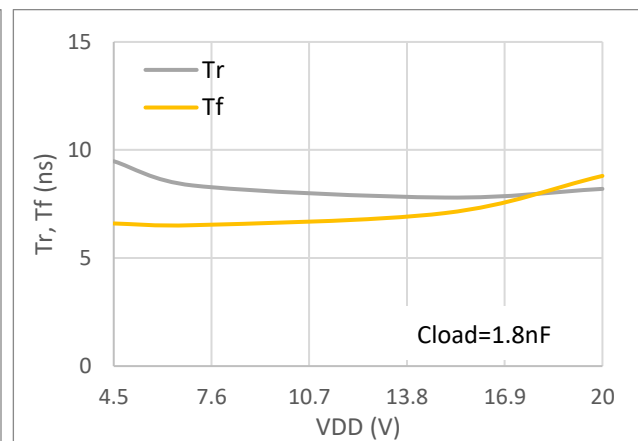


图 6. 上升时间和下降时间 vs VDD

## 7. 详细说明

IVCR2403/4/5 驱动器提供双通道高速低侧栅极驱动。当并联两通道来驱动大功率或者并联的功率开关时，IVCR2403/4 可以减少输出信号失配。

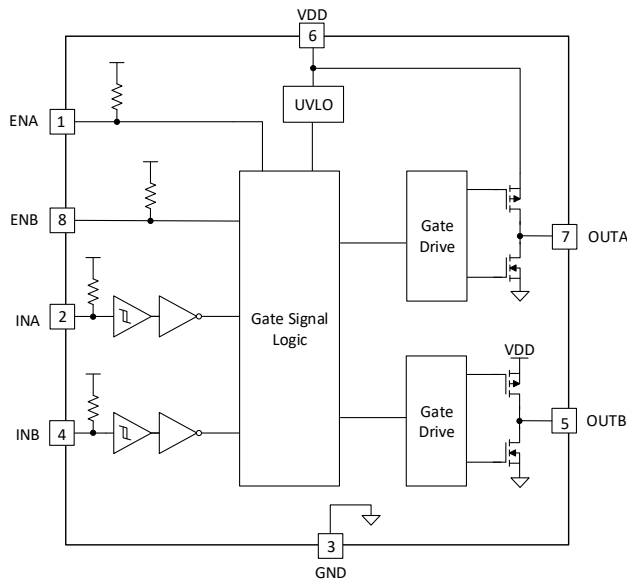


图 7. IVCR2403 功能框图

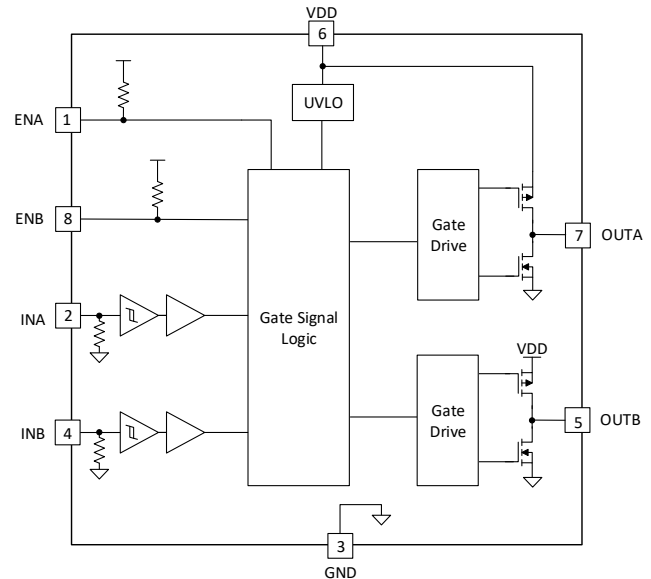


图 8. IVCR2404 功能框图

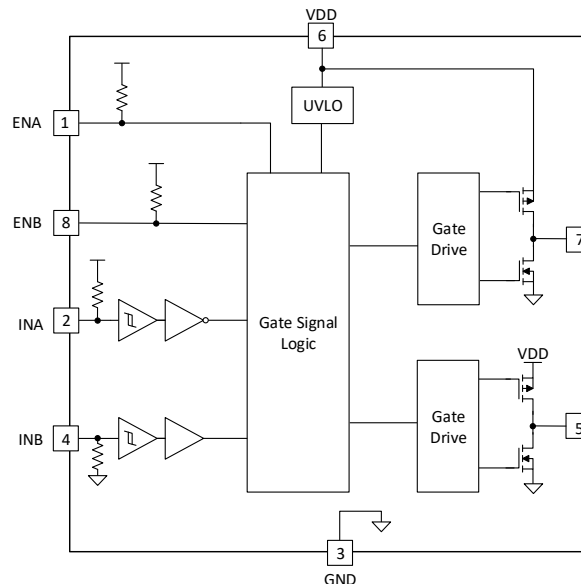


图 9. IVCR2405 功能框图

### 7.1 输入信号 INA 和 INB

INA 和 INB 是栅极驱动输入。所有反向输入的引脚 (IVCR2403 的 INA、INB 和 IVCR2405 的 INA) 是上拉输入，所有非反向输入的引脚 (IVCR2404 的 INA、INB 和 IVCR2405 的 INB) 是下拉输入。如果输入保持浮空，输出将会拉至地。输入为 TTL 和 CMOS 兼容逻辑电平，最大输入容差为 24V。

### 7.2 使能信号 ENA 和 ENB

ENA 和 ENB 是使能控制信号。使能控制信号兼容 TTL 和 CMOS 逻辑电平，最大输入容差为 24V。当 ENx 被拉低时，OUTx 输出为低。当 ENx 被拉高或悬空时，OUTx 跟随 Inx (IVCR2404 的 INA、INB 和 IVCR2405 的 INB) 的输入或者 OUTx 是 INx (IVCR2403 的 INA、INB 和 IVCR2405 的 INA) 输入的反向。使能管脚是一个弱上拉。

### 7.3 OUTA 以及 OUTB

OUTA 与 OUTB 是推挽输出，由一对复合上拉的P型加N型MOSFET和一个下拉的N型MOSFET组成。IVCR2403/4/5 的每个输出均可以提供 4A 的拉、灌电流脉冲。输出电压在VDD与GND之间轨到轨摆动。MOSFET的体二极管也会提供电压钳位通路来限制输出电压超过或者低于这个范围。在许多情况下，外部的肖特基二极管钳位并非必要。

### 7.4 VDD 以及 欠压保护

IVCR2403/4/5 最大的额定输入电压是 24V，可以满足 Si MOSFET、IGBT、以及 SiC MOSFET 的栅级驱动要求。驱动器内部具有欠压保护功能。当 VDD 低于欠压保护阈值时，驱动器将会忽视输入信号，将输出置低。

## 8. 应用和实现

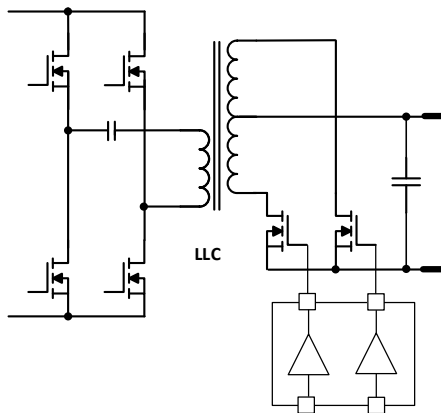


图 10. 两通道分别驱动 (IVCR2403/4/5)

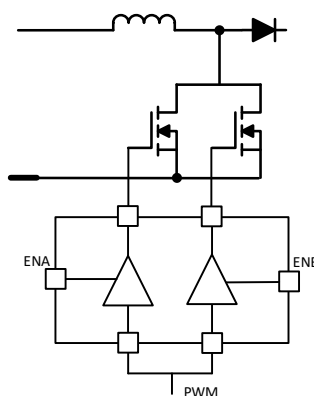


图 11. 最小失配下，两个输出驱动两个并联的开关器件 (IVCR2403/4)

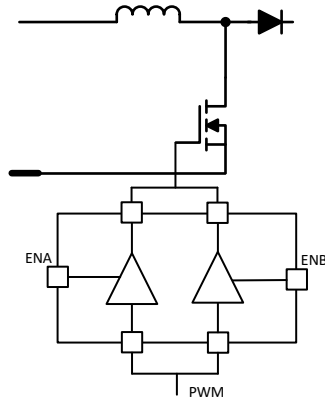


图 12. 最小失配下，两个输出并联驱动一个大功率开关器件 (IVCR2403/4)

## 9. PCB 布局

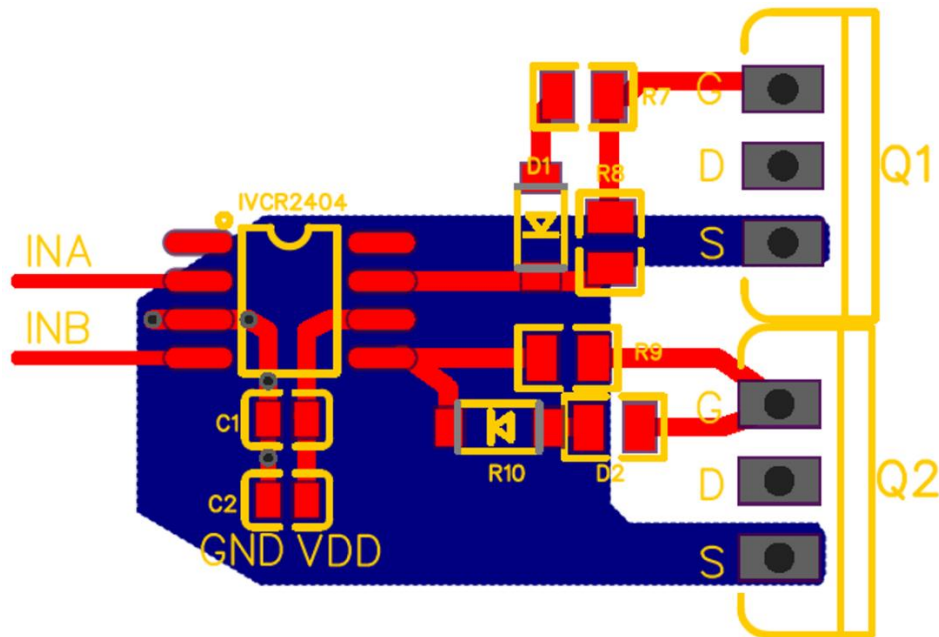
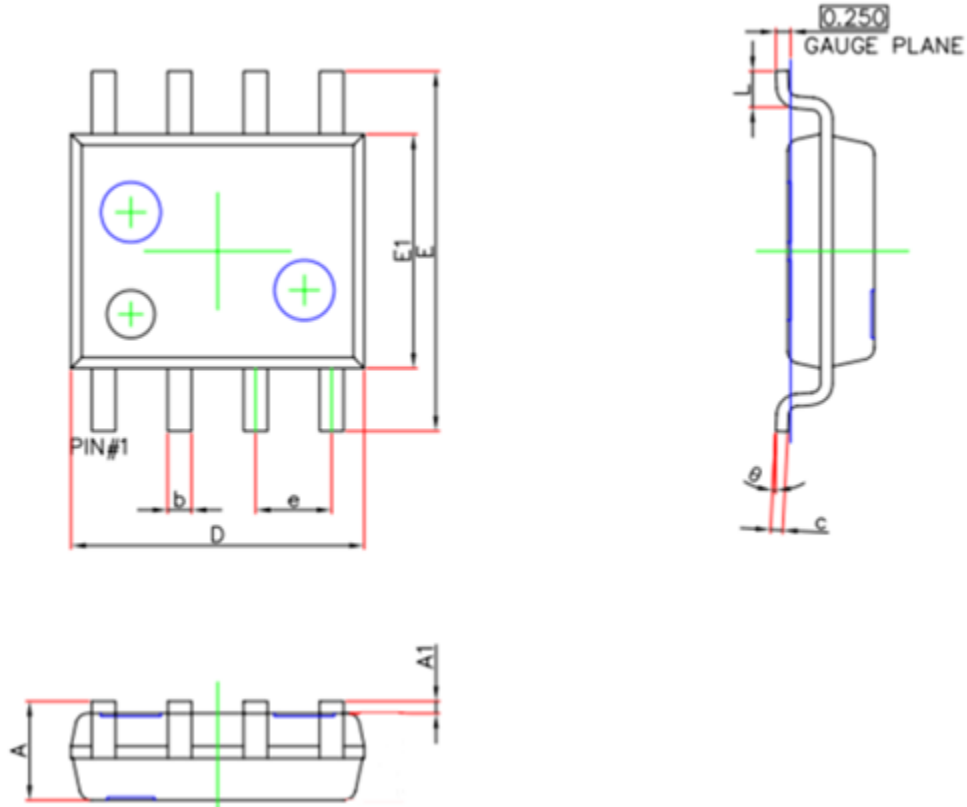


图 13. IVCR2403/4/5 布局实例

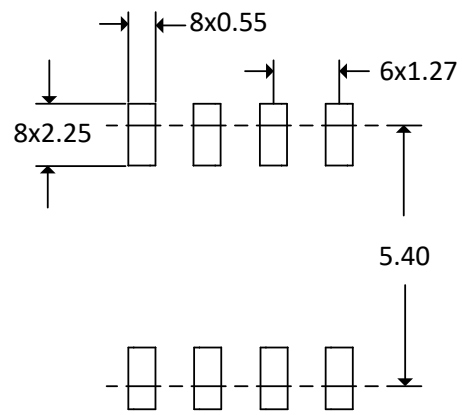


## 10. 封装信息

### SOIC-8 封装尺寸



符号	尺寸 (mm)		尺寸 (inch)	
	最小值	最大值	最小值	最大值
A	1.350	1.750	0.053	0.069
A1	0.110	0.250	0.004	0.010
b	0.310	0.510	0.012	0.020
c	0.130	0.250	0.005	0.010
D	4.810	5.000	0.189	0.197
E	5.800	6.190	0.228	0.244
E1	3.810	3.980	0.150	0.157
e	1.270		0.050	
L	0.410	1.270	0.016	0.050
$\theta$	0°	8°	0°	8°



SOIC-8 推荐焊盘尺寸

单击下面可查看定价，库存，交付和生命周期等信息

[>>Inventchip\(瞻芯电子\)](#)