

特点

- 兼容“LIN 2.x/ISO 17987-4:2016 (12V)/SAE J2602”标准;
- 带高压 LDO 5V/3.3V 稳压源输出;
- 内置过温保护功能 (热关断);
- 内置显性超时功能;
- 总线限流保护功能;
- 5V/3.3V 稳压源限流保护功能;
- 稳压源输出欠压检测功能;
- 极低功耗的休眠模式;
- 支持总线远程唤醒;
- LIN 数据传输速率可达 20kbps;
- 提供 DFN3*3-8, 小外形, 无引脚封装。

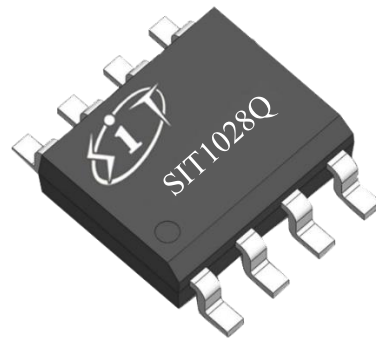
产品外形示意图


图 1 提供绿色环保无铅封装

描述

SIT1028Q 是一款内部集成高压 LDO 稳压源的本地互连网络 (LIN) 物理层收发器, 可为外部 ECU (Electronic Control Unit) 微控制器或相关外设提供稳定的 5V/3.3V 电源, 该 LIN 收发器符合 LIN 2.0、LIN 2.1、LIN 2.2、LIN 2.2A、ISO 17987-4:2016 (12V) 和 SAE J2602 标准。主要适用于使用 1kbps 至 20kbps 传输速率的车载网络。SIT1028Q 的 LIN 总线输出引脚具有内部上拉电阻, 具有总线输出波形整形功能以减少电磁辐射 (EME)。SIT1028Q 为全双工通信, 以 TXD 引脚作为输入端, 将微控制器的低压信号发送至 LIN 总线, 同时 LIN 引脚接收总线上的数据流, 并由接收器的输出引脚 RXD 将数据传回微控制器或传送到其它微控制器。

SIT1028Q 可在 5.5V~28V 工作电压范围内, 支持 12V 应用。SIT1028Q 在休眠模式下可实现极低电流消耗, 发生故障时可快速地将功耗降至最低, 并且可通过 LIN 总线进行远程唤醒, 或通过 EN 引脚上的消息将器件置于正常工作模式。SIT1028Q 提供一个 5V/3.3V 稳压源的上电与掉电检测输出引脚 RSTN, 以便于微控制器对稳压源的供电情况进行监测。

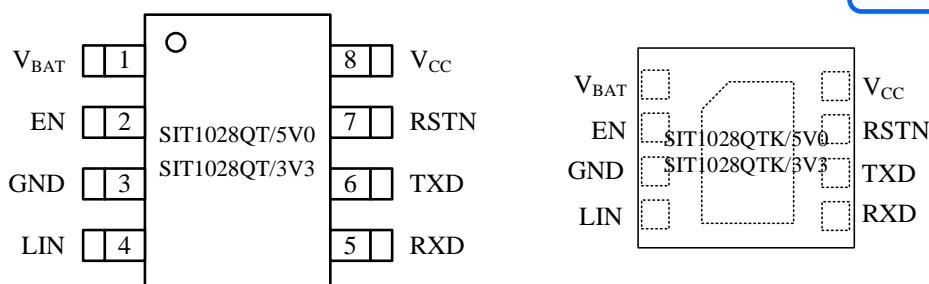
引脚分布图


图 2 SIT1028Q 引脚分布图

引脚定义

表 1 SIT1028Q 引脚定义

引脚序号	引脚名称	引脚功能描述
1	V _{BAT}	电池电源电压。
2	EN	使能输入端口。
3	GND	地。
4	LIN	LIN 总线输入/输出端口。
5	RXD	接收器数据输出端口；发生唤醒事件后置为低电平。
6	TXD	发送器数据输入端口。
7	RSTN	稳压源复位信号输出端口。
8	V _{CC}	稳压源输出端口。

注：DFN3*3-8 封装，可将背面焊盘与 PCB 板合适的“地”相连，以获得更好的散热性能。

极限参数

参数	符号	测试条件	大小	单位
电源电压	V _{BAT}	对地电位	-0.3 ~ +40	V
引脚电压	V _{CC}	对地电位	-0.3 ~ +7	V
	V _{RXD}	对地电位	-0.3 ~ V _{CC} +0.3	V
	V _{EN}	对地电位	-0.3 ~ V _{CC} +0.3	V
	V _{RSTN}	对地电位	-0.3 ~ V _{CC} +0.3	V
	V _{TXD}	对地电位	-0.3 ~ V _{CC} +0.3	V
	V _{LIN}	对地对 V _{BAT} 电位	-40 ~ +40	V
结温	T _j		-40 ~ 150	°C
环境温度	T _{amb}		-40~125	°C
储存温度	T _{stg}		-55 ~ 150	°C

注：最大极限参数指超过该值时可能会使器件发生不可恢复的损坏。在这些条件之下是不利于器件正常运作的，器件连续工作在最大允许额定值下可能影响器件可靠性，所有电压的参考点为地。

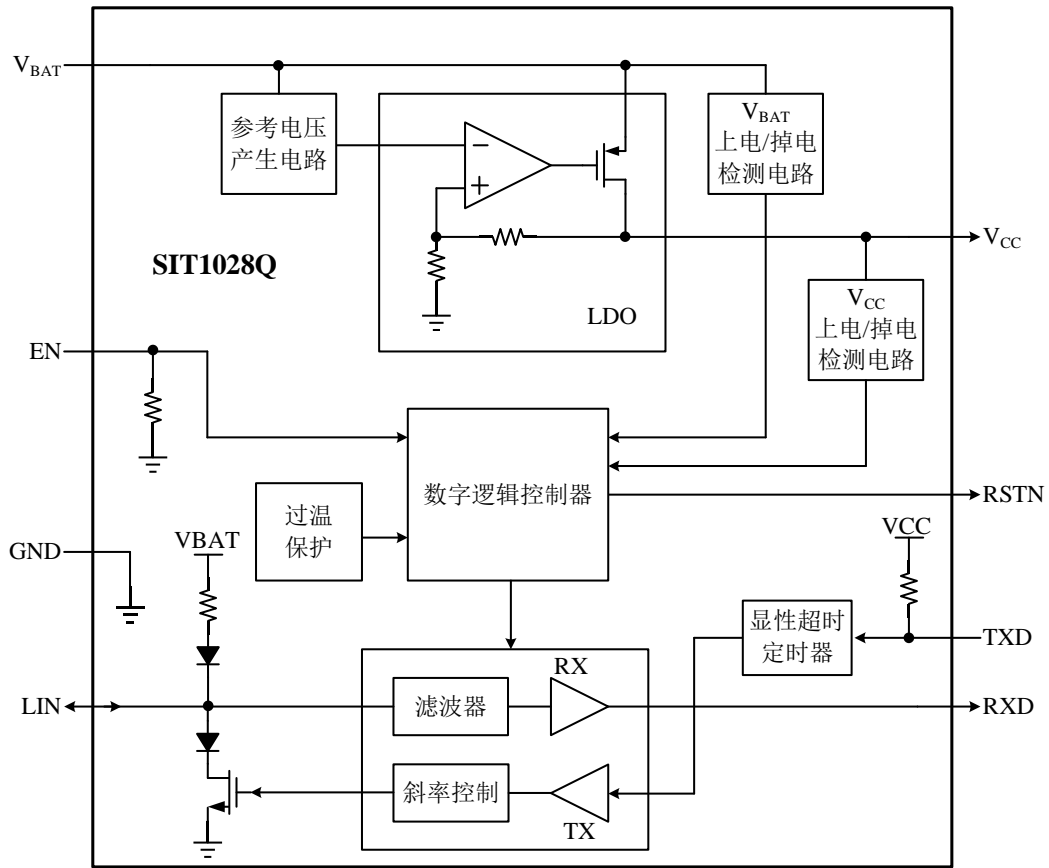


图 3 SIT1028Q 内部框图

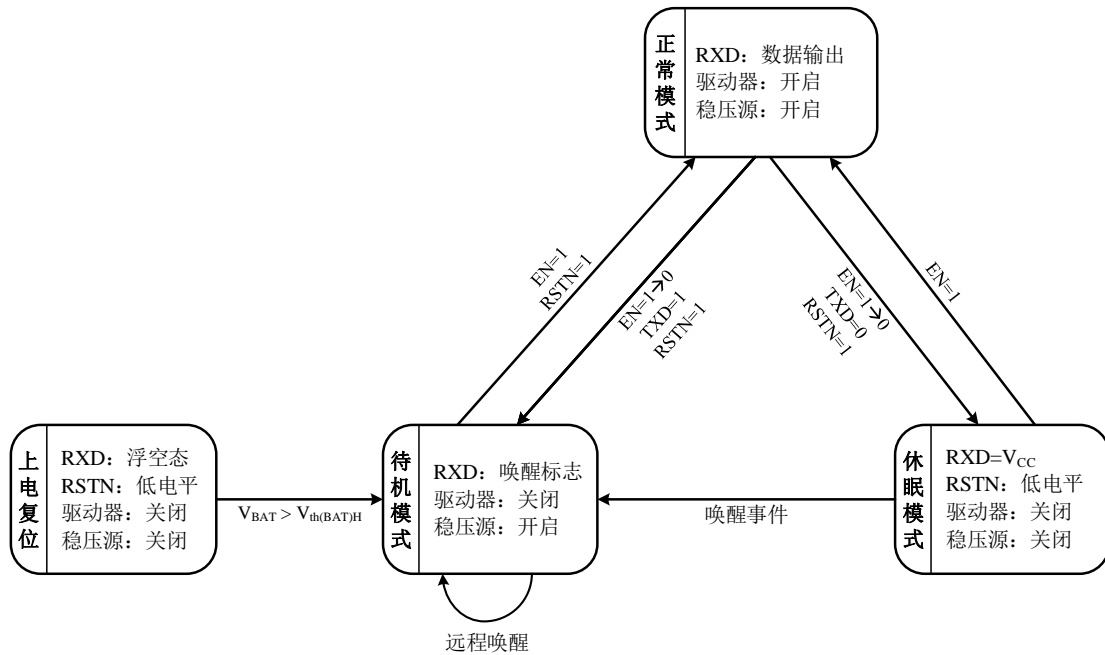
使用说明


图 4 状态转换图

1 简介

SIT1028Q 是一款内部集成高压 LDO 可应用于 LIN 协议控制器和物理总线之间的接口芯片,可应用于车载和工业控制等领域,传输速率高达 20kbps。SIT1028Q 在发送数据输入 (TXD) 端接收协议控制器的发送数据流,并将其转换为具有最佳压摆率和波形整形的总线信号;LIN 总线上的输入数据由接收器的 RXD 端口输出至外部的微控制器。此器件兼容“LIN 2.x/ISO 17987-4:2016 (12V)/SAE J2602”标准。

2 工作模式

如[图 4](#)所示, SIT1028Q 主要有四种工作模式,分别为上电模式、待机模式、正常模式和休眠模式。

2.1 上电模式

当 V_{BAT} 电压小于上电检测电压阈值 $V_{th(det)poFF}$ 或发生过温保护事件时, SIT1028Q 将处于上电模式,稳压源和 LIN 收发器都被关闭, $RSTN = 0$ 。

2.2 待机模式

SIT1028Q 可通过其他三种工作模式切换进入待机模式,在待机模式下稳压源仍保持开启状态, LIN 收发器被关断,总线远程唤醒功能被使能(以 $RXD = 0$ 作为唤醒标志)。

当 V_{BAT} 电压大于上电检测电压阈值 $V_{th(det)pon}$ 且未发生过温保护事件时, SIT1028Q 将由上电模式自动跳转至待机模式。

当 SIT1028Q 处于正常模式时,在模式选择窗口期间,若 $EN = 0$, $TXD = 1$ 且 $RSTN = 1$, SIT1028Q 将由正常模式跳转至待机模式(如[图 5](#)所示)。

当 SIT1028Q 处于休眠模式时,可通过总线远程唤醒进入待机模式,远程唤醒时序如[图 6](#)所示。

2.3 正常模式

正常上电启动后 SIT1028Q 先进入待机模式,在 $RSTN = 1$ 的条件下将 EN 拉高则 SIT1028Q 由待机模式切换至正常模式;若 SIT1028Q 处于休眠模式,则将 EN 拉高后可切换至正常模式。

在正常模式下,稳压源开启, LIN 收发器开启, SIT1028Q 可正常通过 LIN 总线发送和接收数据。此时微控制器可通过 TXD 输入引脚将数据发送至 LIN 总线,实现低压逻辑电平信号转换成高压 V_{BAT} (电池)电平信号(高电平代表隐性,低电平代表显性),并进行总线波形整形以抑制电磁发射(EME)。同时,总线上的信号可被 LIN 引脚接收并通过 SIT1028Q 的接收器输出至 RXD 引脚,转换成可供外部微控制器处理的低压逻辑电平数据。

2.4 休眠模式

该模式是 SIT1028Q 功耗最低的模式,此时稳压源和 LIN 收发器均被关闭, $RSTN$ 被强制拉低,可通过 LIN 总线对其进行远程唤醒。

如[图 4](#)所示,休眠模式只能在正常模式下切换进入。在模式选择窗口期间,若 $EN = 0$, $TXD = 0$ 且 $RSTN = 1$, SIT1028Q 将由正常模式跳转至休眠模式(如[图 5](#)所示)。

2.5 正常至休眠/待机模式的状态切换

如图 5 所示，当 EN 拉低后 SIT1028Q 先将 TXD 至 LIN 的传输路径阻断，等待 $t_{msel(min)}$ 时长后进入模式选择窗口，此时若 TXD = 1 则进入待机模式，若 TXD = 0 则进入休眠模式。EN 拉低后总的模式选择时间为 $t_{msel(max)}$ 。

3 内部集成稳压源 V_{CC}

SIT1028Q 采用单电源供电，以 V_{BAT} 引脚为输入内部集成了高压 LDO（输入耐压 40V），通过 V_{CC} 引脚给外部微控制器及相关外设提供稳定的 5V/3.3V，输出电流可达 70mA。V_{CC} 的欠压情况可通过 RSTN 的输出信号反映，当 V_{CC} 小于欠压检测电压阈值 V_{UV_D} 时 RSTN 输出低电平。

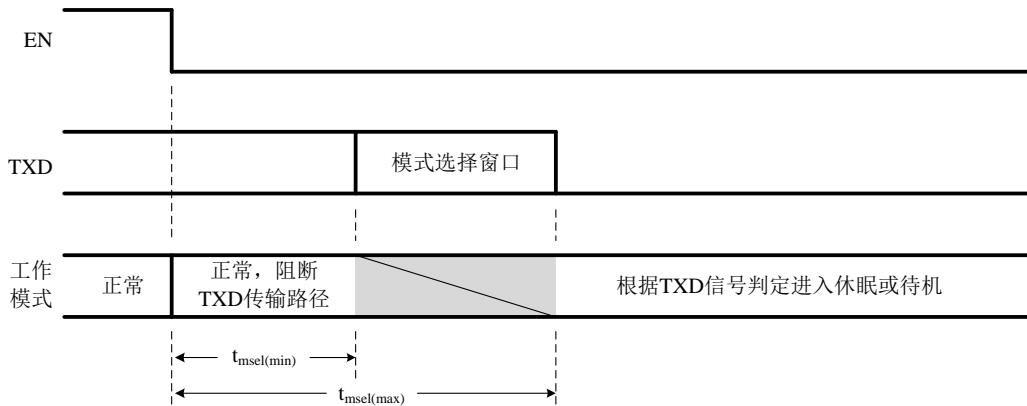


图 5 正常至待机/休眠跳转时序图

4 远程唤醒

LIN 引脚上的远程唤醒：当 LIN 引脚通过一个下降沿拉低至低电平后，下一时刻出现一个上升沿，且该上升沿与前一时刻下降沿之间的低电平维持时间大于 $t_{wake(busdom)min}$ ，则该过程被视为一个有效的远程唤醒（如图 6 所示）。发生远程唤醒后 RXD 被置为低电平以表示唤醒标志。

5 显性超时功能

如果 TXD 引脚因硬件和（或）软件应用故障而被强制为永久低电平时，内置的 TXD 显性超时定时器电路可防止总线线路被驱动至永久显性状态（阻塞所有网络通信）。定时器由 TXD 引脚上的下降沿触发。如果 TXD 引脚上的低电平维持时间超过内部定时器时间 ($t_{to(dom)TXD}$)，发送器将被禁用，驱动总线进入隐性状态。定时器通过 TXD 引脚上的上升沿复位。

6 过温保护功能

当 SIT1028Q 处于正常或待机模式下发生过温事件时，SIT1028Q 将被切换至上电模式，关闭稳压源和 LIN 收发器模块。当温度下降至过温保护恢复阈值时，SIT1028Q 将从上电模式跳转至待机模式。

7 失效安全特性

- TXD 引脚内部上拉至 V_{CC}，以确保当 TXD 引脚出现虚焊或微控制器引脚出现浮空状态时仍能保持总线的隐性电平状态。
- 总线驱动器输出级限流，以防止总线短路至 V_{BAT} 时烧毁驱动器或功能性影响。

- 掉电掉地情况对总线端口无影响，总线端口无反向电流。
- 在 EN 或 RSTN 为低电平情况下，LIN 驱动器将自动关闭。
- 切换到正常模式后，只有在检测到 TXD 出现高电平时 LIN 驱动器才会被使能。

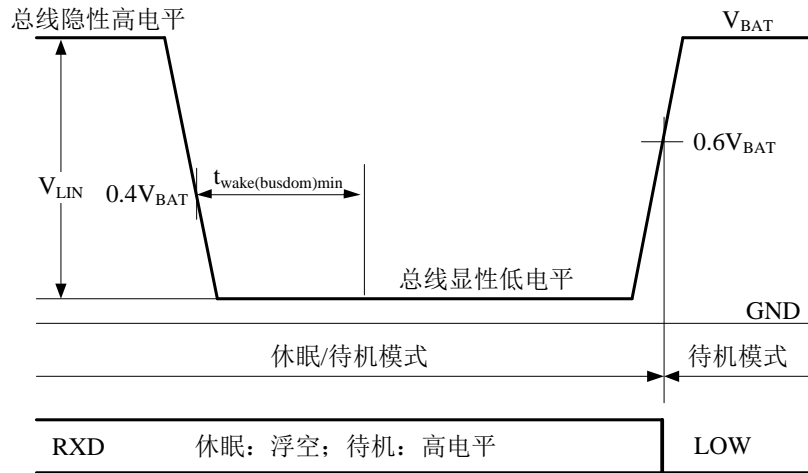


图 6 远程唤醒时序图

直流特性

参数	符号	测试条件	最小	典型	最大	单位
功耗						
V _{BAT} 引脚上消耗的电流	I _{BAT}	休眠模式 (V _{LIN} = V _{BAT})	-	10	-	μA
		待机模式 (V _{LIN} = V _{BAT})	-	40	-	μA
		正常模式 (隐性) (V _{LIN} = V _{BAT} ; V _{TXD} = V _{CC} ; V _{RSTN} = HIGH)	-	200	-	μA
		正常模式 (显性) (V _{BAT} = 12V; V _{TXD} = 0V; V _{RSTN} = HIGH)	-	2.5	-	mA
上电复位						
V _{BAT} 掉电阈值电压	V _{th(BAT)L}		3	-	4.7	V
V _{BAT} 上电阈值电压	V _{th(BAT)H}		-	-	5.25	V
V _{BAT} 迟滞电压	V _{hys(BAT)}		50	-	-	mV
V_{CC} 引脚						
稳压源输出电压	V _{CC}	V _{CC(nom)} = 5V; I _{CC} = -70mA ~ 0	4.9	5	5.1	V
		V _{CC(nom)} = 3.3V; I _{CC} = -70mA ~ 0	3.234	3.3	3.366	V
稳压源输出限流	I _{olim}	V _{CC} = 0 ~ 5.5 V	-250	-	-70	mA
掉电检测电压	V _{UVD}	V _{CC(nom)} = 5V	4.2	-	4.7	V
		V _{CC(nom)} = 3.3V	2.5	-	2.9	V
掉电恢复电压	V _{UVR}	V _{CC(nom)} = 5V	4.6	-	4.9	V
		V _{CC(nom)} = 3.3V	2.8	-	3.2	V
V _{BAT} 至 V _{CC} 导通电阻	R _(VBAT-VCC) ^[1]	V _{CC(nom)} = 5 V; V _{BAT} = 4.5V ~ 5.5V I _{V1} = -70 mA ~ -5mA	-	-	5	Ω
输出电容	C _O ^[1]	ESR < 5Ω	2.2	10	-	μF
TXD 引脚						
输入阈值电压	V _{th(SW)}	V _{CC} = 2.97 V ~ 5.5 V	0.3 V _{CC}	-	0.7 V _{CC}	V
输入迟滞电压	V _{hys(i)}	V _{CC} = 2.97 V ~ 5.5 V	200	-	-	mV

参数	符号	测试条件	最小	典型	最大	单位
上拉电阻	R_{pu}		5	12	25	k Ω
RXD 引脚						
高电平输出电流	I_{OH}	正常模式 $V_{LIN} = V_{BAT}$; $V_{RXD} = V_{CC} - 0.4 V$	-	-	-0.4	mA
低电平输出电流	I_{OL}	正常模式 $V_{LIN} = 0$; $V_{RXD} = 0.4 V$	0.4	-	-	mA
EN 引脚						
输入阈值电压	$V_{th(SW)}$		0.8	-	2	V
下拉电阻	R_{pd}		50	130	400	k Ω
RSTN 引脚						
上拉电阻	R_{pu}	$V_{RSTN} = V_{CC} - 0.4 V$ $V_{CC} = 2.97 V \sim 5.5 V$	3	-	12	k Ω
低电平输出电流	I_{OL}	$V_{RSTN} = 0.4 V$ $V_{CC} = 2.97 V \sim 5.5 V$ $-40^{\circ}C < T_j < 195^{\circ}C$	3.2	-	40	mA
低电平输出电压	V_{OL}	$V_{CC} = 2.5 V \sim 5.5 V$ $-40^{\circ}C < T_j < 195^{\circ}C$	0	-	0.5	V
高电平输出电压	V_{OH}	$-40^{\circ}C < T_j < 195^{\circ}C$	$0.8 V_{CC}$	-	$V_{CC} + 0.3$	V
LIN 引脚						
驱动器显性限流	I_{BUS_LIM}	$V_{TXD} = 0V$; $V_{LIN} = V_{BAT} = 18V$	40	-	100	mA
接收器隐性输入漏电流	$I_{BUS_PAS_rec}$	$V_{TXD} = V_{CC}$; $V_{LIN} = 18V$; $V_{BAT} = 5.5V$	-	-	20	μA
接收器显性输入漏电流	$I_{BUS_PAS_dom}$	正常模式 $V_{TXD} = V_{CC}$; $V_{LIN} = 0V$; $V_{BAT} = 12V$	-1000	-	-	μA
总线对地漏电流	$I_{L(log)}$	$V_{BAT} = 18V$; $V_{LIN} = 0V$	-1000	-	10	μA
总线对电源漏电流	$I_{L(lob)}$	$V_{BAT} = 0V$; $V_{LIN} = 18V$	-	-	20	μA
接收器显性翻转阈值电压	$V_{th(dom)RX}$	$V_{BAT} = 5.5 V \sim 18 V$	-	-	$0.4V_{BAT}$	V
接收器隐性翻转阈值电压	$V_{th(rec)RX}$	$V_{BAT} = 5.5 V \sim 18 V$	$0.6V_{BAT}$	-	-	V
接收器中心翻转阈值电压	$V_{th(RX)cntr}$	$V_{BAT} = 5.5 V \sim 18 V$ $V_{th(RX) cntr} =$ $(V_{th(rec)RX} + V_{th(dom)RX})/2$	$0.475V_{BAT}$	$0.5 V_{BAT}$	$0.525V_{BAT}$	V

参数	符号	测试条件	最小	典型	最大	单位
接收器迟滞阈值电压	$V_{th(hys)RX}$	$V_{BAT} = 5.5V \sim 18V$ $V_{th(hys)RX} = V_{th(rec)RX} - V_{th(dom)RX}$	-	-	$0.175V_{BAT}$	V
从机电阻	R_{slave}	LIN 和 V_{BAT} 之间的等效电阻; $V_{LIN} = 0V; V_{BAT} = 12V$	20	30	60	k Ω
LIN 引脚等效电容	$C_{LIN}^{[1]}$		-	-	30	pF
显性输出电压	$V_{o(dom)}$	正常模式; $V_{TXD} = 0V; V_{BAT} = 7V$	-	-	1.4	V
		正常模式; $V_{TXD} = 0V; V_{BAT} = 18V$	-	-	2.0	V
过温保护						
过温保护	$T_{th(act)otp}^{[1]}$		165	180	195	$^{\circ}C$
过温恢复	$T_{th(rel)otp}^{[1]}$		125	140	155	$^{\circ}C$

(如无另外说明, $5.5V \leq V_{BAT} \leq 28V$, $-40^{\circ}C \leq T_j \leq 150^{\circ}C$, 典型值在 $V_{BAT} = 13V$, $T_{amb} = 25^{\circ}C$ 情况下。)

[1] 设计值保证, 非测试结果。

开关特性

参数	符号	测试条件	最小	典型	最大	单位
占空比						
占空比 1	$\delta 1^{[1][2]}$	$V_{th(rec)(max)} = 0.744 \times V_{BAT}$; $V_{th(dom)(max)} = 0.581 \times V_{BAT}$; $t_{bit} = 50\mu s$; $V_{BAT} = 7V \sim 18V$ 图 7/9	0.396			
		$V_{th(rec)(max)} = 0.76 \times V_{BAT}$; $V_{th(dom)(max)} = 0.593 \times V_{BAT}$; $t_{bit} = 50\mu s$; $V_{BAT} = 5.5V \sim 7V$ 图 7/9	0.396			
占空比 2	$\delta 2^{[2][3]}$	$V_{th(rec)(min)} = 0.422 \times V_{BAT}$; $V_{th(dom)(min)} = 0.284 \times V_{BAT}$; $t_{bit} = 50\mu s$; $V_{BAT} = 7.6V \sim 18V$ 图 7/9			0.581	
		$V_{th(rec)(min)} = 0.41 \times V_{BAT}$; $V_{th(dom)(min)} = 0.275 \times V_{BAT}$; $t_{bit} = 50\mu s$; $V_{BAT} = 6.1V \sim 7.6V$ 图 7/9			0.581	

参数	符号	测试条件	最小	典型	最大	单位
占空比 3	$\delta 3$ [1][2]	$V_{th(rec)(max)}=0.778 \times V_{BAT}$; $V_{th(dom)(max)}=0.616 \times V_{BAT}$; $t_{bit}=96\mu s$; $V_{BAT}=7V \sim 18V$ 图 7/9	0.417			
		$V_{th(rec)(max)}=0.797 \times V_{BAT}$; $V_{th(dom)(max)}=0.630 \times V_{BAT}$; $t_{bit}=96\mu s$; $V_{BAT}=5.5V \sim 7V$ 图 7/9	0.417			
占空比 4		$V_{th(rec)(min)}=0.389 \times V_{BAT}$; $V_{th(dom)(min)}=0.251 \times V_{BAT}$; $t_{bit}=96\mu s$; $V_{BAT}=7.6V \sim 18V$ 图 7/9			0.590	
		$V_{th(rec)(min)}=0.378 \times V_{BAT}$; $V_{th(dom)(min)}=0.242 \times V_{BAT}$; $t_{bit}=96\mu s$; $V_{BAT}=6.1V \sim 7.6V$ 图 7/9			0.590	
时序特性						
接收器传播延时	$t_{PD(RX)}$	$C_{RXD} = 20 \text{ pF}$			6	μs
接收器传播延时对称性	$t_{PD(RX)sym}$	$C_{RXD} = 20 \text{ pF}$	-2		2	μs
总线显性唤醒时间	$t_{wake(busdom)min}$	休眠模式	30	80	150	μs
TXD 显性超时时间	$t_{to(dom)TXD}$	$V_{TXD}=0V$	6	-	20	ms
模式选择时间	t_{msel}		3	-	30	μs
RSTN 引脚						
复位时间	t_{rst}		2	-	-	ms

(如无另外说明, $5.5V \leq V_{BAT} \leq 28V$, $-40^\circ C \leq T_j \leq 150^\circ C$, 典型值在 $V_{BAT} = 13V$, $T_{amb} = 25^\circ C$ 情况下。)

$$[1] \delta 1, \delta 3 = \frac{t_{bus(rec)(min)}}{2 \times t_{bit}}。$$

[2] 总线负载情况: (1) $C_L=1nF$, $R_L=1k\Omega$; (2) $C_L=6.8nF$, $R_L=660\Omega$; (3) $C_L=10nF$, $R_L=500\Omega$ 。

$$[3] \delta 2, \delta 4 = \frac{t_{bus(rec)(max)}}{2 \times t_{bit}}。$$

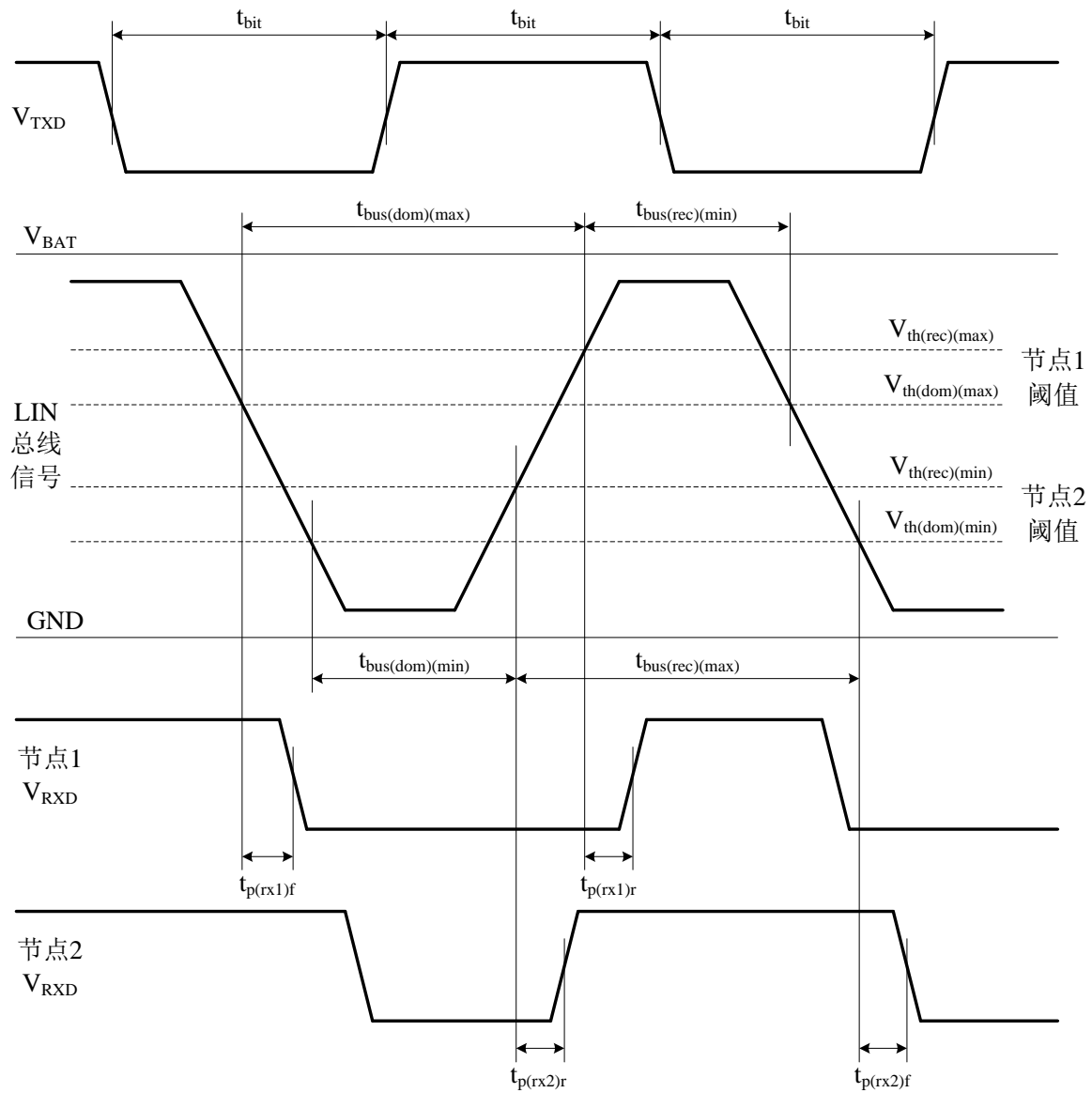


图 7 总线信号传输时序图

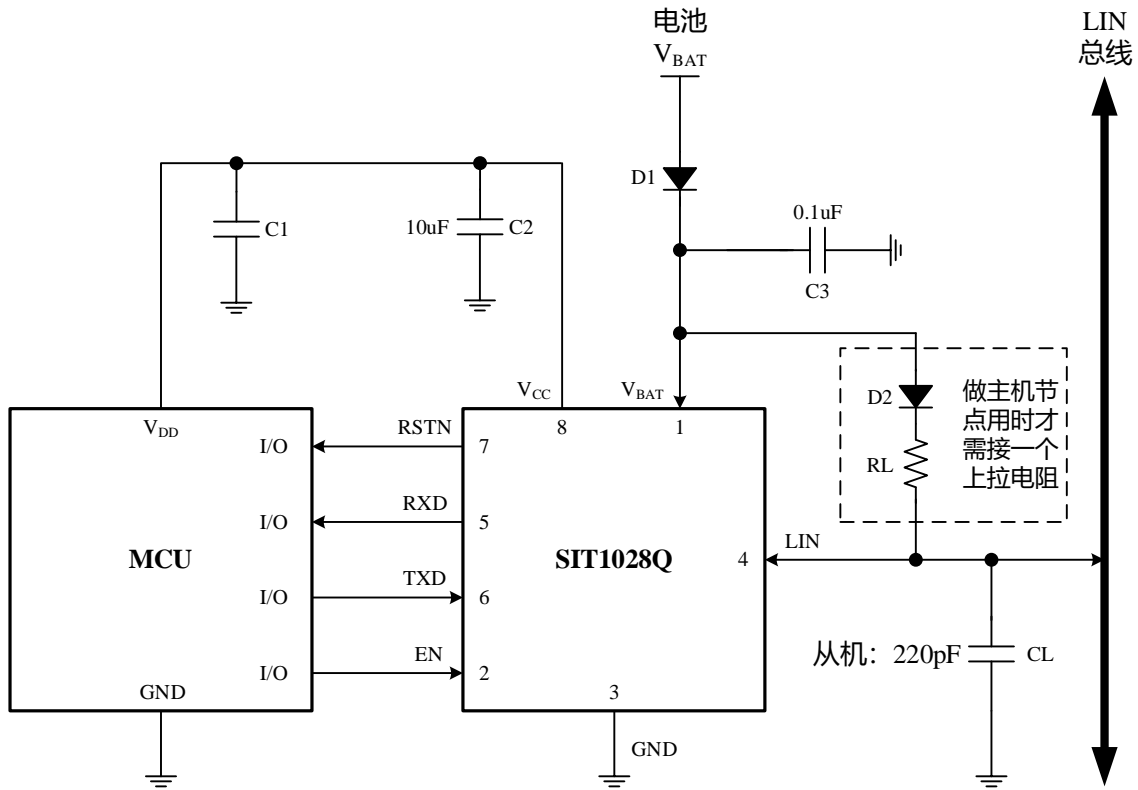
典型应用示例


图 8 SIT1028Q 典型应用示意图

 注：做主节点用时，如需获得较缓的总线波形斜率，推荐使用 $660\Omega/6.8nF$ 的 R_L/C_L 组合。

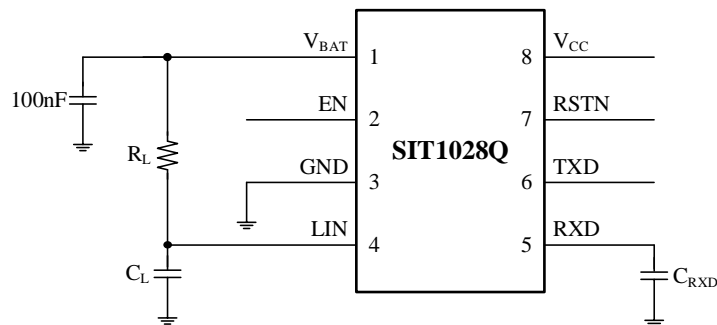
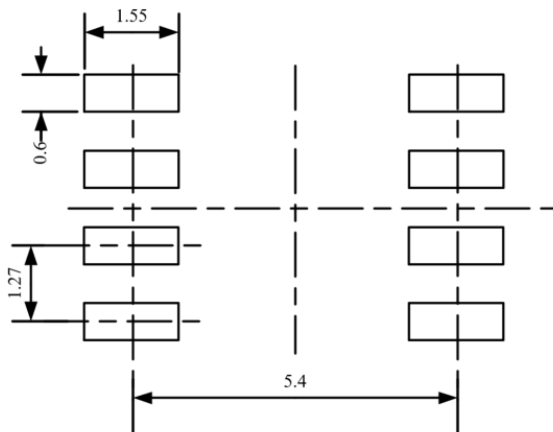
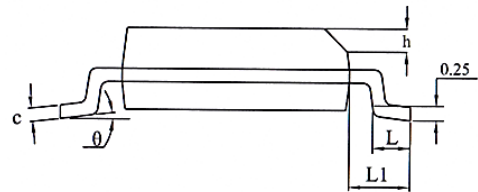
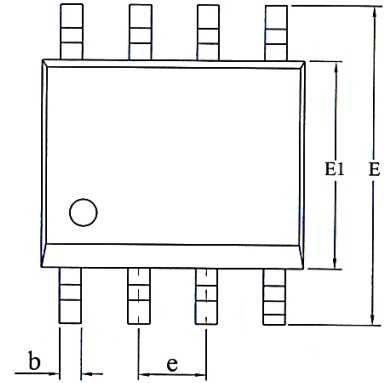
测试模型


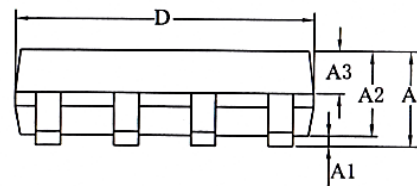
图 9 开关特性测试电路

SOP8 外形尺寸
封装尺寸

符号	最小值/mm	典型值/mm	最大值/mm
A	1.40	-	1.80
A1	0.10	-	0.25
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.38	-	0.51
D	4.80	4.90	5.00
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	1.27BSC		
h	0.25	-	0.50
L	0.40	0.60	0.80
L1	1.05REF		
c	0.20	-	0.25
θ	0°	-	8°



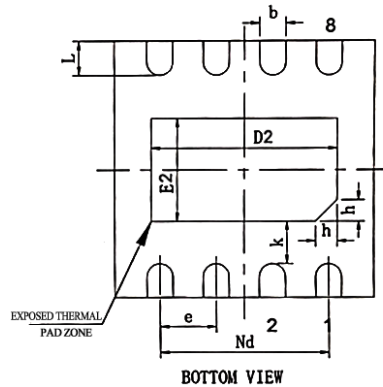
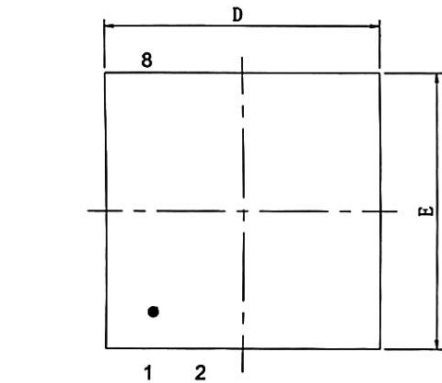
LAND PATTERN EXAMPLE (Unit: mm)



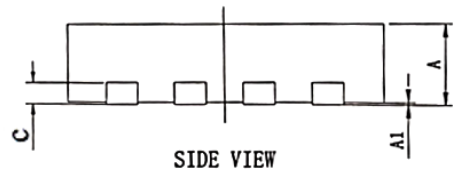
DFN3*3-8 外形尺寸

封装尺寸

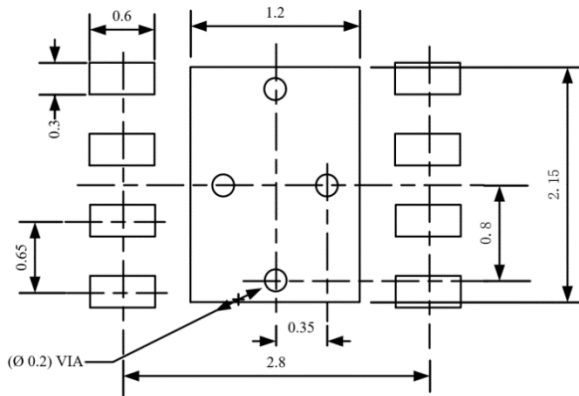
符号	最小值/mm	典型值/mm	最大值/mm
A	0.70	0.75	0.80
A1	0	0.02	0.05
c	0.203 REF		
D	2.90	3.00	3.10
E	2.90	3.00	3.10
D2	2.05	2.15	2.25
Nd	1.95BSC		
E2	1.10	1.20	1.30
b	0.25	0.30	0.35
e	0.65 TYP		
k	0.50REF		
L	0.35	0.4	0.45
h	0.20	0.25	0.30



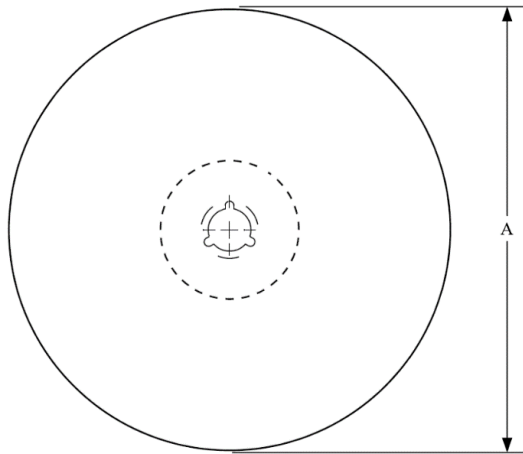
BOTTOM VIEW



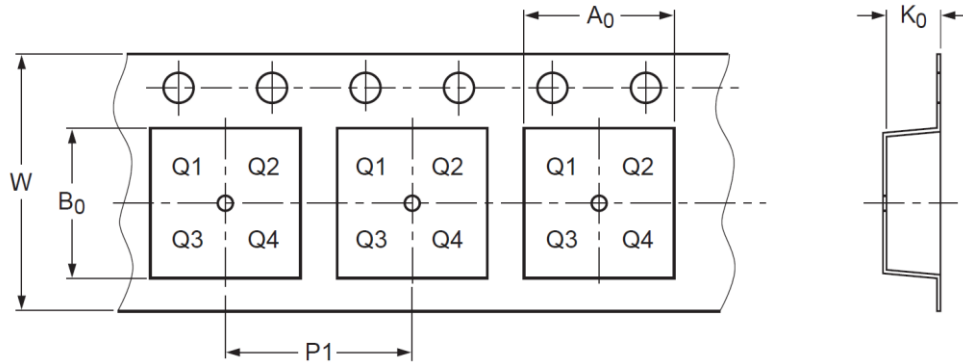
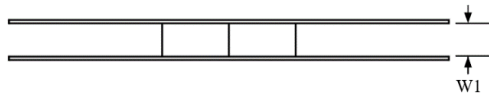
SIDE VIEW



LAND PATTERN EXAMPLE (Unit: mm)

编带信息


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers



Direction of Feed

PIN1 is in quadrant 1

封装类型	卷盘直径 A (mm)	编带宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)
SOP8	330±1	12.4	6.60±0.1	5.30±0.10	1.90±0.1	8.00±0.1	12.00±0.1
DFN3*3-8	329±1	12.4	3.30±0.1	3.30±0.1	1.10±0.1	8.00±0.1	12.00±0.3

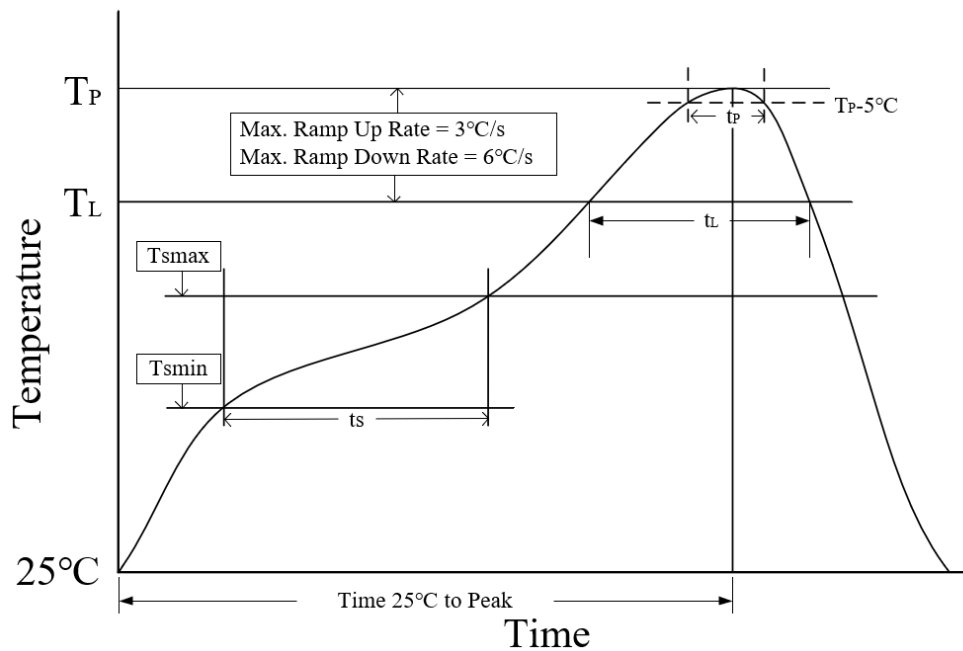
订购信息

订购代码	封装	包装方式
SIT1028QT/5V0	SOP8	盘装编带
SIT1028QT/3V3	SOP8	盘装编带
SIT1028QTK/5V0	DFN3*3-8, 小外形, 无引脚	盘装编带
SIT1028QTK/3V3	DFN3*3-8, 小外形, 无引脚	盘装编带

SOP8 编带式包装为 2500 颗/盘, DFN3*3-8, 小外形, 无引脚封装为 6000 颗/盘。

注: SIT1028QT/5V0 和 SIT1028QTK/5V0 为 5V 稳压源版本;

SIT1028QT/3V3 和 SIT1028QTK/3V3 为 3.3V 稳压源版本。



参数	无铅焊接条件
平均温升速率 (T_L to T_P)	3 °C/second max
预热时间 t_s ($T_{smin}=150\text{ °C}$ to $T_{smax}=200\text{ °C}$)	60-120 seconds
融锡时间 t_L ($T_L=217\text{ °C}$)	60-150 seconds
峰值温度 T_P	260-265 °C
小于峰值温度 5 °C 以内时间 t_p	30 seconds
平均降温速率 (T_P to T_L)	6 °C/second max
常温 25°C 到峰值温度 T_P 时间	8 minutes max

重要声明

芯力特有权在不事先通知的情况下，保留更改上述资料的权利。

修订历史

版本号	修订内容	修订时间
V1.0	初始版本。	2022.11
V1.1	增加环境温度 T_{amb} 范围； 更新状态转换图； 更新 V_{UVD} , V_{UVR} 指标； 删除热关断参数； 增加过温保护参数。	2023.03

单击下面可查看定价，库存，交付和生命周期等信息

[>>SIT\(芯力特\)](#)