

8. 5V、大音量、重低音、二合一、TLTR-AGC 第二代 Smart K 音乐功放

特性

- ◆ Triple-Level Triple-Rate AGC 算法:
 - 增强低音, 提升音乐动态听感
 - 增大音量, 消除杂音, 及时有效保护喇叭
- ◆ 8.5V Boost 升压
- ◆ 输出功率: 4.1W@8Ω 4.6W@6Ω
- ◆ 超低噪声: 47μV
- ◆ 超低 THD+N: 0.015%
- ◆ 整体效率可达 72%
- ◆ 支持 Speaker, Receiver 二合一应用
- ◆ Receiver 模式下: 噪声 20μV, THD+N 0.02%
- ◆ 支持 1.8V I²C 控制接口
- ◆ 电池跟踪 AGC, 用于低电压保护
- ◆ 限流保护, 短路保护, 过温保护
- ◆ 超强 TDD-Noise 抑制
- ◆ 优异的 pop-click 抑制
- ◆ 高 PSRR: -70dB (217Hz)
- ◆ 纤小的 2.76mm*2.36mm CSP-19 封装

应用

智能手机

概要

AW87319 是专门提高智能机音乐输出动态范围, 提升整体音质而开发的高效率, 低噪声, 恒定大音量的第二代 Smart K 音乐功放。AW87319 集成效率高达 84% 的高压同步 Boost 作为 Class D 的功率级电源, 显著提高了音乐的输出动态范围; AW87319 集成艾为专有的 Triple-Level Triple-Rate AGC 音效算法, 增强低音, 提升音乐动态听感, 有效消除音乐播放中杂音, 同时提升音质音量。AW87319 的底噪低至 47μV, 具有高达 102dB 的信噪比, 0.015% 的超低失真度和独特的 Triple-Level Triple-Rate AGC 技术, 带来高品质的音乐享受。

AW87319 支持 Speaker 和 Receiver 的二合一应用。在 Receiver 应用时, Class D 功率级电源由 VBAT 直通提供。

AW87319 通过 I²C 接口控制内部寄存器, 寄存器参数包括: Boost 输出电压, Boost 最大输入峰值电流, Class D 放大倍数, Triple-level Triple-Rate AGC 参数等。

AW87319 内置限流保护、过热保护和短路保护功能, 有效地保护芯片。AW87319 采用纤小的 2.76mm*2.36mm CSP-19 封装。

典型应用图

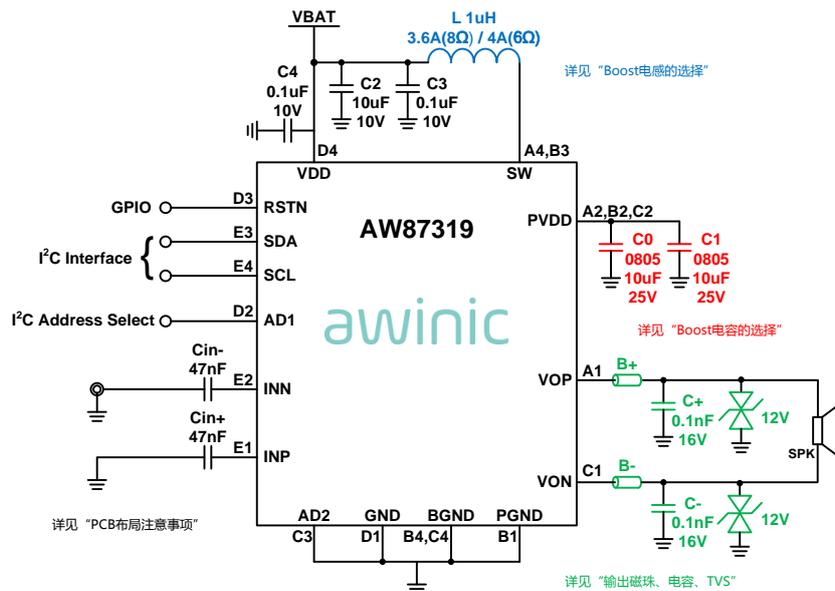


图1 AW87319 单端输入方式应用图

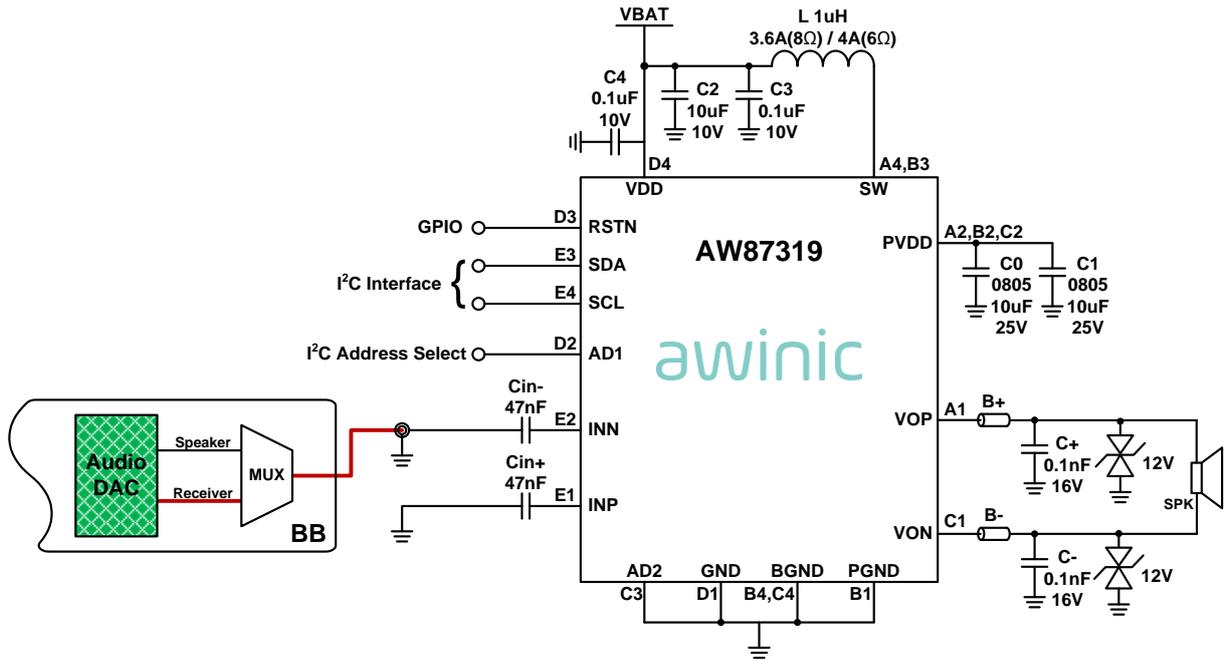


图2 AW87319 Receiver 模式应用图

手册中提到的全部商标所有权归各自拥有者所有。

引脚分布图

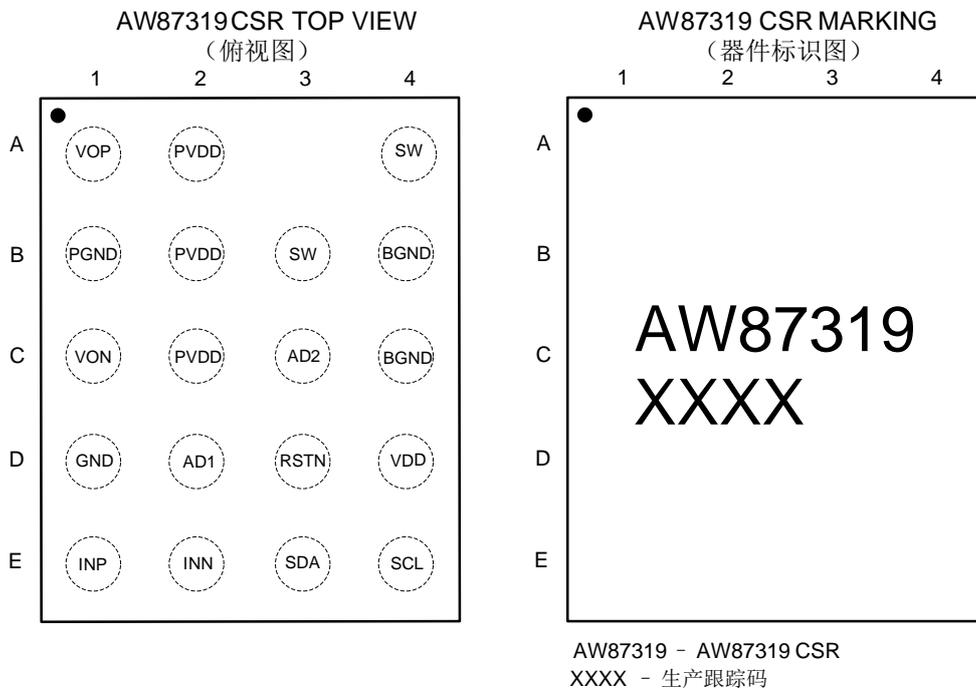


图3 AW87319 引脚分布俯视图及器件标识图

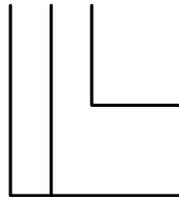
引脚定义及功能

引脚序号	名称	描述
A1	VOP	功放的正输出端
A2,B2,C2	PVDD	Boost 的输出端
A4,B3	SW	Boost 开关引脚
B1	PGND	功放的功率地
B4,C4	BGND	Boost 的功率地
C1	VON	功放的负输出端
C3	AD2	I ² C 地址引脚 2
D1	GND	芯片模拟地
D2	AD1	I ² C 地址引脚 1
D3	RSTN	芯片复位端，低电平有效，芯片内部 300KΩ 电阻下拉
D4	VDD	芯片电源
E1	INP	功放的正输入端
E2	INN	功放的负输入端
E3	SDA	I ² C 接口双向数据线
E4	SCL	I ² C 接口时钟输入线

订购信息

产品型号	工作温度范围	封装形式	器件标记	发货形式
AW87319CSR	-40°C~85°C	CSP-19	AW87319	卷带包装 3000 片/盘

AW87319□□□



装运形式
R : Tape & Reel

封装形式
CS : CSP19

功能框图

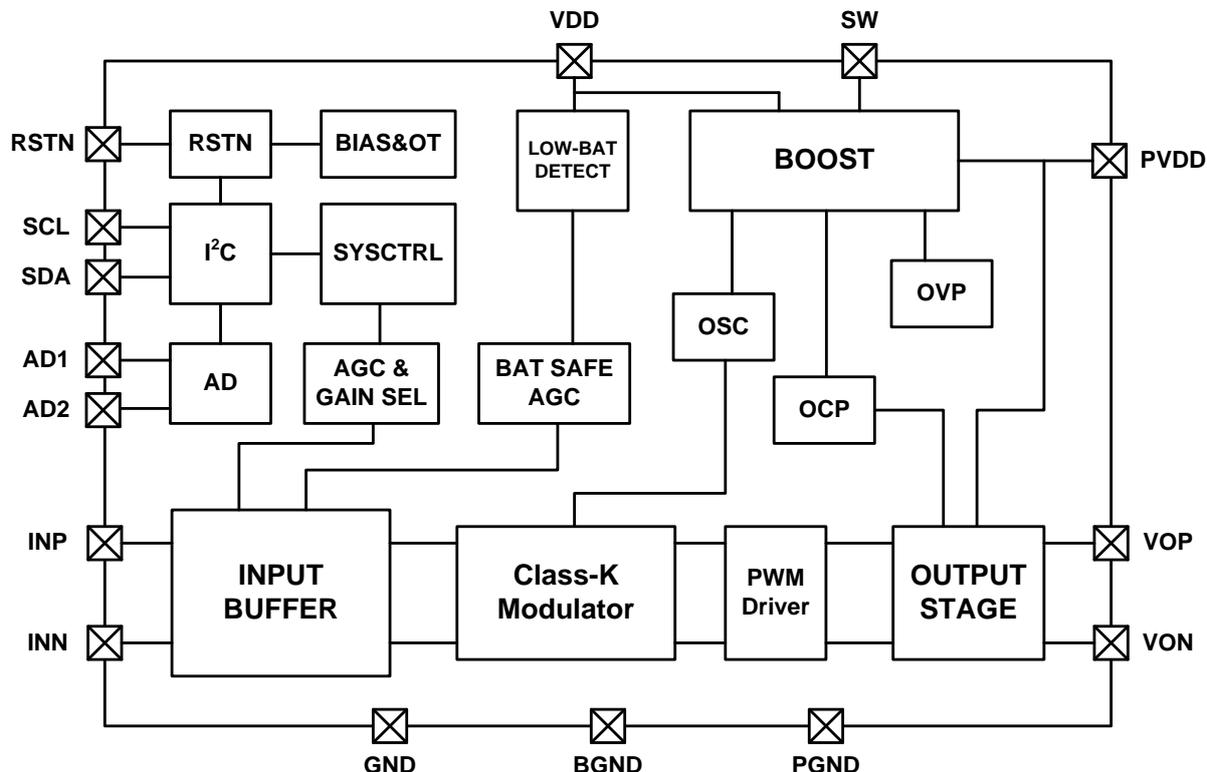


图4 AW87319 功能框图

绝对最大额定值 ^(注1)

参数		范围
电源电压 V _{DD}		-0.3V to 6V
输入引脚电压	INN, INP	-0.3V to V _{DD} +0.3V
最小负载电阻 R _L		5Ω
封装热阻 θ _{JA}		60°C/W
环境温度		-40°C to 85°C
最大结温 T _{JMAX}		125°C
存储温度 T _{STG}		-65°C to 150°C
引脚温度 (焊接 10 秒)		260°C
ESD 范围 ^(注2)		
HBM (人体静电模式)		±7kV
Latch-up		
测试标准: JEDEC STANDARD NO.78B DECEMBER 2008		+IT: 450mA -IT: -450mA

注 1: 如果器件工作条件超过上述各项极限值, 可能对器件造成永久性损坏。上述参数仅仅是工作条件的极限值, 不建议器件工作在推荐条件以外的情况。器件长时间工作在极限工作条件下, 其可靠性及寿命可能受到影响。

注 2: HBM 测试方法是存储在一个 100pF 电容上的电荷通过 1.5 kΩ 电阻对引脚放电。测试标准:
MIL-STD-883G Method 3015.7

电气特性

测试条件: $T_A=25^{\circ}\text{C}$, $V_{DD}=3.6\text{V}$, $PVDD=8\text{V}$, $R_L=8\Omega+33\mu\text{H}$, $f=1\text{kHz}$ (除非特别说明)

参数		条件	最小	典型	最大	单位
V_{DD}	电源电压		3.3		5.5	V
UVP	欠压保护电压			2.9		V
	欠压保护迟滞电压			150		mV
V_{IH}	RSTN, SCL, SDA 高电平输入		1.3		V_{DD}	V
V_{IL}	RSTN, SCL, SDA 低电平输入		0		0.35	V
I_{SD}	关断电流	$V_{DD}=3.6\text{V}$, RSTN=0V		0.1	1	μA
T_{SD}	过温保护温度阈值			160		$^{\circ}\text{C}$
T_{SDR}	过温保护退出温度阈值			130		$^{\circ}\text{C}$
T_{ON}	启动时间			40		ms
T_{OFF}	关断时间		150		500	μs
Boost						
PVDD	最大输出电压	$V_{DD}=3.3\text{V to }5.5\text{V}$		8.5 ^(注1)		V
OVP	OVP 电压	$V_{DD}=3.3\text{V to }5.5\text{V}$		1.1*PVDD		V
	OVP 迟滞电压			400		mV
F_{boost}	工作频率	$V_{DD}=3.3\text{V to }5.5\text{V}$		1.6		MHz
	软启动时的开关频率			0.4		MHz
D_{MAX}	工作最大占空比			90%		
T_{ST}	软启动时间	空载, $C_{\text{OUT}}=22\mu\text{F}$		1		ms
η	Boost 效率	$V_{DD}=3.6\text{V}$, $R_L=8\Omega$, $P_O=1\text{W}$		84%		
I_{L_PEAK}	最大电感峰值限流	$V_{DD}=3.3\text{V to }5.5\text{V}$		4 ^(注1)		A
I_{SHORT}	PVDD 碰地限流			300		mA
Class D						
V_{OS}	输出失调电压	无输入, $V_{DD}=3.3\text{V to }5.5\text{V}$	-30	0	30	mV
η	总效率 (Boost+Class D)	$V_{DD}=4.2\text{V}$, $P_O=2.5\text{W}$, $R_L=8\Omega+33\mu\text{H}$, $PVDD=8.5\text{V}$		72		%
I_q	Speaker 静态电流 (整体)	$V_{DD}=3.6\text{V}$, input ac grounded, $R_L=8\Omega+33\mu\text{H}$		14		mA
	Receiver 静态电流 (整体)	$V_{DD}=3.6\text{V}$, input ac grounded, $R_L=8\Omega+33\mu\text{H}$		6		mA
F_{osc}	调制频率	$V_{DD}=3.3\text{V to }5.5\text{V}$		800		kHz
PSRR	电源抑制比	$V_{DD}=4.2\text{V}$, $V_{p-p_sin}=200\text{mV}$	217Hz		-70	dB
			1kHz		-65	dB
SNR	信噪比	$V_{DD}=4.2\text{V}$, $PVDD=8.5\text{V}$, $P_O=4.1\text{W}$, $A_v=8\text{V/V}$, THD+N=1%, $R_L=8\Omega+33\mu\text{H}$,			102	dB
			$V_{DD}=4.2\text{V}$, $PVDD=8.5\text{V}$, $P_O=0.8\text{W}$, $A_v=8\text{V/V}$, $R_L=8\Omega+33\mu\text{H}$			94

参数		条件		最小	典型	最大	单位
E _N	Speaker 输出噪声	Av=16 V/V	20Hz to 20kHz, input ac grounded, A-weighting		58		μV
		Av=8 V/V			47		
	Receiver 输出噪声	Av=1 V/V			20		
Av	Speaker 放大倍数				24 ^(注1)		dB
	Receiver 放大倍数				0 ^(注1)		
Rini	Speaker 内部输入电阻	Av=16 V/V			9		kΩ
	Speaker 内部输入电阻	Av=8 V/V			18		
	Receiver 内部输入电阻	Av=1 V/V			95		
Fin	Speaker 输入截止频率	Cin=47nF, Av=16 V/V			376		Hz
	Speaker 输入截止频率	Cin=47nF, Av=8 V/V			188		
	Receiver 输入截止频率	Cin=47nF, Av=1 V/V			36		
	Speaker 输入截止频率	Cin=68nF, Av=16 V/V			260		
	Speaker 输入截止频率	Cin=68nF, Av=8 V/V			130		
	Receiver 输入截止频率	Cin=68nF, Av=1 V/V			25		
THD+N	总谐波失真+噪声	V _{DD} =4.2V, P _o =0.6W, R _L =8Ω+33μH, f=1kHz, PVDD=8.5V			0.015		%
P _o	Speaker 输出功率	THD+N=1%, R _L =8Ω+33μH, V _{DD} =4.2V, PVDD=8.5V I _{L,PEAK} =4A			4.1		W
		THD+N=10%, R _L =8Ω+33μH, V _{DD} =4.2V, PVDD=8.5V I _{L,PEAK} =4A			4.9		W
		THD+N=1%, R _L =6Ω+33μH, V _{DD} =4.2V, PVDD=8.5V I _{L,PEAK} =4A			4.6		W
		THD+N=10%, R _L =6Ω+33μH, V _{DD} =4.2V, PVDD=8.5V I _{L,PEAK} =4A			5.1		W
电池跟踪 AGC							
V _{BSSGD}	电池保护阈值电压				3.5 ^(注1)		V
V _{BSSGD_HYS}	电池保护迟滞电压				100		mV
Triple-Level Triple-Rate AGC							
T _{AT1}	AGC1 启动时间				0.08 ^(注1)		ms/dB
T _{AT2}	AGC2 启动时间				0.64 ^(注1)		ms/dB
T _{AT3}	AGC3 启动时间				41 ^(注1)		ms/dB
T _{RLT}	释放时间				21 ^(注1)		ms/dB
A _{MAX}	最大衰减增益				-13.5		dB

注 1: 寄存器可调, 见寄存器列表。

测试方法

AW87319 为数字输出方式，输出为方波信号，如图 5 所示，需要在两个输出各接一个低通滤波器将开关调制频率滤除，然后测量滤波器的差分输出即可得到模拟输出信号。

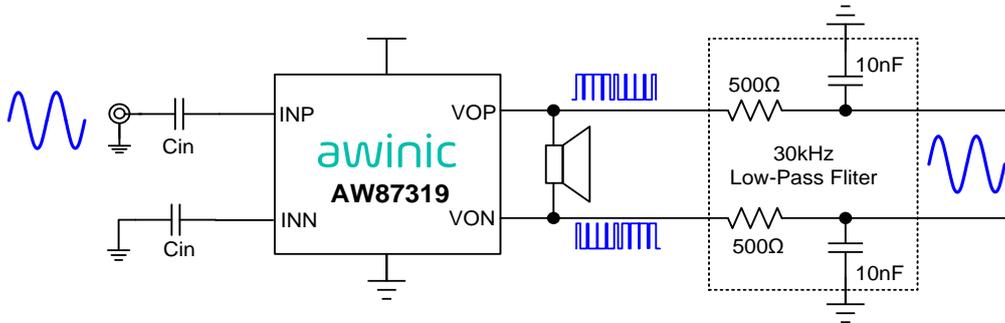


图5 AW87319 测试电路图

低通滤波器推荐采用表 1 中的电阻、电容值。

滤波电阻	滤波电容	低通截止频率
500Ω	10nF	32kHz
1kΩ	4.7nF	34kHz

表1. AW87319 测试用滤波器推荐值

功率计算方法

根据上面的测试方法，在低通滤波器的输出端得到差分模拟信号，利用示波器测试差分模拟信号的有效值 V_{o_rms} ，如下图所示：

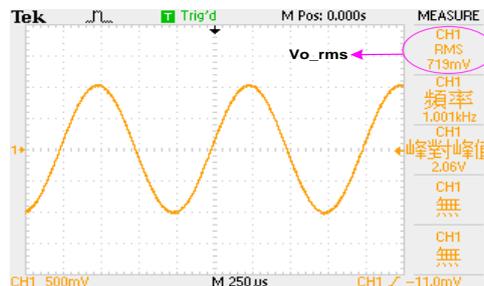
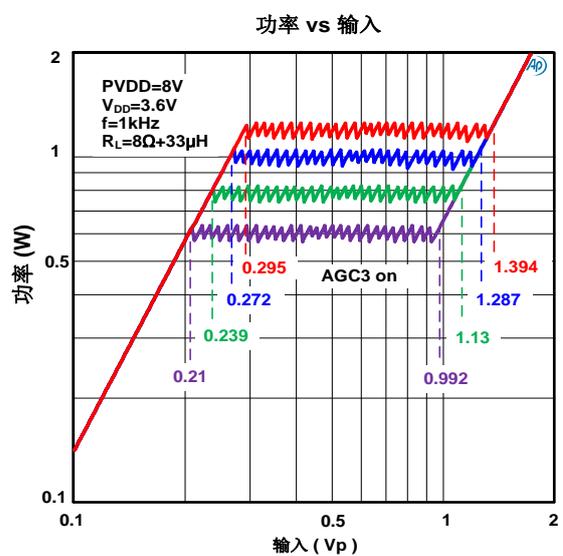
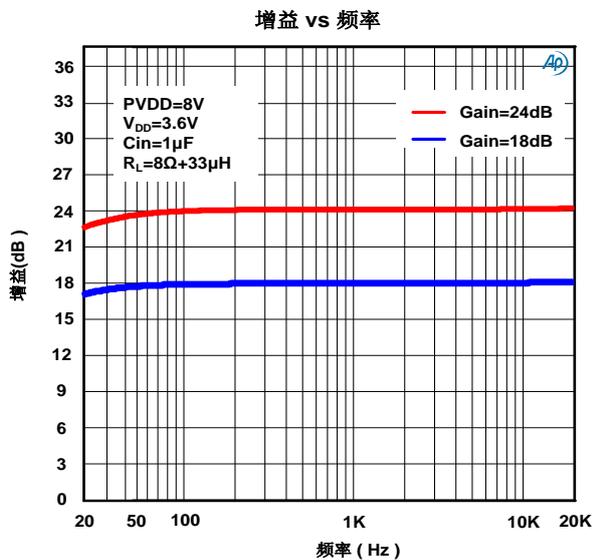
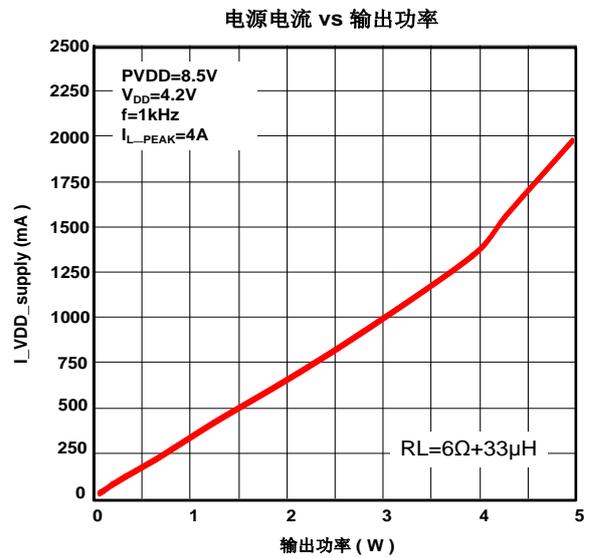
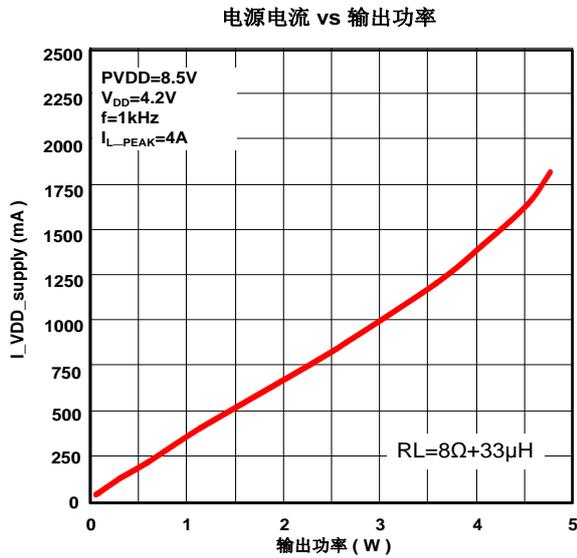
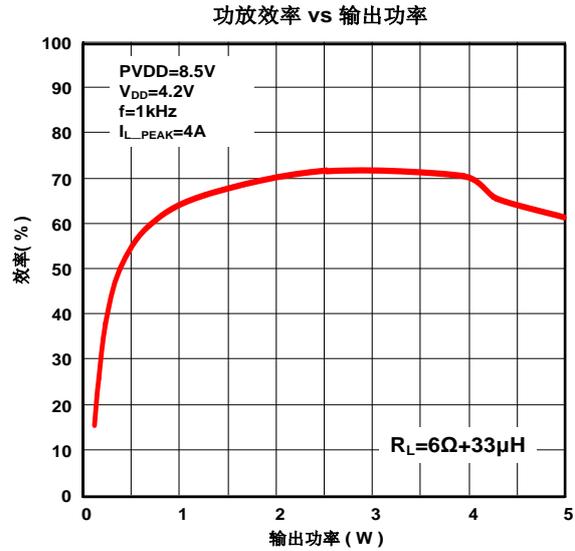
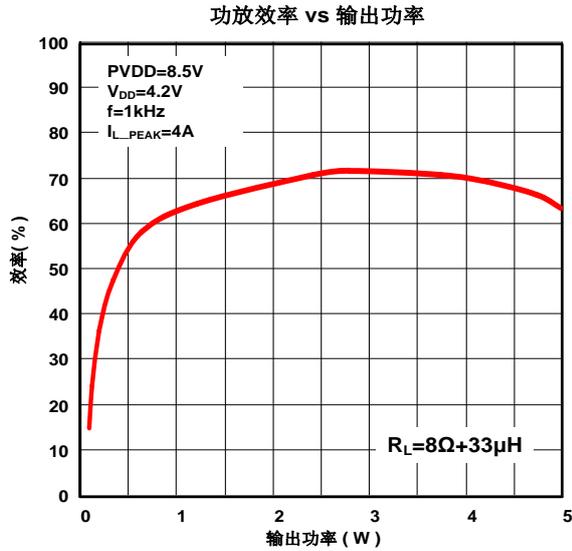


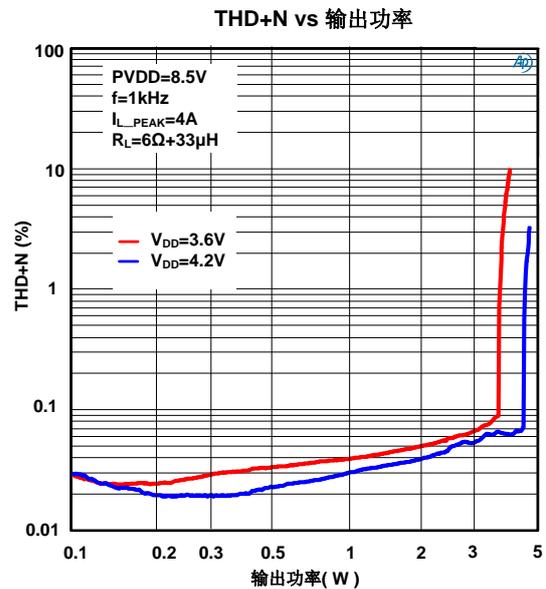
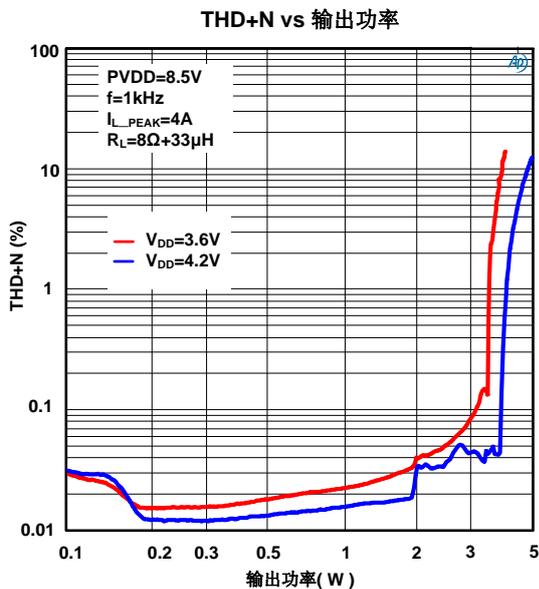
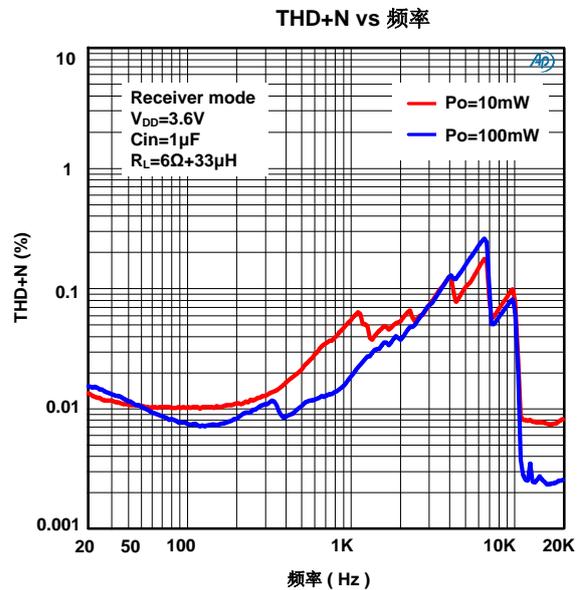
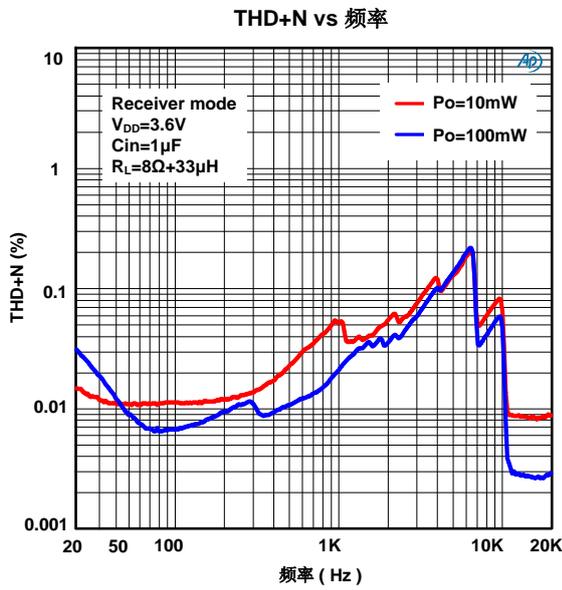
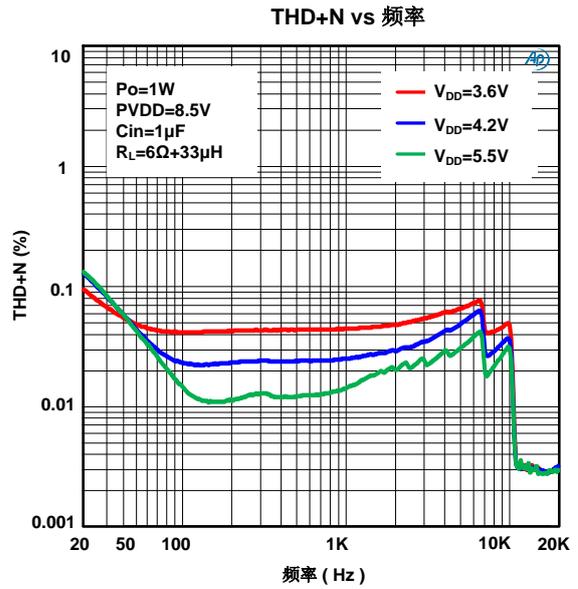
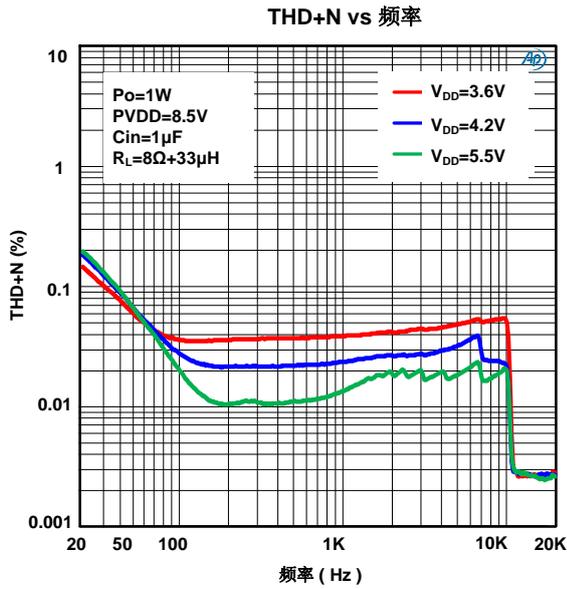
图6 输出有效值示意图

扬声器的功率计算如下：

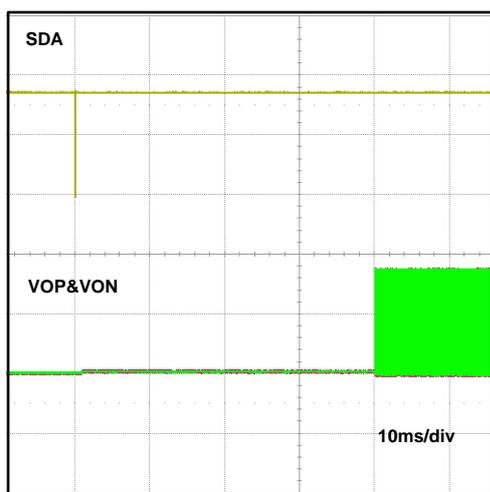
$$P_L = \frac{(V_{o_rms})^2}{R_L} \quad (R_L: \text{扬声器的负载阻抗})$$

典型特性曲线

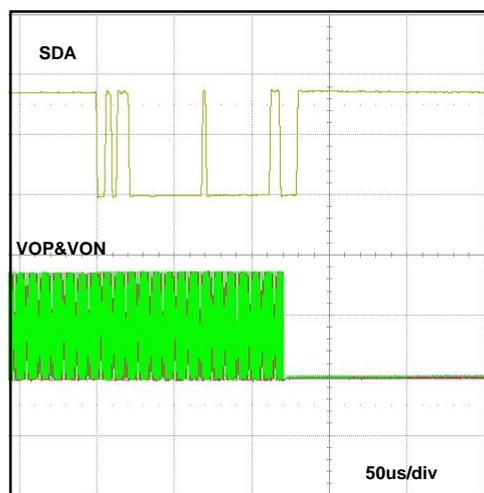




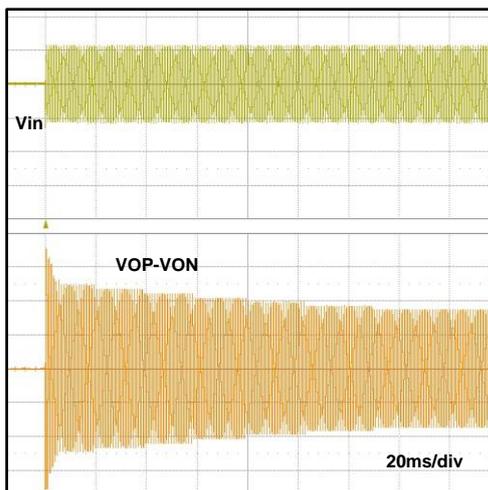
启动时序



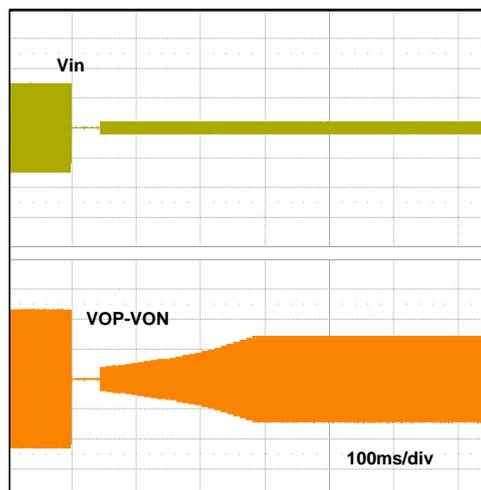
关断时序



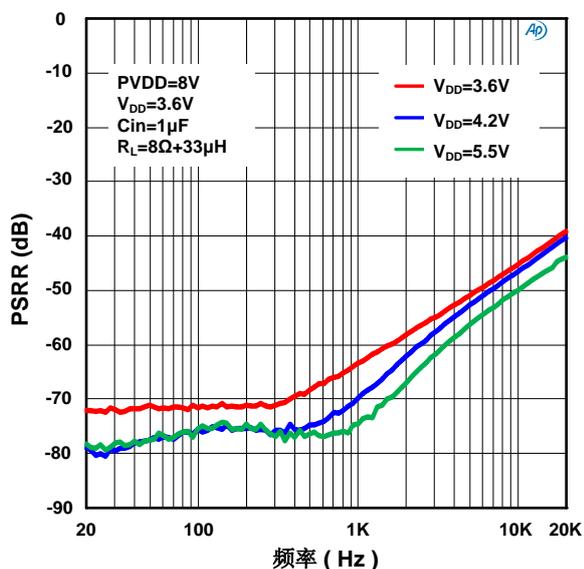
Triple-Level Triple-Rate AGC 压缩时序



Triple-Level Triple-Rate AGC 释放时序



PSRR vs 频率



工作原理

AW87319 是专业提高智能机音乐输出动态范围，提升整体音质而开发的高效率，低噪声，恒定大音量的第二代 Smart K 音乐功放。AW87319 集成效率高达 84% 的高压同步 Boost 作为 Class D 的功率级电源，显著提高了音乐的输出动态范围；AW87319 集成艾为专有的 Triple-Level Triple-Rate AGC 音效算法，增强低音，提升音乐动态听感，有效消除音乐播放中杂音，同时提升音质音量。AW87319 的底噪低至 47 μ V，具有高达 102dB 的信噪比，0.015% 的超低失真度和独特的 Triple-Level Triple-Rate AGC 技术，带来高品质的音乐享受。

AW87319 支持 Speaker 和 Receiver 的二合一应用。在 Receiver 应用时，Class D 功率级电源由 VBAT 直通提供。

AW87319 通过 I²C 接口控制内部寄存器，寄存器参数包括：Boost 输出电压，Boost 最大输入峰值电流，Class D 放大倍数，Triple-Level Triple-Rate AGC 参数等。

AW87319 内置限流保护、过热保护和短路保护功能，有效地保护芯片。AW87319 采用纤小的 2.76mm*2.36mm CSP-19 封装。

恒定功率输出

在手机音频应用中，AGC 功能对提升音乐音量音质非常具有诱惑力，但是随着锂电池电压的下降，普通功放的输出功率会逐渐减小，使得音乐音量越来越小，难以在整个电池电压范围内提供高品质的音乐。AW87319 采用独特的 Triple-Level Triple-Rate 技术，在整个锂电池电压 3.3V~4.35V 范围内，AGC 功率保持恒定，输出功率不会随着电池电压的降低而下降，在手机使用过程中，即使电池电压下降，AW87319 依然可以提供高品质大音量的音乐享受。AW87319 可通过 I²C 配置输出功率从 0.5W~1.5W，有效匹配主流喇叭。独特的 Triple-Level Triple-Rate AGC 技术，带来高品质的音乐享受。

Triple-Level Triple-Rate AGC 技术

Triple-Level Triple-Rate AGC 技术是艾为特有的针对高压功放设计的保护喇叭技术，分为 AGC1，AGC2 和 AGC3 三个功率等级和压缩速率等级，多方面配合喇叭，获得大音量的同时保持出众的音质。

实际应用中喇叭可以连续长时间在额定功率下工作，也可以短时间在大功率下工作，例如在喇叭的可靠性实验标准中，粉噪的峰值功率达到额定功率的 4 倍左右。随着大家对音量的要求越来越高，想要达到更大的音量和更好的音效，需要喇叭短时间在最大功率下工作，这样才能更好的发挥喇叭的性能。AW87319 的 Triple-Level Triple-Rate AGC 技术能更好的配合喇叭，发挥更优异的整体性能。Triple-Level Triple-Rate

AGC 技术中的 AGC1 在检测输出削波后在极短的时间内防止输出信号削波，有效抑制削波的杂音；AGC2 在较短的时间内提高音乐的动态范围；AGC3 能使喇叭工作在额定功率以下，有效提升音量的同时保护喇叭。三级 AGC 与喇叭的有效配合，能获得更优异的整体性能。

Triple-Level Triple-Rate AGC 通过检测功放输出的峰值电压，当输出的峰值电压大于设定的压缩阈值时，功放增益以 0.5dB 的步进减小。当输出的峰值电压小于设定的释放阈值时，功放增益以 0.5dB 的步进恢复至初始增益。释放阈值比最低一级压缩阈值低 1dB 左右。详细工作过程如下：

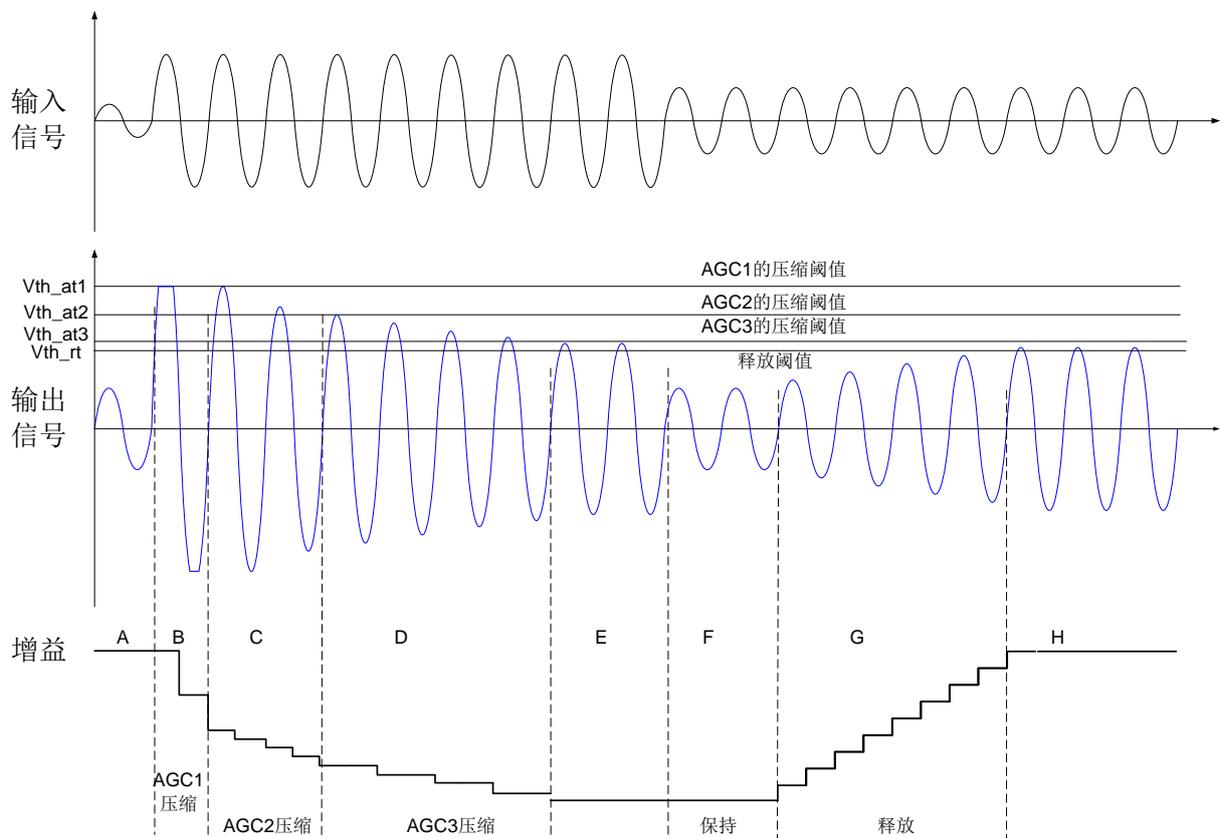


图7 Triple-Level Triple-Rate AGC 工作过程示意图

A: 输入信号小，输出电压小于 AGC 的阈值，AGC 不启动。

B: 输入信号变大，导致输出电压削波，AGC1 启动快速压缩，压缩时间可通过 I²C 寄存器 0x09h[2:1] 设置，在输出大于 Vth_at1 时增益寄存器开始减小。当输出信号过零时，增益寄存器改变功放增益，使功放的增益减小，使输出信号尽快不削波，快速消除削波杂音。

C: 当输出信号不削波且大于 AGC2 的压缩阈值 V_{th_at2} 时, AGC2 启动中速压缩, 压缩时间可通过 I²C 寄存器 0x08h[4:2] 设置, 增益寄存器以一定速率开始减小。当输出信号过零时, 增益寄存器改变功放增益, 使功放的增益减小, 使输出信号逐步减小至 AGC2 的压缩阈值 V_{th_at2} 以下, 减小大功率时的工作时间, 更好保护喇叭, 提升音效。

D: 当输出信号小于 AGC2 的压缩阈值 V_{th_at2} 且大于 AGC3 的压缩阈值 V_{th_at3} 时, AGC3 启动慢速压缩, 压缩时间可通过 I²C 寄存器 0x07h[4:2] 设置, 增益寄存器以一定速率开始减小。当输出信号过零时, 增益寄存器改变功放增益, 使功放的增益减小, 使输出信号逐步减小至 AGC3 的压缩阈值 V_{th_at3} 以下, 匹配喇叭的额定功率, 以获得更大的音量和更好地音质。

E: Triple-Level Triple-Rate AGC 压缩完成, 功放稳定输出在喇叭额定功率附近。

F: 输入信号减小, 导致输出小于释放的阈值 V_{th_rt} , 此时在保持时间 (10ms~20ms) 内增益保持不变。

G: 输出小于释放阈值 V_{th_rt} 的时间超过保持时间后, 增益开始释放后变大, 释放时间可通过 I²C 寄存器 0x07h[7:5] 设置。

H: 当输出信号大于释放阈值或增益为初始值时停止释放, 输出信号保持恒定。

三个 AGC 可独立开关, 可根据不同的应用需求灵活选择。如关闭 AGC1 和 AGC2, 仅保留 AGC3, 此时为 single-AGC 模式, 与 AW8736 (AGC3 attack time 设置为 1.28ms/dB, release time 设置为 41ms/dB) 类似; 关闭 AGC2, 开启 AGC1 和 AGC3 可配置成 Multi-Level AGC 模式, 此状态可设置成与 AW8738 类似 (AGC1 attack time 设置为 80us/dB, AGC3 attack time 设置为 0.64ms/dB, release time 设置为 10.24ms/dB)。

过零调整技术

普通 AGC 没有过零调整技术, AGC 控制增益改变一般发生在峰值处。在峰值处的增益变化会产生一定的瞬态失真, 对于个别音源, 这种失真是可以被听到的了, 如个别歌曲能轻微的“嗒嗒”声。

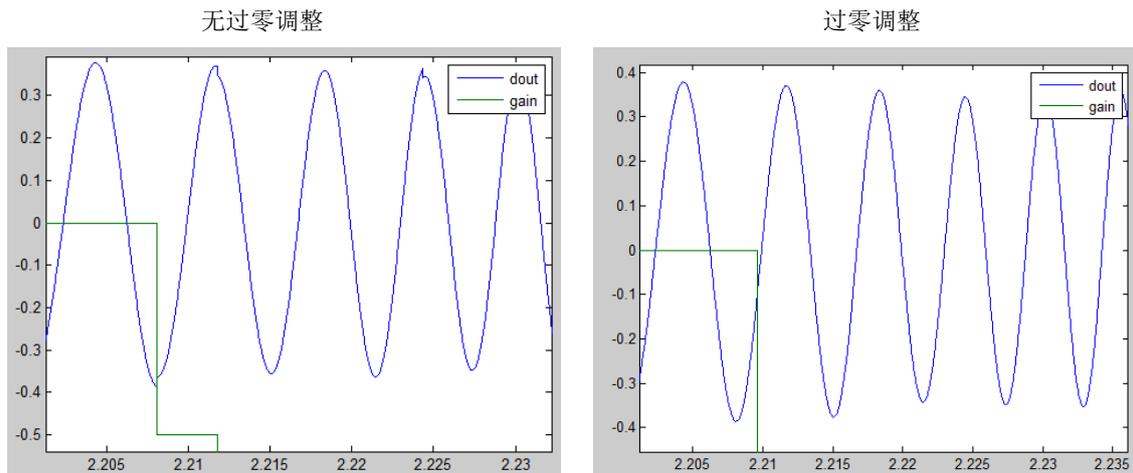


图8 过零调整对比图

如上图所示，无过零调整技术在大信号峰值处时能看到明显的变化台阶，此台阶音在个别音源中能轻微感知。采用过零检测技术后，增益的改变发生在零信号附近，台阶消失。使用过零检测技术后可使声音更纯净自然。

低电压保护 AGC 技术

手机在使用过程中电池电压会不断降低，而电流反而会越来越大。当电池电压较低时，短时的大电流可能导致电池保护或手机自动关机。艾为特有的低电压保护 AGC 技术能很好的改善此问题，防止电池电压过低时的电流过大。

AW87319 内置低电压保护 AGC 技术，实时检测电池电压。当检测到电池电压低于安全阈值时，会快速降低增益从而减小输出电压，减小电源电流，有效防止低电压时电流过大导致的电池保护或手机关机。

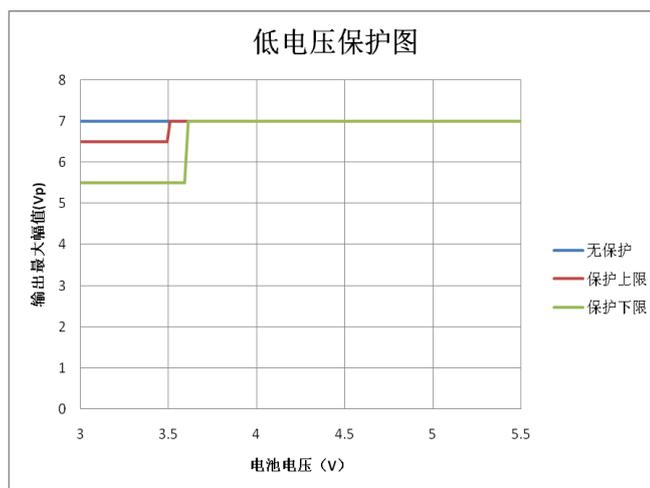


图9 低电压保护图

低电压保护 AGC 技术的电压保护安全阈值可通过 I²C 寄存器 0x02h[4:3] 设置为 3.5V~3.6V，同时保护后的最大输出电压可通过 I²C 寄存器 0x02h[1:0] 设置为 5Vp~6.5Vp。

低电压保护 AGC 技术仅在寄存器 0x02h[2] 设置为 1 时有效，寄存器设置为 0 时无此功能。

同步 Boost 技术

AW87319 集成高效的 PWM 峰值电流模同步 Boost 作为 Class D 的功率级电源，显著提高音频信号的输出电压动态范围。工作时采用 1.6MHz 的开关频率，减小外部器件尺寸，节省 PCB 空间。可通过 I²C 寄存器 0x03h[2:0] 设置 Boost 的输出电压，寄存器 0x04h[2:0] 设置 Boost 的电感峰值电流。

AW87319 的同步 Boost 内置软启动功能，有效防止启动时的过冲电流；集成输出端的短路保护和自恢复功能；集成 Anti-Ring 电路，有效降低 DCM 模式下的 EMI 干扰；内置衬底切换电路，关机时输入与输出实现“真”隔离，有效防止输入漏电和输出反灌。

二合一应用

AW87319 内置 Receiver 模式，可方便实现 Speaker 与 Receiver 二合一的应用，更好的节省系统成本和布板空间。AW87319 内置放大倍数可调，可通过 I²C 寄存器 0x05h[3:0] 设置 Speaker 和 Receiver 模式下的放大倍数。

在输入电容为典型的 47nF 时，默认 Speaker 状态下放大倍数为 16 倍，截止频率为 376Hz；默认 Receiver 的放大倍数为 1 倍，此时的噪声为 20 μ V，截止频率为 36Hz，能在不改变任何硬件的情况下实现 Speaker 和 Receiver 的二合一应用。

AW87319 设置为 Receiver 模式时，Class D 的驱动级电源由 VBAT 直接提供。

RNS(RF TDD Noise Suppression)

TDD Noise 产生的原因

GSM 蜂窝电话采用 TDMA: Time Division Multiple Access(时分多址)时隙分享技术。时分多址把时间分割成周期性的帧，每一个帧再分割成若干个时隙向基站发送信号，基站发向多个移动终端的信号也都按顺序安排在预定的时隙中传输。这其中每个 TDMA 帧含 8 个时隙，整个帧时长约为 4.615ms，每个时隙时长为 0.577ms。

GSM 制式的手机，RF 功率放大器每隔 4.615ms (217Hz) 就会有一次讯号传输，讯号传输时会产生间歇的 Burst 电流和很强的电磁辐射。间歇的 Burst 电流会形成 217Hz 的电源波动；900MHz 和 1800MHz 的高频 RF 信号形成了 217Hz 的射频包络信号。217Hz 的电源波动会通过传导耦合到音频讯号通路中，

217Hz 的射频包络信号会通过辐射耦合到音频讯号通路中，如果防护不好，就会产生可听到的 TDD Noise，其中包括了 217Hz 噪声和 217Hz 的谐波噪声信号。

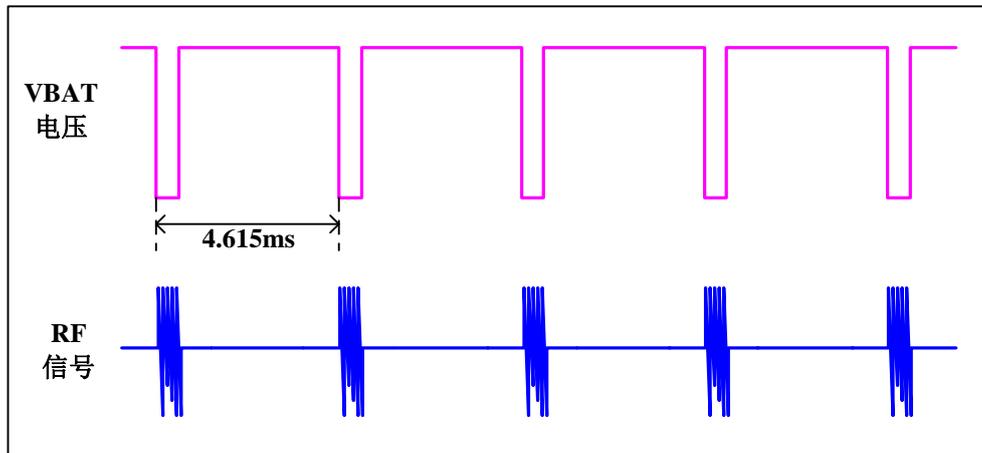


图10 GSM 射频工作时电源电压和 RF 信号示意图

RNS 技术通过艾为特有的电路架构对传导和辐射的干扰进行了全方面的抑制。有效提高对 TDD Noise 的抑制能力

传导噪声的抑制

RF 功率放大器工作时，以 217Hz 的频率从电池中抽取电流，由于电池有一定的内阻，会在电源上引起 217Hz 的电源纹波，电源纹波会通过音频功率放大器耦合到喇叭上。对电源波动的抑制能力取决于音频功率放大器的 PSRR。

$$\text{PSRR} = 20\log\left(\frac{v_{\text{out}_{\text{ac}}}}{v_{\text{dd}_{\text{ac}}}}\right)$$

全差分放大器由于输入、输出完全对称，理论上电源波动对两个输出的影响是完全一样的，差分输出完全不受电源波动的影响。实际情况中，由于工艺偏差等因素影响，放大器会有一些的失配，PSRR 一般都优于-60dB，-60dB 表示输出相对于电源的波动可以衰减 1000 倍，比如 500mVp 的电源波动，差分输出为 0.5mV，基本可以满足应用需求。

但在实际应用中，PSRR 为-60dB 甚至-80dB 的功率放大器都可能会碰到传导的 TDD Noise 问题，这是为什么呢？这里我们还需要考虑音频功率放大器外围器件失配的影响。

对传统音频功率放大器，当输入电阻 R_{in} 、输入电容 C_{in} 发生失配时，会极大地影响音频功率放大器的 PSRR 指标，在 24 倍放大倍数情况下，1%的输入电阻、电容失配会使 PSRR 弱化到-46dB 左右，10%的

输入电阻、输入电容失配会使 PSRR 弱化到-28dB 左右，当电源波动较大时，就很容易产生可听到的 TDD Noise。

为了提升输入电阻、输入电容失配情况下音频功率放大器的 PSRR，AW87319 采用了特有的传导噪声抑制电路，使得输入电阻、输入电容偏差 10%甚至更大的情况下仍然保持较高的 PSRR 值，极大地抑制了传导噪声的产生。

辐射噪声的抑制

音频讯号模块的输入走线，输出走线，喇叭环路，甚至电源和地环路都可能会受到 RF 辐射干扰，较长的输入走线、输出走线类似于天线的作用，尤其容易受到 RF 辐射的影响。

在设计中可以采用合理的 PCB 布局来降低 RF 辐射的影响，如尽量缩短输入、输出走线长度；音频器件尽量远离 RF 天线并屏蔽；保持音频讯号通路上各器件地的完整性；在敏感结点增加到地的小电容旁路 RF 信号等。但是在实际应用中，PCB 布局很难完全考虑到 RF 辐射对音频讯号通路的影响，仍然会有一些 RF 能量会耦合到音频讯号通路中，形成可听的 TDD Noise。为此，AW87319 在芯片内部采用了特有的 RF 辐射抑制电路，在芯片内部建立屏蔽层，有效阻挡高频 RF 能量进入芯片中，保证功放输出给喇叭的驱动信号不会受到天线 RF 辐射的影响，从而避免了由于天线 RF 辐射引起的 TDD Noise。

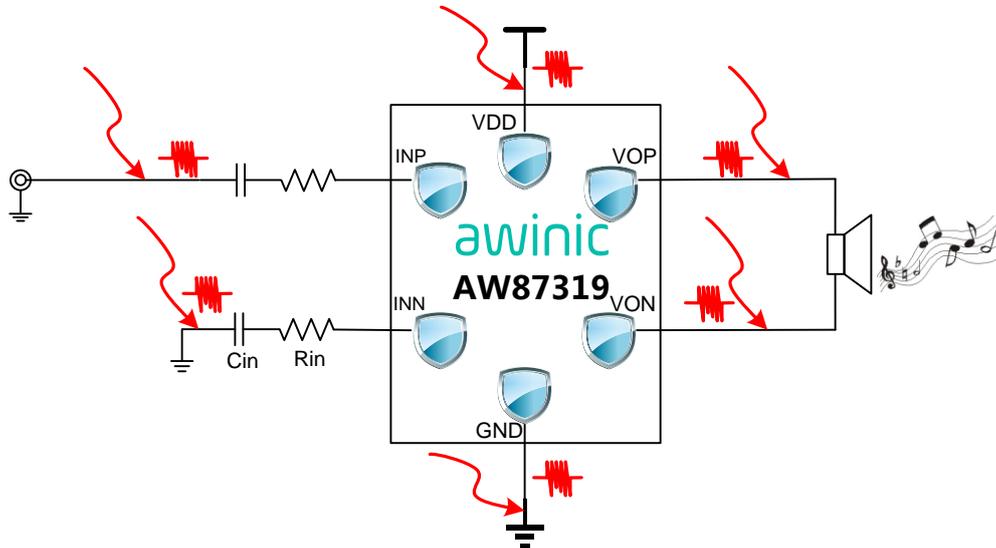


图11 RF 辐射耦合示意图

无需滤波器的 D 类放大器

传统 D 类放大器在无输入信号的空闲状态，输出是反相的方波输出，反相的方波直接加在喇叭负载上，会在喇叭上形成很大的开关电流功耗，因此需要在功放输出增加 LC 滤波器来恢复模拟音频信号。LC 滤波器增加了成本和 PCB 布板面积，同时增加了功耗，降低了 THD+N 等性能。

AW87319 采用了无需滤波器的 D 类放大器架构，不需要输出的 LC 滤波器。在无输入信号的空闲状态，功放的两个输出（VOP、VON）为同相的方波，不会在喇叭负载上产生空闲开关电流。在输入端加了输入信号后，输出的占空比发生变化，VOP 的占空比变大的同时 VON 的占空比变小，输出的差分在喇叭上形成了输出的差分放大信号。

EEE

AW87319 采用艾为拥有专利的 EEE 技术，有效控制功放数字输出时的边沿速度，在全带宽范围内极大地降低 EMI 干扰，完全满足 FCC CLASS B 规范要求。

Pop-Click 抑制

Pop-Click 是发生在功放开启和关断瞬间的异常杂音，AW87319 采用艾为专有的 Pop-Click 抑制电路，有效抑制功放打开、关断时的瞬间噪声。

过温保护

AW87319 具有自动温度检测机制，当芯片工作在故障状况下，芯片温度过高，上升到预设的过热保护温度阈值（160°C）时，系统会启动过热保护，将芯片关断。当芯片温度恢复至正常工作范围（低于 130°C）时，AW87319 重新启动，恢复正常工作。

自动恢复的过流保护功能

AW87319 带有可自动恢复的输出过流保护功能，当过流发生的时候，AW87319 内部的保护电路将芯片关断，保证芯片不被损坏，当短路故障消除后，芯片自动恢复工作，无需重新启动。

I²C 时序特征

Parameter			MIN	TYP	MAX	UNIT
No.	Sym	Name				
1	f _{SCL}	SCL 时钟频率			400	kHz
2	t _{LOW}	SCL 低电平持续时间	0.6			ns
3	t _{HIGH}	SCL 高电平持续时间	1.3			ns
4	t _{RISE}	SCL 和 SDA 上升时间			0.3	μs
5	t _{FALL}	SCL 和 SDA 下降时间			0.3	μs
6	t _{SU:STA}	SCL 到 START 状态的建立时间	0.6			μs
7	t _{HD:STA}	START 状态到 SCL 的保持时间	0.6			μs
8	t _{SU:STO}	SCL 到 STOP 状态的建立时间	0.6			μs
9	t _{BUF}	STOP 状态到 START 状态的总线空闲时间	1.3			μs
10	t _{SU:DAT}	SDA 到 SCL 的建立时间	0.1			μs
11	t _{HD:DAT}	SCL 到 SDA 的保持时间	10			ns

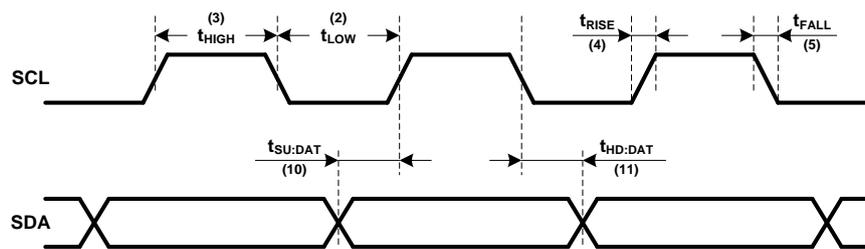


图12 SCL 与 SDA 在数据传输过程中的时序关系

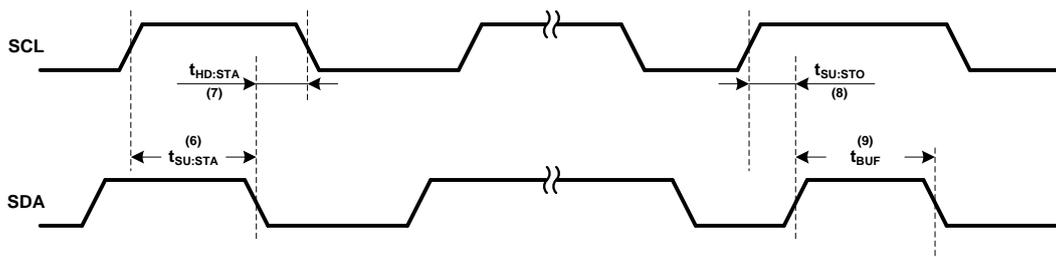


图13 START 状态与 STOP 状态的时序关系

通用 I²C 协议

I²C (Inter-ICs) 使用了两条串行走线，串行数据线 (SDA) 与串行时钟线 (SCL)，来实现特定系统内各个集成电路模块之间的数据通讯和传输。每个设备使用独一无二的 7 位地址来进行识别，同一设备既可以发送数据也可以接收数据。此外，通讯过程中所牵涉的设备也有主 (Master)、从 (Slave) 之分：通讯

过程中只有主设备可以启动和终止数据的传输，并产生相应的时钟信号，而在传输过程中使用地址访问的设备均可以看作为从设备。

SDA 和 SCL 均通过电流源或者上拉电阻连接至电源。默认情况下两条走线均为高电平。所有的数据传输过程都需要通过主设备发出 START 状态来启动、发出 STOP 状态来结束：

START 状态：当 SCL 维持高电平时，SDA 从高降至低电平

STOP 状态：当 SCL 维持高电平时，SDA 从低拉至高电平

上述两个状态只能由主设备产生。此外，如果数据传输结束后主设备不产生 STOP 状态、取而代之的是重新产生一个 START 状态（Repeated START, Sr），则认为此时总线仍处于数据传输过程。在功能上，Sr 状态与 START 状态是一样的，如图 14 所示。

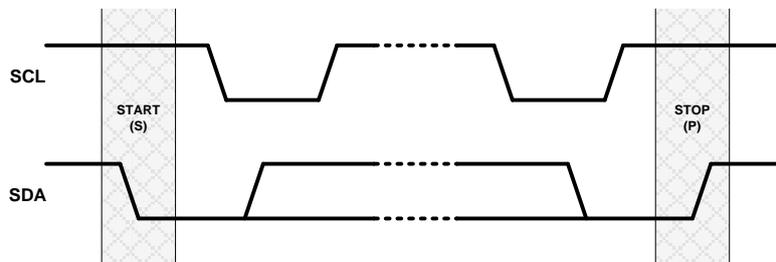


图14 START 状态与 STOP 状态的产生过程

在数据传输过程中，当时钟线 SCL 维持高电平时，数据线 SDA 必须保持不变；仅当时钟线 SCL 维持低电平时，数据线 SDA 才能发生改变，如图 15 所示。每一个 SDA 上传输的信息均以 9 个比特为一个单位，其中前 8 位为所要传输的数据，且第 1 位为最高位（Most Significant Bit, MSB），第 9 位为确认位（Acknowledge, ACK or A），如图 16 所示。当 SDA 在第 9 个时钟脉冲时传输高电平，则意味着确认位为 1，即当前传输的 8 位数据被确认，否则就意味着数据传输未被确认。在 START 状态与 STOP 状态之间可以传输任意数量的数据。

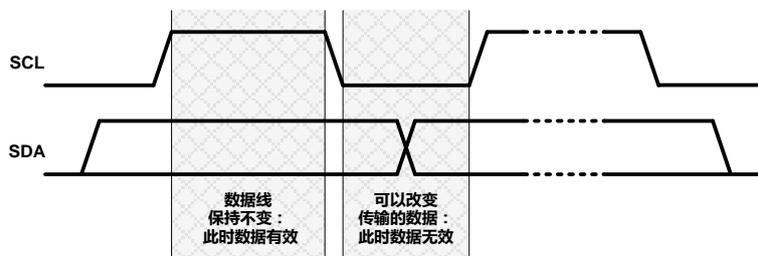


图15 I²C 总线上的数据传输规则

实际数据传输的整个过程如图 16 所示。当产生了 START 状态后，主设备通过发出一个 8 位的数据，其中包括一个 7 位的从设备地址（Slave Address），以及紧随其后的 1 位“读/写”标志位（ $\overline{R/W}$ ）。其中标志位用来指定后续数据的传输方向。待数据传输完毕，主设备便产生 STOP 状态来结束整个过程。不过，如果主设备打算继续进行数据传输，也可以直接发出一个 Repeated START 状态，而不需要使用 STOP 状态来结束传输。

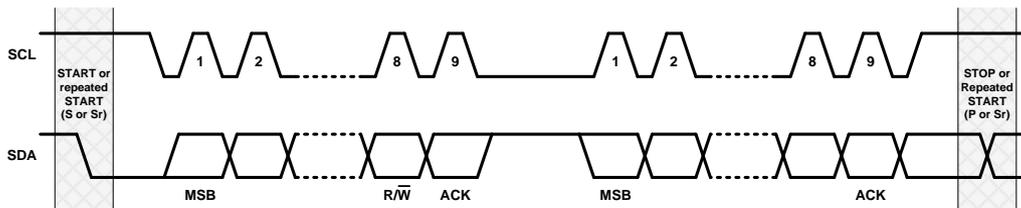


图16 I²C 总线上的数据传输过程

I²C 读/写流程

以下描述了 I²C 总线上数据传输的两类方式：

写流程

写流程指主设备将数据写入从设备内。在此过程中数据的传输方向始终是从主设备至从设备，传输过程中方向不变。所有的确认位均由从设备发出，特别地，作为从设备的 AW87319，传输过程按照以下所列步骤进行，如图 17 所示：

主设备产生 START 状态，START 状态通过当时钟 SCL 信号为高时拉低数据线 SDA 来产生；

主设备发送 7 位从设备地址，以及“读/写”标志位（标志位 $\overline{R/W}=0$ ）；

从设备发送确认位（ACK）来确认从设备地址是否正确；

主设备发送需要写入数据的 AW87319 的寄存器的 8 位地址；

从设备发送确认位（ACK）来确认寄存器地址是否正确；

主设备发送 8 位需要写入寄存器的数据；

从设备发送确认位（ACK）来确认所发数据是否成功获取；

如果主设备需要发送进一步的数据，其不需要进一步发送寄存器地址给 AW87319，AW87319 内部在每一次发送确认位（ACK）后会自动累加寄存器地址，此时只要重复第 6 步和第 7 步即可；

主设备产生 STOP 状态以结束数据传输。

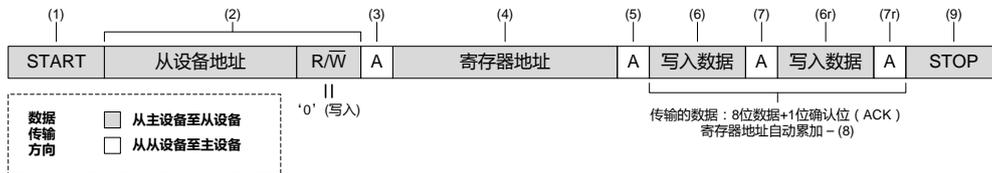


图17 写流程（过程中数据传输方向不变）

读流程

读流程指从设备将数据反馈给主设备。在此过程中数据的传输方向会发生改变，改变前后主设备会发送两次 START 状态和从设备地址，并且会发送相反的“读/写”标志位。特别地，作为从设备的 AW87319，传输过程按照以下所列步骤进行，如图 18 所示：

主设备产生 START 状态；

主设备发送 7 位从设备地址，以及读/写标志位（标志位 $\overline{R/W}=0$ ）；

从设备发送确认位（ACK）来确认从设备地址是否正确；

主设备发送需要读取数据的 AW87319 的寄存器的 8 位地址；

从设备发送确认位（ACK）来确认寄存器地址是否正确；

主设备通过连续产生 STOP 状态和 START 状态、或者单独的 Repeated START 来重启数据传输过程；

主设备再次发送 7 位从设备地址，以及读/写标志位（标志位 $\overline{R/W}=1$ ）；

从设备发送确认位（ACK）来确认从设备地址是否正确；

从设备发送 8 位主设备想要读取的寄存器数据；

主设备发送确认位（ACK）来确认所发数据是否成功获取；

AW87319 内部在每一次收到主设备的确认位（ACK）后会自动累加寄存器地址；

主设备产生 STOP 状态以结束数据传输。

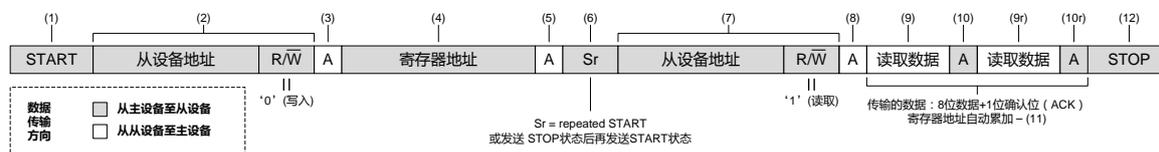


图18 读流程（过程中数据传输方向改变）

寄存器列表

名称	地址	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Chip ID	0x00	1	0	0	1	1	0	1	1
SYCTRL	0x01	0	0	0	0	0	EN_SW	EN_ClassD	EN_Boost
BATSAFE	0x02	0	0	1	BSTV ⁽¹⁾ [1]	BSTV ⁽¹⁾ [0]	EN_SS ⁽²⁾	BSMOL ⁽³⁾ [1]	BSMOL ⁽³⁾ [0]
BOV ⁽⁴⁾	0x03	0	0	0	0	0	1	BOV ⁽⁴⁾ [1]	BOV ⁽⁴⁾ [0]
BP	0x04	0	0	0	0	0	BMCP ⁽⁵⁾ [2]	BMCP ⁽⁵⁾ [1]	BMCP ⁽⁵⁾ [0]
Gain	0x05	0	0	0	0	Gain[3]	Gain[2]	Gain[1]	Gain[0]
AGC3_Po	0x06	0	0	0	0	AGC3_Po[3]	AGC3_Po[2]	AGC3_Po[1]	AGC3_Po[0]
AGC3	0x07	AGC3_RT[2]	AGC3_RT[1]	AGC3_RT[0]	AGC3_AT[2]	AGC3_AT[1]	AGC3_AT[0]	1	0
AGC2	0x08	AGC2_Po[2]	AGC2_Po[1]	AGC2_Po[0]	AGC2_AT[2]	AGC2_AT[1]	AGC2_AT[0]	0	0
AGC1	0x09	0	0	0	0	0	AGC1_AT[1]	AGC1_AT[0]	PD_AGC1

- (1) BSTV: Battery_Safeguard_Threshold_Voltage
(2) EN_SS: EN_Software_Safeguard
(3) BSMOL: Battery_Safeguard_Max_Output_Level
(4) BOV: Boost_Output_Voltage
(5) BMCP: Boost_Maxim_Coil_Peak_Current

寄存器	0x00	0x01	0x02	0x03	0x04	0x05	0x06	0x07	0x08	0x09
Default	0x9B	0x03	0x28	0x05	0x04	0x02 (EN_Boost=0)	0x03	0x52	0x28	0x02
						0x0D (EN_Boost=1)				

表 2. AW87319 寄存器默认值

任何地址超过 0x09 的寄存器以及所有保留位均被保留用作调试和测试之用, 改变他们的值可能会影响功放的正常功能, 读取他们则会得到任何可能的数值。AW87319 的 I²C 地址为(10110A2A1), 其中, 为了避免与其它 I²C 设备的地址发生冲突, 可以通过上拉或下拉 AW87319 的 AD2 和 AD1 引脚来分别设定 A2 和 A1 的值。以下列出了所有可见寄存器的具体信息, 包括默认值, 可编程的取值范围。

CHIP ID 寄存器 (地址: 0x00)

I ² C Bit	Name	R/W	Default	Description
7:0	IDCODE	R	0x9B	Chip ID will be returned after reading. All configuration registers will be reset to default values after 0xAA is written.

SYSTEM CONTROL (SYCTRL) 寄存器 (地址: 0x01)

I ² C Bit	Name	R/W	Default	Description
7:3	--	--	0000 0	Reserved and Unused
2	EN_SW	R/W	0	Chip Software Enable 0: Chip Software Disable; Shutdown the whole chip except BIAS and OSC. 1: Chip Software Enable
1	EN_ClassD	R/W	1	Class D Enable 0: Class D Disable 1: Class D Enable
0	EN_Boost	R/W	1	Boost Enable: This bit must be unchanged when EN_SW=1. 0: Boost Disable 1: Boost Enable

BATTERY SAFEGUARD (BATSAFE)寄存器 (地址: 0x02)

I ² C Bit	Name	R/W	Default	Description
7:5	--	--	001	Reserved and Unused
4:3	Battery_Safeguard_Threshold_Voltage	R/W	01	Setting Battery Threshold Voltage for Triggering Battery Safeguard Mode: When EN_Boost=0, these bits are fixed in '00'. 00: On-Chip Threshold Detect Disable: Use off-chip signal to control mode switch. 01: Threshold Voltage is 3.50V 10: Threshold Voltage is 3.55V 11: Threshold Voltage is 3.60V
2	EN_Software_Safeguard	R/W	0	Battery Safeguard Mode Software Enable 0: Battery Safeguard Mode Software Disable 1: Battery Safeguard Mode Software Enable
1:0	Battery_Safeguard_Max_Output_Level	R/W	00	Setting Maximum Output Level when Battery Safeguard Mode Triggered 00: 5.5Vp 01: 5.0Vp 10: 6.0Vp 11: 6.5Vp

BOOST OUTPUT VOLTAGE (BOV)寄存器 (地址: 0x03)

I ² C Bit	Name	R/W	Default	Description
7:3	--	--	0000 0	Reserved and Unused
2:0	Boost_Output_Voltage	R/W	101	Setting Boost Output Voltage 111: 8.5V 110: 8.25V 101: 8.0V 100: 7.75V 0XX: Unavailable

BOOST PARAMETER (BP)寄存器 (地址: 0x04)

I ² C Bit	Name	R/W	Default	Description
7:3	--	--	0000 0	Reserved and Unused
2:0	Boost_Max_Coil_Peak_Current	R/W	100	Setting Boost Max Inductor Peak Current 000: 1.50A 001: 2.00A 010: 2.50A 011: 3.00A 100: 3.25A 101: 3.50A 110: 3.75A 111: 4.00A

CLASS D GAIN (Gain)寄存器 (地址: 0x05)

For EN_Boost=0 (Receiver Mode):

I ² C Bit	Name	R/W	Default	Description
7:4	--	--	0000	Reserved and Unused
3:0	Class_D_Gain	R/W	0010	Setting Class D Amplifying Gain
				0000: -3.0dB R _{ini} =134kΩ
				0001: -1.5dB R _{ini} =113kΩ
				0010: 0.0dB R _{ini} =95kΩ
				0011: 1.5dB R _{ini} =80kΩ
				0100: 3.0dB R _{ini} =67kΩ
				0101: 4.5dB R _{ini} =57kΩ
				0110: 6.0dB R _{ini} =47kΩ
				0111: 7.5dB R _{ini} =40kΩ
				1000: 9.0dB R _{ini} =34kΩ
				1XXX (XXX≠000): Unavailable

For EN_Boost=1 (Boost Mode):

I ² C Bit	Name	R/W	Default	Description
7:4	--	--	0000	Reserved and Unused
3:0	Class_D_Gain	R/W	1101	Setting Class D Amplifying Gain
				0XXX: Unavailable
				1000: Unavailable
				1001: 18.0dB R _{ini} =18kΩ
				1010: 19.5dB R _{ini} =15kΩ
				1011: 21.0dB R _{ini} =13kΩ
				1100: 22.5dB R _{ini} =11kΩ
				1101: 24.0dB R _{ini} =9kΩ
				1110: 25.5dB R _{ini} =8kΩ
				1111: 27.0dB R _{ini} =6.5kΩ

CLASS D AGC3 OUTPUT POWER (AGC3_Po)寄存器 (地址: 0x06)

I ² C Bit	Name	R/W	Default	Description
7:4	--	--	0000	Reserved and Unused
3:0	AGC3_Output_Power	R/W	0011	Setting AGC3 Output Power for Protecting Speaker
				0000: 0.5W @8Ω 0.67W @6Ω
				0001: 0.6W @8Ω 0.80W @6Ω
				0010: 0.7W @8Ω 0.93W @6Ω
				0011: 0.8W @8Ω 1.07W @6Ω
				0100: 0.9W @8Ω 1.20W @6Ω
				0101: 1.0W @8Ω 1.33W @6Ω
				0110: 1.1W @8Ω 1.47W @6Ω
				0111: 1.2W @8Ω 1.60W @6Ω
				1000: 1.3W @8Ω 1.73W @6Ω
				1001: 1.4W @8Ω 1.87W @6Ω
				1010: 1.5W @8Ω 2.00W @6Ω
				1011: AGC3 Disable
				1100~1111: Unavailable

CLASS D AGC3 PARAMETER (AGC3)寄存器 (地址: 0x07)

I ² C Bit	Name	R/W	Default	Description
7:5	AGC3_Release_Time	R/W	010	Setting Release Time of AGC3:
				000: 5.12ms/dB
				001: 10.24ms/dB
				010: 21 ms/dB
				011: 41 ms/dB
				100: 82 ms/dB
				101: 164 ms/dB
				110: 328 ms/dB
				111: Unavailable
4:2	AGC3_Attack_Time	R/W	100	Setting Attack Time of AGC3:
				000: 0.64ms/dB
				001: 1.28ms/dB
				010: 2.56ms/dB
				011: 10.24ms/dB
				100: 41ms/dB
				101~111: Unavailable
1:0	-	-	10	Reserved and Unused

CLASS D AGC2 PARAMETER (AGC2)寄存器 (地址: 0x08)

I ² C Bit	Name	R/W	Default	Description
7:5	AGC2_Output_Power	R/W	001	Setting AGC2 Output Power:
				000: 1.2W @8Ω 1.6W @6Ω
				001: 1.5W @8Ω 2.0W @6Ω
				010: 1.8W @8Ω 2.4W @6Ω
				011: 2.1W @8Ω 2.8W @6Ω
				100: 2.4W @8Ω 3.2W @6Ω
				101: AGC2 Disable
				110~111: Unavailable
4:2	AGC2_Attack_Time	R/W	010	Setting Attack Time of AGC2:
				000: 0.16ms/dB
				001: 0.32ms/ dB
				010: 0.64ms/dB
				011: 2.56ms/dB
				100: 10.24ms/dB
				101: 41ms/dB
				110~111: Unavailable
1:0	--	--	00	Reserved and Unused

CLASS D AGC1 PARAMETER (AGC1)寄存器 (地址: 0x09)

I ² C Bit	Name	R/W	Default	Description
7:3	--	--	0000	Reserved and Unused
2:1	Fastest_Level_AGC_Attack_Time	R/W	01	Setting Fastest Level AGC Attack Time:
				00: 0.04ms/dB
				01: 0.08ms/dB
				10: 0.16ms/dB
				11: 0.32ms/dB
0	PD_Fastest_Level_AGC	R/W	0	Fastest Level AGC Disable:
				0: Fastest Level AGC Enable
				1: Fastest Level AGC Disable

应用信息

Boost 电感的选择

电感的选取，需要综合考虑电感值，电感体积，磁屏蔽，电感的饱和电流和温升电流等。

a) 电感值

电感值的选取受限于 Boost 升压转换器的内部环路补偿。为了保证在各种工作条件下仍然具有足够的相位裕度，AW87319 推荐使用 1 μ H 的电感。

b) 电感体积

对一定电感值的电感，其体积越小，电感的串联寄生电阻 DCR 越大，对应损耗越高，效率越低。

c) 磁屏蔽

磁屏蔽可以有效的防止电感的电磁辐射干扰，在对 EMI 敏感的应用环境中最好选用有磁屏蔽的电感。

d) 电感的饱和电流和温升电流

电感的饱和电流和温升电流值是选择电感的重要依据。随着电感电流的增加，一方面，由于磁芯开始饱和，电感感值会下降；另一方面，电感的寄生电阻和磁芯损耗都会导致电感温度升高。一般来说，定义电感感值下降到 70% 时的电流值称为饱和电流 I_{SAT} ，电感温度上升 40 $^{\circ}$ C 的电流值称为温升电流 I_{RMS} 。

下面通过计算来定量说明上述参数的选取方法。

对于一般应用而言，需要计算出在应用范围内的最大电感峰值电流 I_{L_PEAK} 和最大电感有效电流 I_{L_RMS} ，并以此作为选择电感的依据：前者决定了电感饱和电流的取值，后者决定了温升电流的取值；此外，通过计算电感上流过的电流有效值，可以计算得到由于 DCR 导致的功耗损失。对于 AW87319 而言，以 $V_{DD}=4.2V$ 、 $PV_{DD}=8.5V$ 、喇叭阻抗 $R_L=8\Omega$ 、电感输入限流值 $I_{LIMIT}=4A$ 为例，功放典型的单个输出功率管 R_{dson} 为 250m Ω ，此时 THD=1% 的功率（这里以此作为最大不失真功率）可计算如下：

$$P_{OUT} = \frac{\left(V_{OUT} \times \frac{R_L}{R_L + 2 \times R_{DS(ON)}} \right)^2}{2 \times R_L \times (1 - 2.3\%)} = \frac{\left(8.5 \times \frac{8}{8 + 2 \times 0.25} \right)^2}{2 \times 8 \times 0.977} \text{ W} = 4.1 \text{ W}$$

其中分母上的系数（0.977）为输出未截顶的最大功率与 THD=1% 功率之比。在如此大的输出功率情况下，功放整体效率的典型值为 68%，以此可计算从 V_{DD} 上抽取的最大平均电流 $I_{MAX_AVG_VDD}$ 和最大峰值电流

$I_{MAX_PEAK_VDD}$ ：

$$I_{MAX_AVG_VDD} = \frac{P_{OUT}}{V_{DD} \times \eta} = \frac{4.1}{4.2 \times 0.68} \text{ A} = 1.436 \text{ A}$$

$$I_{MAX_PEAK_VDD} = 2 \times I_{MAX_AVG_VDD} = 2 \times 1.436 \text{ A} = 2.872 \text{ A}$$

若电感的 DCR 为 50m Ω ，则当输出 4.1W 功率时，电感上损失的功耗为：

$$P_{DCR,LOSS} = 1.5 \cdot I_{MAX_AVG_VDD}^2 \cdot DCR = 1.5 \times 1.436^2 \times 0.05W = 155mW$$

其中系数 1.5 为正弦波电流的 RMS 值与平均值的比值的平方（这里没有考虑电感纹波的影响，实际的 DCR 损耗会更大一些）。若要求 DCR 导致的损失对效率最大时（ $P_{OUT}=2.5W$ ， $\eta=72\%$ ）的影响小于 1%，则：

$$I_{AVG_VDD} = \frac{P_{OUT}}{V_{DD} \times \eta} = \frac{2.5}{4.2 \times 0.72} A = 0.827A$$

$$DCR = \frac{P_{DCR,LOSS}}{1.5 \cdot I_{AVG_VDD}^2} \leq 0.01 \times \frac{P_{OUT}}{1.5 \cdot I_{AVG_VDD}^2 \cdot \eta} = \frac{0.01 \times 2.5}{1.5 \times 0.827^2 \times 0.72} \Omega = 34m\Omega$$

根据 Boost 的工作原理，可以计算得到电感电流纹波 ΔI_L 的大小：

$$\Delta I_L = \frac{V_{IN} \times (V_{OUT} - V_{IN})}{V_{OUT} \times f \times L} = \frac{4.2 \times (8.5 - 4.2)}{8.5 \times 1.6 \times 1} A = 1.328A$$

从而，在应用范围内最大的电感峰值电流 I_{L_PEAK} 和最大的电感有效电流 I_{L_RMS} 为：

$$I_{L_PEAK} = I_{MAX_PEAK_VDD} + \frac{\Delta I_L}{2} = 2.872 + \frac{1.328}{2} A = 3.54A$$

$$I_{L_RMS} = \sqrt{I_{MAX_PEAK_VDD}^2 + \frac{\Delta I_L^2}{12}} = \sqrt{2.872^2 + \frac{1.328^2}{12}} A = 2.90A$$

由以上计算结果可知：

- 1) 对于典型 DCR 为 50mΩ 左右的电感，其引起的效率损失大概在 1.5% 左右；
- 2) 需选择 AW87319 的电感输入限流值 I_{LIMIT} 大于 $I_{L_PEAK}=3.54A$ ($<I_{LIMIT}=4A$)，才能保证功放可以输出 THD=1% 的功率 (=4.1W) 而不受限流值影响；
- 3) 在实际工作中，功放的最大输出功率是可能在瞬间达到 4.1W 的，所以，选取电感的饱和电流值 I_{SAT} 需要大于最大的电感峰值电流 I_{L_PEAK} ，且不能小于 3.5A；
- 4) 在某些情况下，若按上述方法计算得到的 I_{L_PEAK} 大于设定的电感输入限流值 I_{LIMIT} ，则说明此时功放会受电感输入限流限制，实际的最大输出功率小于计算得到的值，应以测量值为准，而 I_{SAT} 需要大于设定的限流值 I_{LIMIT} ，且不能小于 3.5A；
- 5) 以 PVDD=8.5V 为例，在不同条件下， I_{SAT} 的典型选取方法如下表所示：

V _{DD} (V)	PVDD (V)	R _L (Ω)	I _{LIMIT} (A)	效率 η (%)	P _O @THD=1% (W)	I _{L_PEAK} ^(注2) (A)	是否触发电感 输入限流	电感饱和电流 I _{SAT} 的 最小取值 (A)
4.2	8.5	8	4	68	4.1 (4.1) ^(注1)	3.54	否	3.6
3.6	8.5	8	4	60	3.6 (4.1) ^(注1)	4.44	是	4.0
4.2	8.5	6	4	67	4.7 (5.3) ^(注1)	4.40	是	4.0
3.6	8.5	6	4	60	3.7 (5.3) ^(注1)	5.51	是	4.0

注 1: 括号内的数值为无“电感输入限流”时计算得到的 $P_O@THD=1\%$ ；

注 2: 这里 I_{L_PEAK} 是用“注 1”中括号内的功率和实际的效率计算得到的，若其值大于 I_{LIMIT} ，则说明触发了电感输

入限流。

- 6) 由于 TLTR-AGC 的作用，功放不会长时间工作在最大不失真功率（4.1W），实际电感的平均工作电流远小于最大电感有效电流 I_{L_RMS} ，所以在选取电感时，电感的温升电流通常不是限制因素；
- 7) 电感选择举例：顺络（Sunlord）的 WPN252012H1R0MT 型电感。该电感封装大小为 252012，电感值为 $1\mu\text{H}$ ，DCR 的 Typ 值为 $48\text{m}\Omega$ ，饱和电流 I_{SAT} 的 Typ 值为 4.2A，温升电流 I_{RMS} 的 Typ 值为 3.4A，适用于 $VDD=3.6\text{V}$ 、 $PVDD=8.5\text{V}$ 、喇叭阻抗 $R_L=8\Omega$ 、电感输入限流值 $I_{LIMIT}=4\text{A}$ 的情形。如果选择的电感 I_{SAT} 或 I_{RMS} 太小，则有可能导致芯片工作不正常，或者电感温度过高。

型号	电感值	生产商	尺寸 (mm ³)	DCR (mΩ)	饱和电流 (A)	温升电流 (A)
WPN252012H1R0MT	1μH	Sunlord	2.5×2.0×1.2	54 (Max) 48 (Typ)	3.6 (Max) 4.2 (Typ)	3.0 (Max) 3.4 (Typ)

Boost 电容的选择

一般 Boost 输出电容的取值范围在 $0.1\mu\text{F}\sim 47\mu\text{F}$ 内，需要选用 Class II 型（EIA）的多层陶瓷电容（MLCC），其内部的绝缘介质为铁电材料（典型如 BaTiO_3 ），具有很高的介电常数以实现较小的体积，但同时相比 Class I 型（EIA）电容有较差的温度稳定性和电压稳定性。电容的选取，需要根据温度稳定性和电压稳定性的要求，综合考虑电容材料，电容耐压，电容体积和电容值等。

a) 温度稳定性

不同材料的 Class II 型电容有不同的温度稳定性，通常选用 X5R 型以保证足够的温度稳定性，而 X7R 型的电容则有更好的特性，价格相对也更加昂贵；前者在 $-55^\circ\text{C}\sim 85^\circ\text{C}$ 的温度范围内，容值的变化在 $\pm 15\%$ 以内，后者在 $-55^\circ\text{C}\sim 125^\circ\text{C}$ 的温度范围内，容值的变化在 $\pm 15\%$ 以内。**AW87319 的 Boost 输出电容推荐使用 X5R 型陶瓷电容。**

b) 电压稳定性

Class II 型电容具有较差的电压稳定性——电容值随电容两端所加直流偏压的增大而快速下降，其下降速度与电容材料，电容额定耐压，电容体积都有关。以 TDK 的通用 C 系列 X5R，耐压值 16V 或 25V，封装大小为 0603、0805 或 1206，容值为 $10\mu\text{F}$ 的电容为例，不同类型的电容电压稳定性如下图所示：

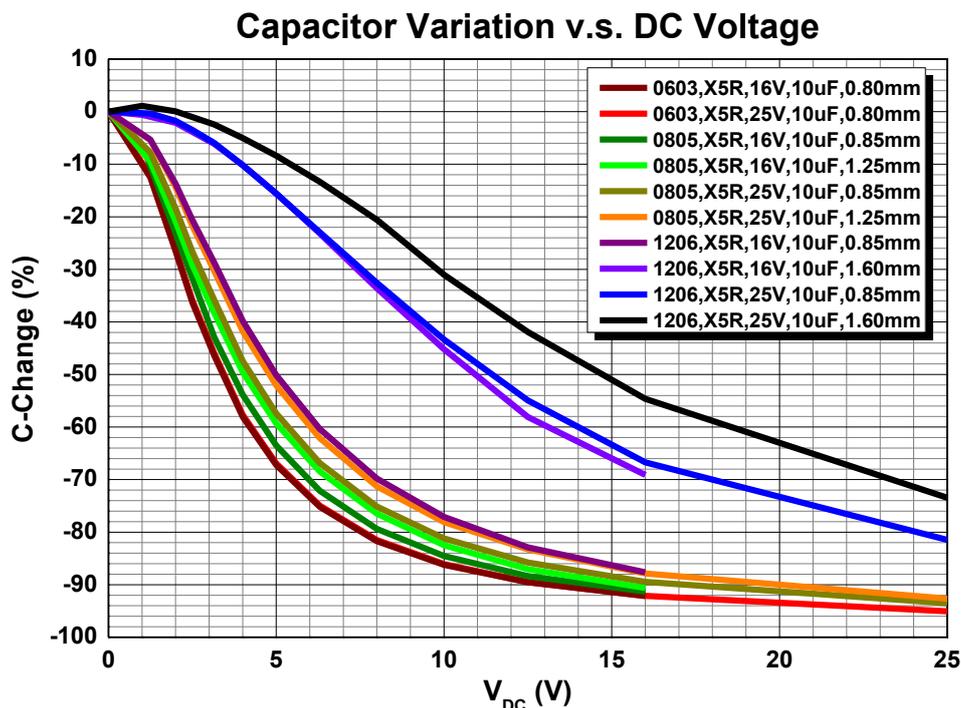


图19 不同类型的电容电压稳定性

其中，不同类型的电容在 $V_{DC}=8.5\text{V}$ 处所剩的容值如下图所示：

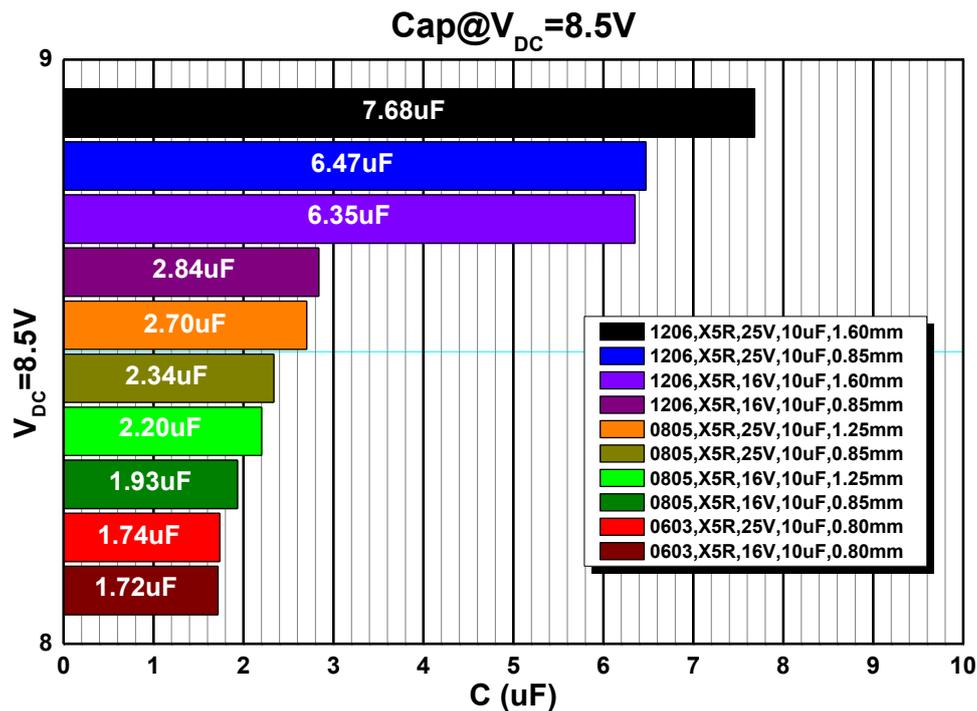


图20 不同类型的电容在 $V_{DC}=8.5V$ 处所剩的容值

可以发现，电容容值的下降速度随“电容体积变大、电容耐压升高”而变慢：越大的封装尺寸具有越好的电压稳定性，且同样长宽的电容，高度越高也会有更好的电压稳定性；较小封装尺寸（0603）的电容电压稳定性受耐压值变化的影响较小。

针对 AW87319 的典型应用，需要保证 $PVDD=8.5V$ 时，Boost 的输出电容容值 $\geq 5\mu F$ ，以上述 TDK 的电容为例，推荐以下几种电容的组合作为 Boost 的输出电容：

型号	电容值	材料	尺寸 (mm ³)	耐压 (V)	数量	总容值 @8.5V
C1608X5R1C106M080AB	10uF	X5R	1.60×0.80×0.80 (0603)	16	3	5.1uF
C1608X5R1E106M080AC	10uF	X5R	1.60×0.80×0.80 (0603)	25	3	5.2uF
C2012X5R1E106M125AB	10uF	X5R	2.00×1.25×1.25 (0805)	25	2	5.4uF
C3216X5R1C106M160AA	10uF	X5R	3.20×1.60×1.60 (1206)	16	1	6.4uF
C3216X5R1E106M085AC	10uF	X5R	3.20×1.60×0.85 (1206)	25	1	6.5uF

注意，这里的分析只针对 TDK 的电容，当选用其他厂家的电容时，仍要通过对生产厂家提供的电容电压稳定性数据来确定所用电容的型号和数量。不同厂家近似规格的电容仍然可能会有些许区别，需要具体情况具体分析。

输入电容 C_{in} (输入高通截止频率)

输入电容与输入电阻一起, 形成了一个高通滤波器, 用以滤除输入信号的直流分量。高通滤波器的-3dB 点如下所示:

$$f_H(-3dB) = \frac{1}{2 * \pi * R_{intotal} * C_{in}} \text{ (Hz)}$$

应用中选用较小的 C_{in} 电容有助于滤除从输入端耦合进入的 217Hz 噪声, 并且较小的电容有利于减小功放开启时的噼噗-咔哒声。两个输入电容之间良好的匹配有利于提升芯片整体性能及抑制噼噗-咔哒声, 推荐使用容差 10% 或者更好的电容。

以典型应用中的输入电容、输入电阻值为例:, 输入高通截止频率如下所示:

$$f_H(-3dB) = \frac{1}{2 * \pi * R_{intotal} * C_{in}} \text{ (Hz)} = \frac{1}{2 * \pi * 9k\Omega * 47nF} \text{ (Hz)} = 376\text{Hz}$$

电源退耦电容 (C_S)

良好的退耦电容可以提高功放的效率和最佳的性能, 同时为得到良好的高频瞬态性能, 希望电容的 ESR 值要尽量小。AW87319 的应用中, 推荐使用低 ESR (equivalent-series-resistance) 的 X7R 或者 X5R 陶瓷电容, 一般使用 10 μ F 的陶瓷电容将 VDD 旁路到地, 去耦电容在布局上应尽可能的靠近芯片的 VDD 放置。如果希望更好地滤除低频噪声, 则需要根据具体应用添加一个 10 μ F 或更大的去耦电容。同时在电源管脚上放置一个 33pF~0.1 μ F 的陶瓷电容, 用以滤除电源上的高频干扰, 这个电容要尽量紧靠 D4 管脚和电感放置。

输出磁珠、电容、TVS

AW87319 在 K 类模式下, 采用了 EEE 技术, 在没有磁珠、电容的情况下, 仍可满足 FCC CLASS B 规范要求。在输出线过长或者器件布局靠近 EMI 敏感设备时, 建议使用磁珠、电容。磁珠、电容紧靠芯片输出管脚放置。

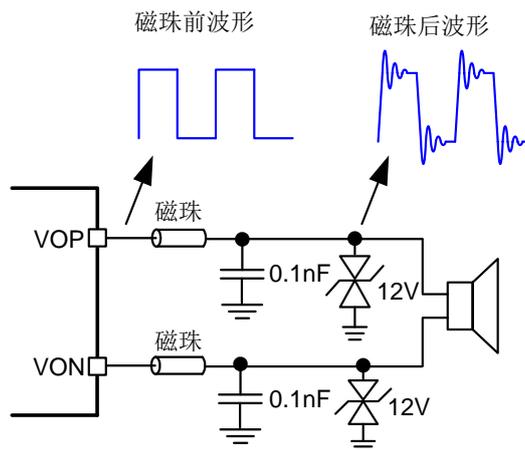


图21 典型的输出磁珠、电容应用图

功放输出为方波信号，增加磁珠电容后电容两端的电压会远大于 PVDD 电压，建议选用额定电压在 16V 及以上电容。同时方波信号在输出电容上会形成开关电流，增加静态功耗，因此输出电容不宜太大，推荐使用 0.1nF 额定电压 16V 的陶瓷电容。如果想得到更好的 EMI 抑制性能，可采用 1nF、电容额定电压 16V 的电容，静态电流会有所增加。

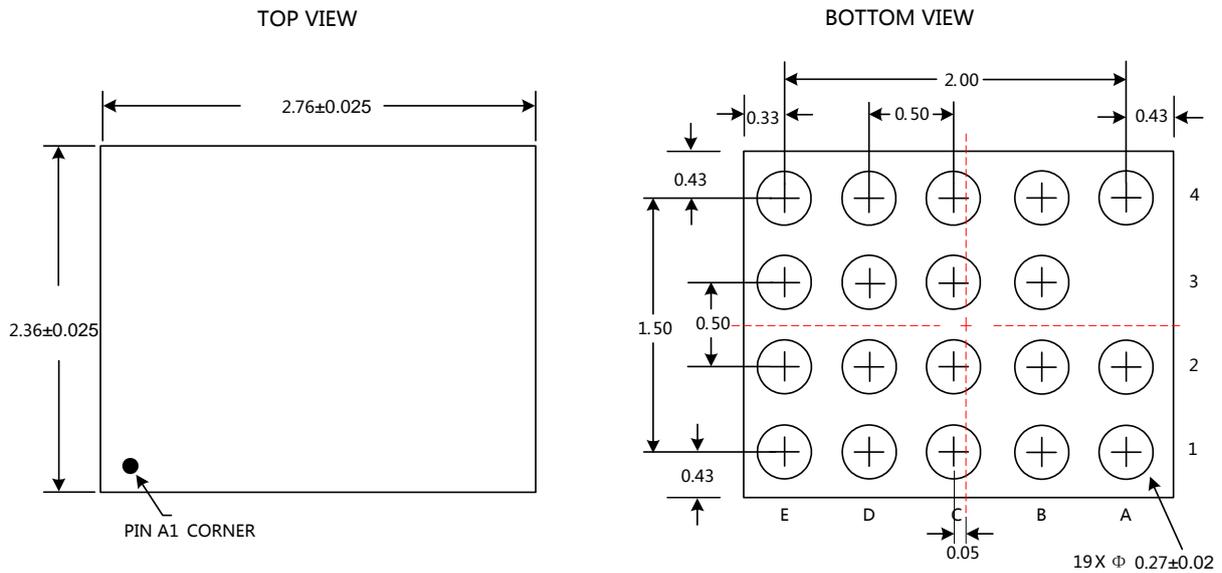
功放输出 PWM 信号的高电压为 PVDD 电压，电压值可到 8.5V，经过磁珠电容后会产生一定的振铃，导致峰值电压会更高。建议选择 12V 工作电压的 TVS。

PCB 布图及器件布局考虑

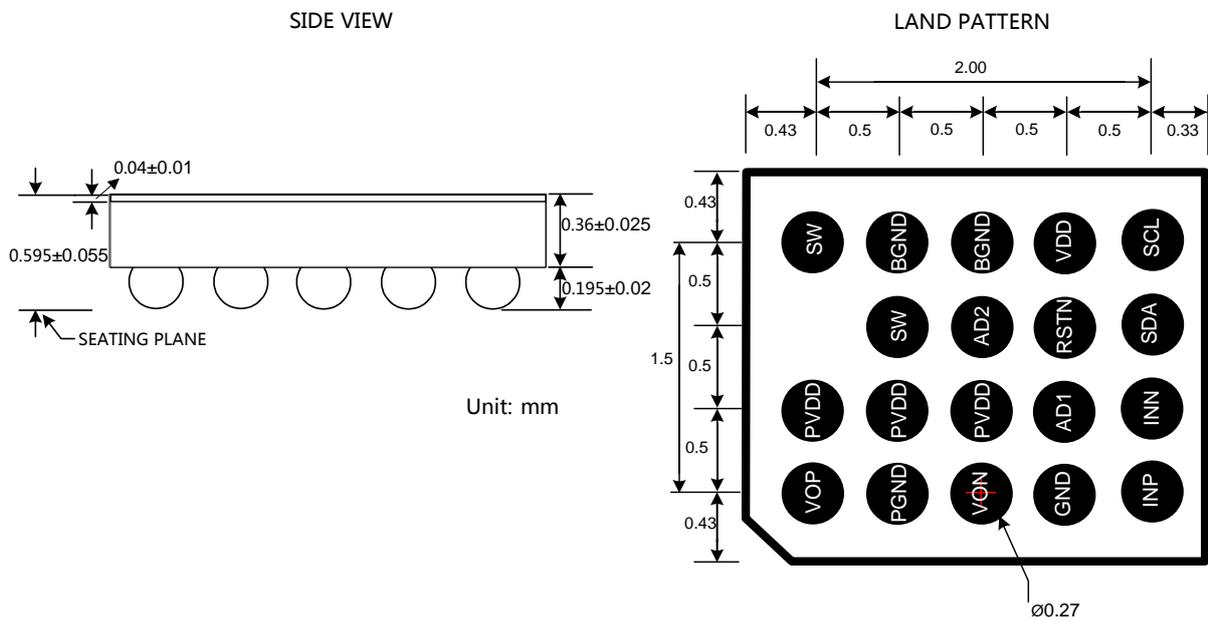
为了充分发挥 AW87319 的性能，PCB 的布局布线必须要仔细考虑，设计过程应该遵循以下原则：

- 1、AW87319 的外围器件布局中，首先需要保证 Boost 输出电容尽量靠近 PVDD 引脚放置；
- 2、尽量单独走一条短而粗的电源线经过电感给 AW87319 的 SW 引脚放置，推荐铜线宽度大于 0.75mm；去耦电容尽量靠近 Boost 输入电感放置；
- 3、AW87319 的输入电容要尽量靠近芯片的 INN 和 INP 引脚放置，且输入线要平行走线抑制噪声耦合；
- 4、磁珠和电容靠近芯片的 VON 和 VOP 引脚放置，芯片到喇叭的输出线要尽量短而粗，推荐的铜线宽度大于 0.5mm。

封装描述



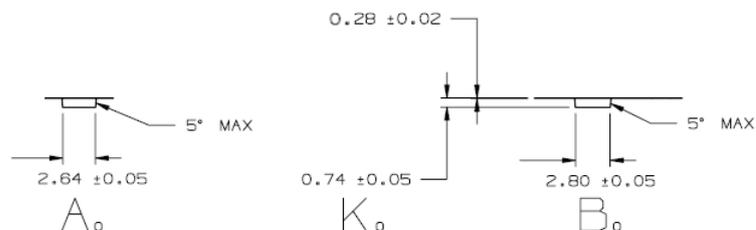
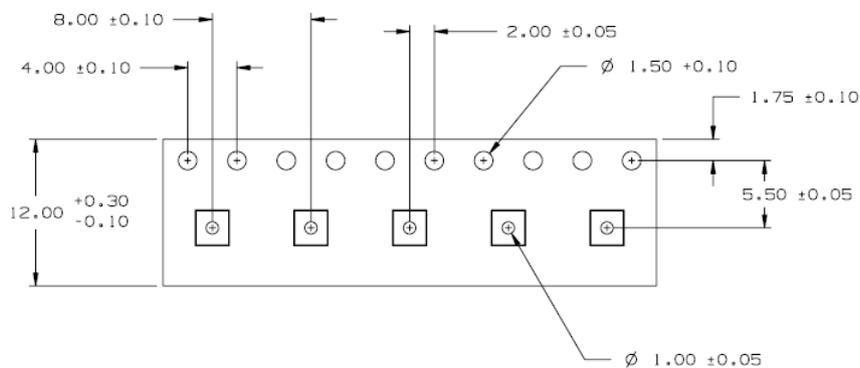
CSP 19
19 - Ball Wafer Level Chip Scale Package



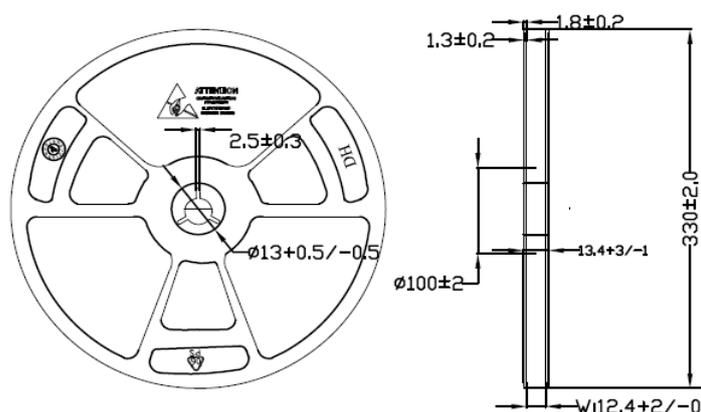
Unit: mm

卷带描述

Carrier Tape



Reel



Note:

1. surface resistivity: 10^5 to 10^{11} ohms/sq.
2. The colour of reel is deep blue.
3. Restriction criterion of hazardous substance for packing material follow GP-M001.

版本信息

版本	日期	更新记录
V1.0	2015-11-30	AW87319CSR 芯片手册 V1.0

声明:上海艾为电子技术有限公司不对本公司产品以外的任何电路使用负责,也不提供其专利许可。
上海艾为电子技术有限公司保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

单击下面可查看定价，库存，交付和生命周期等信息

[>>AWINIC\(艾为\)](#)