

## 四路一线调光超低压降恒流型 LED 驱动器

### 特性

- 超低压降: 50mV/20mA (典型值)
- 2.8V 至 5.5V 的工作电压
- Q-Mirror™ 技术保证电流匹配度: ±1% (典型值)
- 驱动 4 路 LED, 每路 LED 最大电流: 20mA
- 16 步脉冲计数线性调光
- 内置 Deglitch 电路滤除 EN 引脚毛刺干扰
- 内置过热保护电路
- ESD 保护: ±8KV(HBM)
- 无 EMI 和开关噪声
- 关机电流 < 0.1µA
- 纤小的 DFN2x2-8L 封装

### 应用

- 蜂窝电话
- 数码相机
- PDA MP3

### 描述

AW9364 是一款 4 路超低压降恒流型并联 LED 驱动器。AW9364 通过内置电阻设置 4 路 LED 最大输出电流为 20mA;采用专有的 Q-Mirror™ 技术,使 4 路电流的匹配度可达 ±1% (典型值)。AW9364 采用一线脉冲计数调光方式,实现 LED 亮度 16 步线性可调,有效避免了 PWM 调光模式所造成的干扰。通过内置 Deglitch 电路,有效避免了由于外部电路干扰导致 EN 管脚的误触发。AW9364 仅需 50mV(典型值)电流源压降就可提供 20mA 的 LED 电流,大幅提高工作效率,使其成为电池供电系统的理想选择。AW9364 仅需一个 1µF 的电源旁路电容,降低系统电路设计的复杂度,节省 PCB 布局面积。

AW9364 采用 DFN2x2-8L 封装,额定的工作范围为 -40℃ 至 85℃。

### 引脚分布及标识图

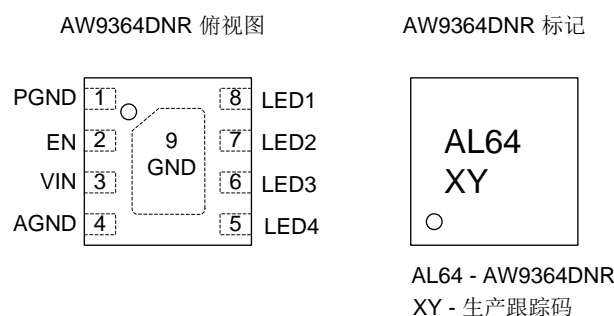


图 1 AW9364 引脚分布俯视图

典型应用图

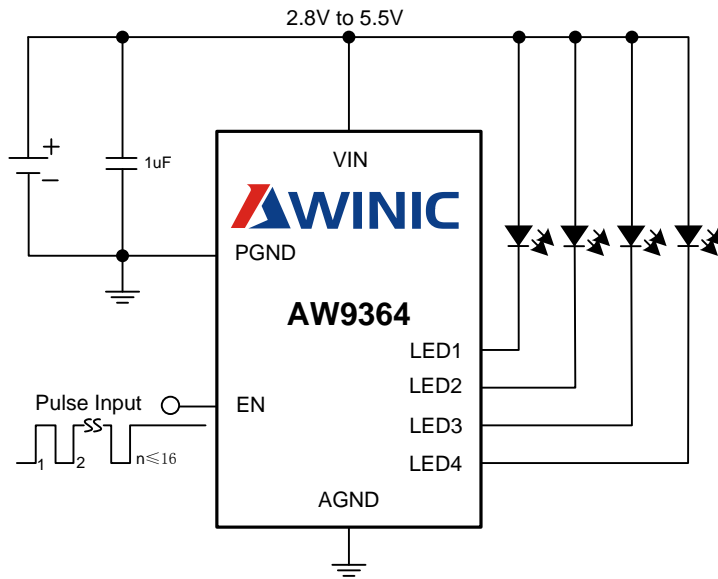


图 2 AW9364 典型应用图

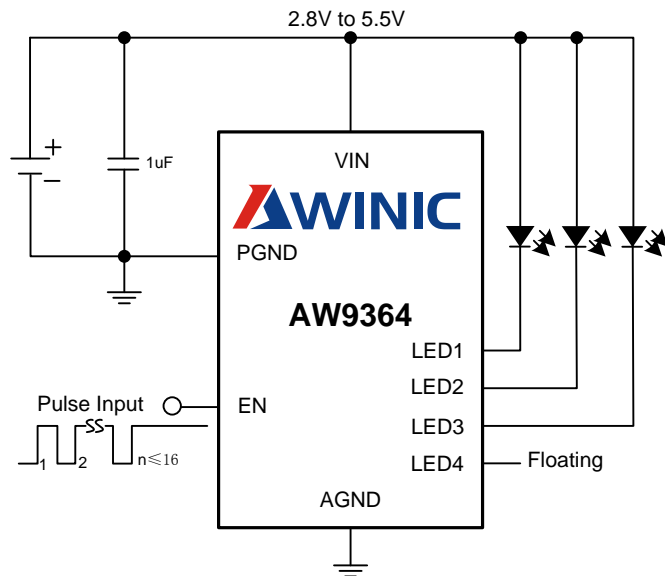


图 3 3路 LED 应用图

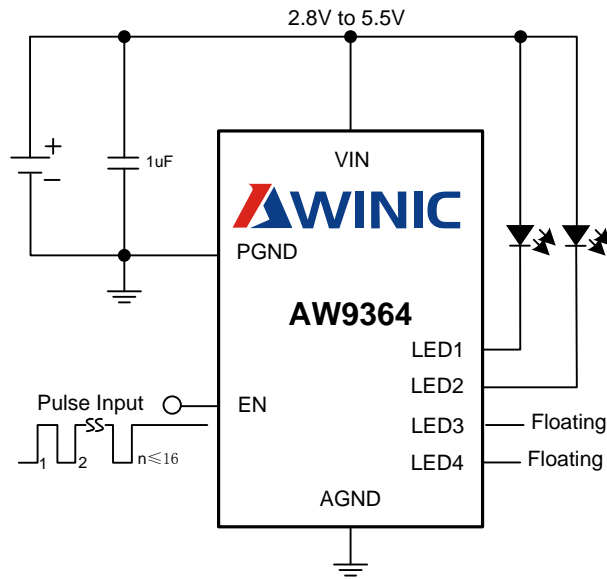


图 4 2 路 LED 应用图

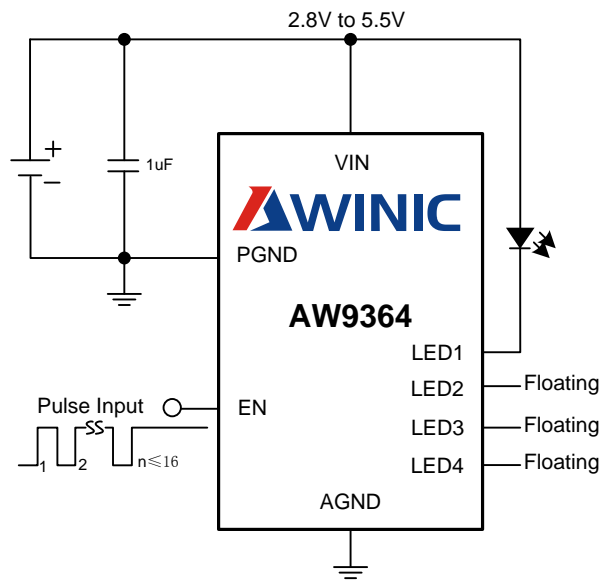
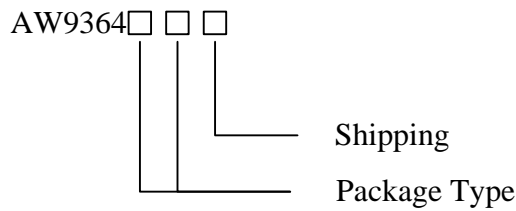


图 5 1 路 LED 应用图

## 订购信息

芯片型号	工作温度范围	封装形式	器件标记	发货形式
AW9364DNR	-40°C ~ 85°C	DFN2x2-8L	AL64	卷带包装 3000 片/盘



Package Type	Shipping
DN:DFN2x2-8L	R: Tape & Reel

### 绝对最大额定值 <sup>(注1)</sup>

参数	范围
VIN, EN 引脚电压	-0.3V to 6 V
最大功耗 (P <sub>Dmax, package</sub> @ T <sub>A</sub> =25°C)	0.44 W
最大结温	125°C
存储温度范围	-65°C to 150°C
引脚温度 (焊接 10 秒)	260°C
封装热阻 $\theta_{JA}$	
DFN2x2-8L	76°C/W
ESD 范围 <sup>(注2)</sup>	
HBM	±8000 V
Latch-up	
测试标准: JEDEC STANDARD NO. 78A FEBURARY 2006	+IT: 450mA -IT: -450mA

## 电气特性

测试条件:  $T_A=25^{\circ}\text{C}$ ,  $V_{IN}=3.6\text{V}$ ,  $EN=1$  (除非特别说明)。

参数	条件	最小	典型	最大	单位	
<b>电源电压和电流</b>						
$V_{IN}$	输入电源电压	2.8		5.5	V	
$I_{SD}$	关机电流		0.1	1	$\mu\text{A}$	
$I_Q$	静态电流		900		$\mu\text{A}$	
$T_{ON}$	启动时间		20		$\mu\text{s}$	
<b>电流源</b>						
$I_{LED}$	LED 电流精度	100%电流, D1 至 D4	18	20	22	mA
$V_{drop1}$	共阳极输出 Dropout 压降	$I_{LED}=20\text{mA}$ , $V_{DX-GND}$		50		mV
	任意两路电流匹配度		$\pm 1$			%
<b>使能引脚 EN</b>						
$V_{IH}$	逻辑高电平	1.3				V
$V_{IL}$	逻辑低电平			0.3		V
$R_{EN}$	内置下拉电阻		100			K $\Omega$
$T_{LO}$	使能脉冲为低的时间	0.5		500		$\mu\text{s}$
$T_{HI\_MIN}$	使能脉冲为高的最短时间	0.5				$\mu\text{s}$
$T_{SHDN}$	关机延时	当 EN 由 1 变为 0, AW9364 从正常工作到彻底关机的延时	0.8		2.5	ms

**注1:** 如果器件工作条件超过上述各项极限值, 可能对器件造成永久性损坏。上述参数仅仅是工作条件的极限值, 不建议器件工作在推荐条件以外的情况。器件长时间工作在极限工作条件下, 其可靠性可能受到影响。

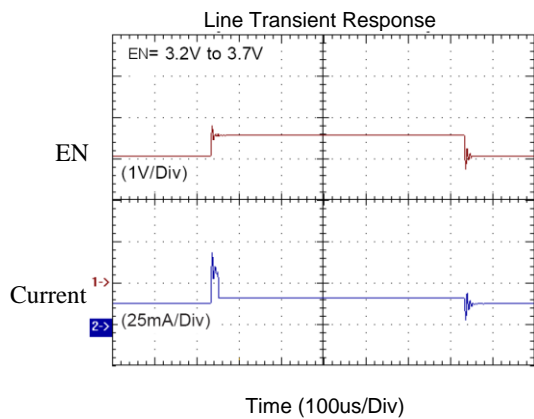
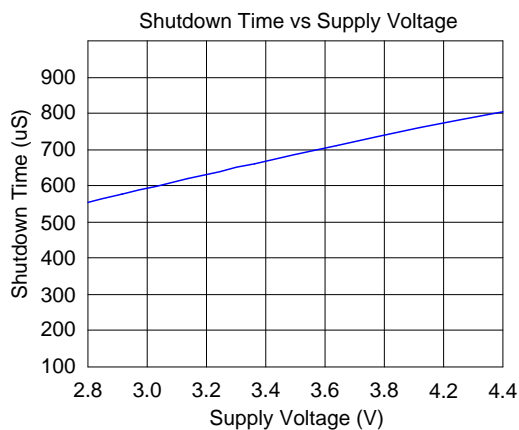
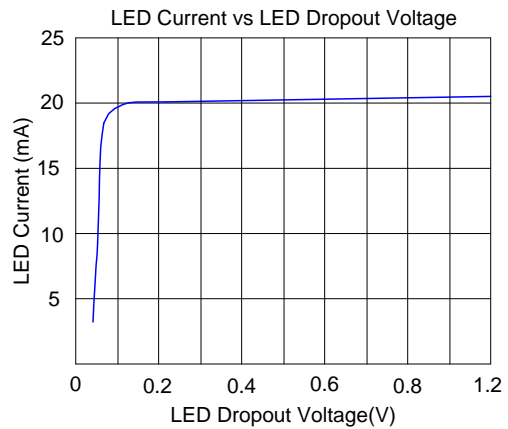
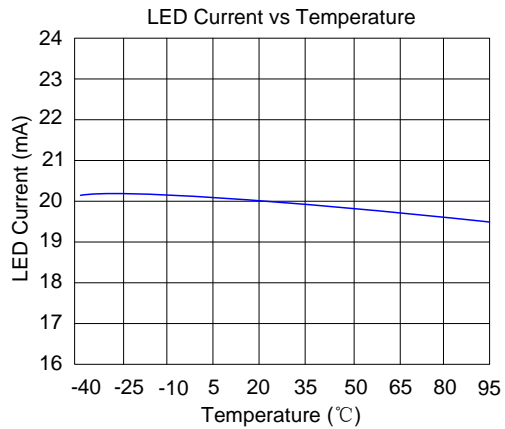
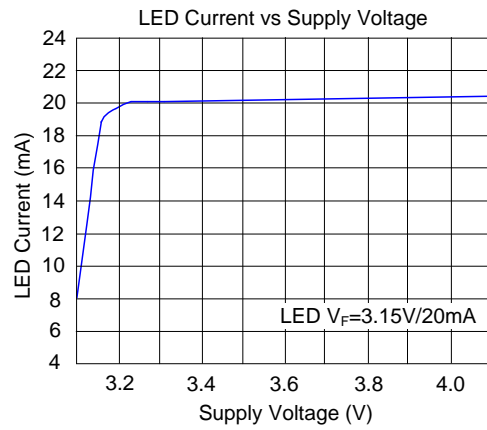
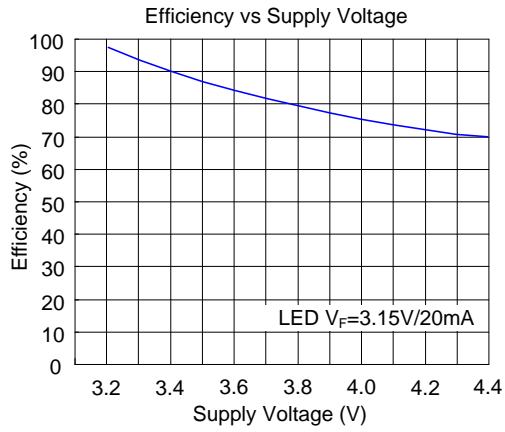
**注2:** HBM 的测试方法是存储在一个 100pF 电容上的电荷通过 1.5 K $\Omega$  电阻对每个引脚放电。

## 引脚定义及功能

管脚	符号	描述
1	PGND	功率地
2	EN	芯片使能引脚，高有效，内置约 150K $\Omega$ 下拉电阻
3	VIN	输入电源
4	AGND	模拟地
5	LED4	LED4 引脚，连接至 LED 阴极，此引脚不用时悬空
6	LED3	LED3 引脚，连接至 LED 阴极，此引脚不用时悬空
7	LED2	LED2 引脚，连接至 LED 阴极，此引脚不用时悬空
8	LED1	LED1 引脚，连接至 LED 阴极，此引脚不用时悬空
9	GND	散热片应和 PGND 以及 GND 连接至 PCB 上的地

## 典型特性曲线

测试条件:  $T_A=25^\circ\text{C}$ ,  $V_{IN}=3.6\text{V}$ ,  $C_{IN}=1\mu\text{F}$  (除非特别说明)



功能方框图

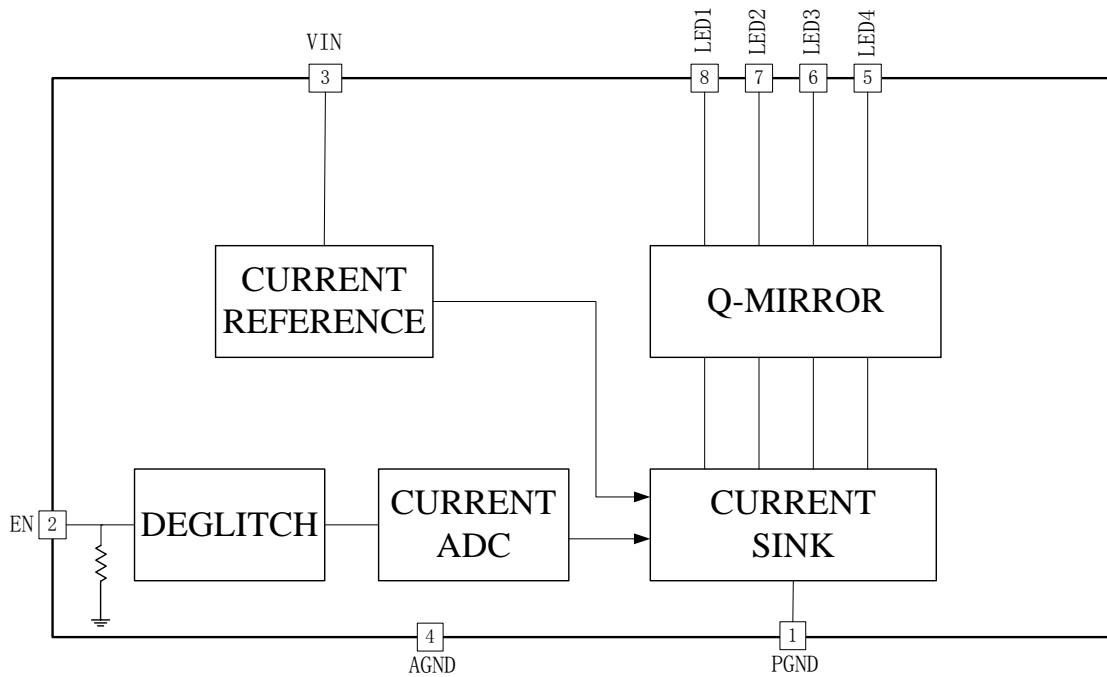


图 6 AW9364 功能方框图

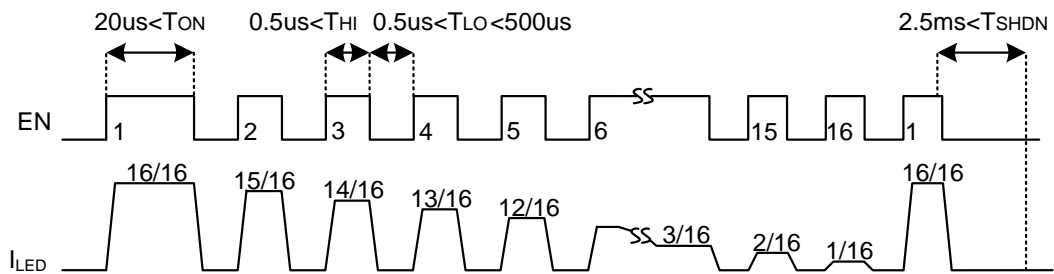


图 7 一线脉冲计数线性调光时序图



## 工作原理

AW9364 是一款 4 路低压降恒流型并联 LED 驱动器。AW9364 主要针对使用较低导通压降 ( $V_F$ ) LED 的新一代手机及便携式装置。AW9364 内置 LED 电流设定电阻，每路 LED 最大输出电流为 20mA。AW9364 采用一线脉冲计数调光方式，实现 LED 亮度 16 步线性可调。

### 使能控制

EN 引脚电平控制 AW9364 的工作状态。当 EN 引脚信号被置为高电平后，芯片开始正常工作。AW9364 内置关机延时电路，当 EN

引脚低电平保持时间超过 2.5ms，芯片进入关机模式。在关机模式下 AW9364 的静态电流小于 0.1 $\mu$ A。

### 毛刺消除

AW9364 内置 Deglitch 电路。在手机、数码相机等便携式应用中，PCB 上各个信号线之间的干扰不可避免。AW9364 针对 EN 引脚的特殊性，内置 Deglitch 电路，可消除 EN 引脚小于 80ns 的高电平毛刺，有效避免了由于外部电路干扰导致一线脉冲计数调光的误触发。

## 应用信息

### 一线脉冲计数调光

为了消除开关噪声，AW9364 采用一线脉冲计数调光模式，一线脉冲计数调光原理：AW9364 芯片内置一个 4 位 DAC 电路，通过 DAC 电路计数 EN 引脚信号脉冲的上升沿个数设置 LED 的电流大小（参考图 7 以及表 3），从图 7 可以看到，由于 EN 引脚是芯片的使能引脚，EN 引脚信号脉冲的第一个高电平保持时间  $T_{ON}$  需大于 20 $\mu$ s 以保证芯片正常启动，同时将 LED 电流设定为最大值，随后的脉冲上升沿依次按表 3 减小 LED 电流。在 LED 电流设置完成后，EN 引脚信号需保持高电平。脉冲的高电平时间  $T_{HI}$  要求大于 0.5 $\mu$ s，脉冲的低电平时间  $T_{LO}$  要求在 0.5 $\mu$ s 与 500 $\mu$ s 之间，调光完成后 EN 引脚信号保持高电平。

表 3：LED 电流设定

上升沿个数	LED 电流 (mA)
1	20
2	18.75
3	17.5
4	16.25
5	15
6	13.75
7	12.5
8	11.25
9	10
10	8.75
11	7.5
12	6.25
13	5
14	3.75
15	2.5
16	1.25

一线脉冲调光调整 LED 电流的方法：对于当前电流大于目标电流，直接两个对应脉冲数相减即可从当前 LED 电流调整到目标电流，即  $n = N_{to} - N_{from}$ 。如图 8 所示，增加：13 - 9 = 4 个脉冲即可从 10mA（对应脉冲数：9）调整到 5mA（对应脉冲数：13）。由于 AW9364 是 16 步线性调光，每 16 个脉冲一个循环。对于

当前电流小于目标电流，采用先增加 16 个脉冲然后再往回调的方法即可计算出实际需要增加的脉冲个数，即  $n = N_{to} + 16 - N_{from}$ 。如图 9

所示，增加：1+16-9=8 个脉冲即可从 10mA（对应脉冲数：9）调整到 20mA（对应脉冲数：1）

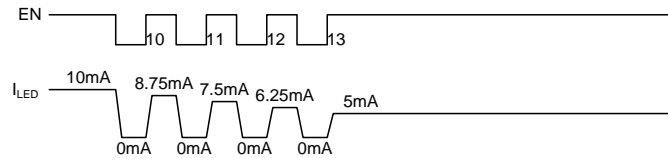


图 8 LED 电流由 10mA 调整至 5mA 的一线调光示例图

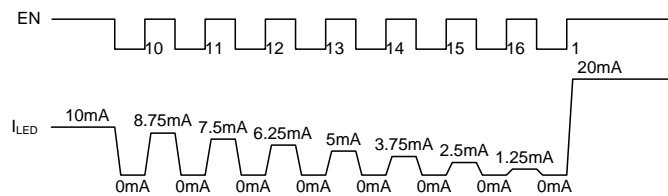


图 9 LED 电流由 10mA 调整至 20mA 的一线调光示例图

### 效率

AW9364 是一款低压降恒流型并联 LED 驱动器，在保证每路 LED 的 20mA 电流输出时，最低只需 50mV 的 dropout 压降，相对于其他类型的 LED 驱动器，效率得到了明显的提高。

AW9364 的效率按下式计算：

$$\eta = \frac{P_{OUT}}{P_{IN}} = \frac{V_F \times I_{OUT}}{V_{IN} \times I_{IN}} \approx \frac{V_F \times I_{OUT}}{V_{IN} \times I_{OUT}} = \frac{V_F}{V_{IN}}$$

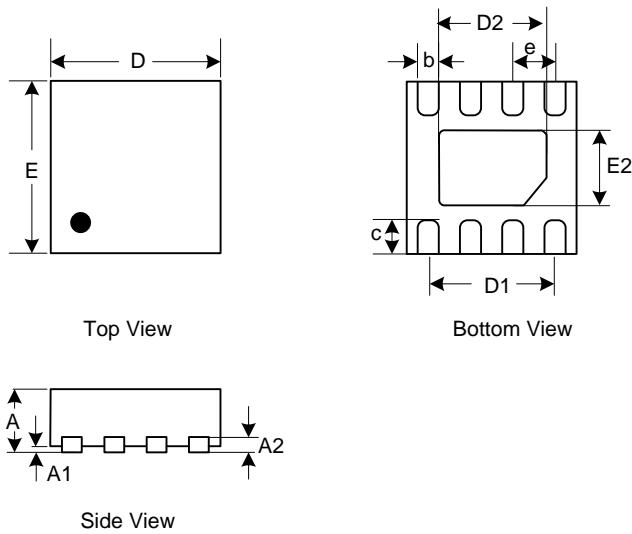
式中  $V_F$  为 LED 的正向导通压降，AW9364 的转换效率可近似用 LED 正向导通压降  $V_F$  和电源电压  $V_{IN}$  之比估算。以 LED 的导通压降为 3.2V（20mA）为例，若电源电压为 3.4V，这时 LED 阴极电压为 200mV，AW9364 的效率可达到 94%左右，远远高于其他类型的 LED 驱动器。

### PCB 布图及器件布局考虑

AW9364 是一款低压降恒流型并联 LED 驱动器。为了充分保证 AW9364 的性能，PCB 布图应严格遵守以下准则：

- 1、所有外围器件尽量靠近芯片。 $C_{IN}$  靠近对应的  $V_{IN}$ 。器件焊盘和芯片引脚之间应直接用同一层铜线连接，避免通过通孔用两层铜连接。
- 2、连接至  $V_{IN}$  引脚和 LED 阳极的电源线要尽量宽，以减小寄生电感和寄生电阻的影响。
- 3、输入电容  $C_{IN}$  尽可能靠近芯片，同时电容焊盘和芯片对应引脚之间的连线尽量宽而短，以减小噪声和 EMI 干扰。
- 4、为了获得更好的散热性能和噪声性能，芯片的散热片、GND 引脚和 PGND 引脚必须直接连接到 PCB 的大面积铺地层，同时在散热片下面的铺地层再通过通孔连接到 PCB 的中间铺地层。

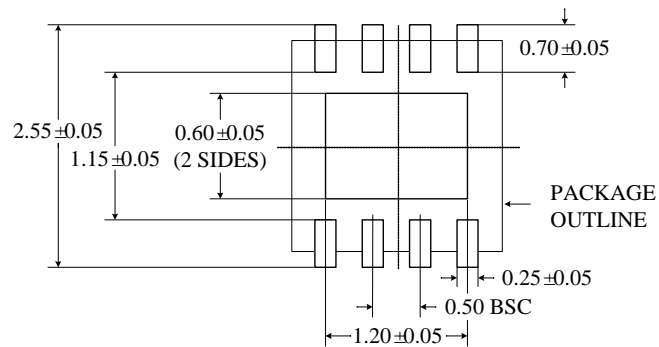
## 封装描述



Unit:mm			
DFN-8L			
Symbol	Min	Typ	Max
A	0.800	0.850	0.900
A1	0.000		0.050
A2	0.203( Ref.)		
b	0.200	0.250	0.300
c	0.300	0.350	0.400
D	1.950	2.000	2.050
D2	1.150	1.200	1.250
D1	1.500 ( Ref.)		
e	0.500 (BSC)		
E	1.950	2.000	2.050
E2	0.550	0.600	0.650

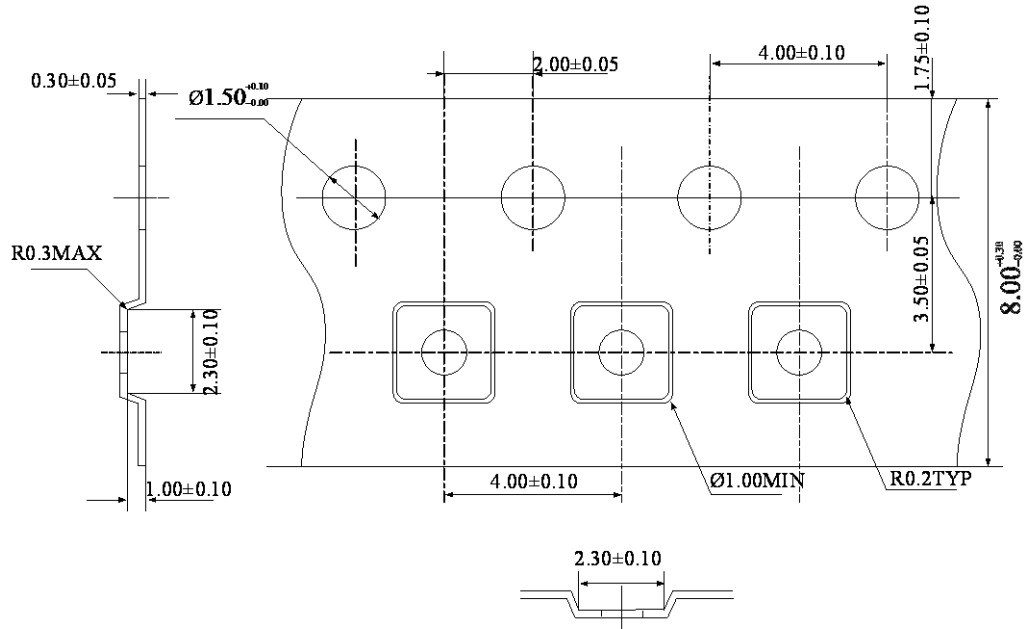
## 推荐焊盘图

### DFN2X2-8L



## 卷带信息

DFN2X2-8L



## 版本信息

日期	版本	更新内容
2012-6-8	V1.7	1. 订购信息中 AW9364QNR 卷带包装从 3000 片/盘更新为 6000 片/盘； 2. 引脚分布及标识图中增加 AW9364QNR, AW9364DNR 两种封装引脚散热 PIN 脚；在引脚定义及功能项中增加相应的说明； 3. 在手册中新增加推荐焊盘图及卷带信息两项内容。
2012-9-3	V1.8	1. 在手册中删除 AW9364MRP 相关内容； 2. 在手册中增加版本信息。
2013-6-4	V1.9	1. 修改手册中描述不当或不准确的地方； 2. 封装从 QFN 升级为 TQFN； 3. 升级手册版本到 1.9 版。
2014-1-3	V2.0	1. 删除手册中描述不当的地方； 2. 增加 NC 引脚的说明； 3. 升级手册版本到 2.0 版。
2014-12-17	V2.1	1. 删除了 TQFN3x3-16L 封装相关内容 2. 升级手册版本到 2.1 版

声明：上海艾为电子技术有限公司不对本公司产品以外的任何电路使用负责，也不提供其专利许可。上海艾为电子技术有限公司保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

单击下面可查看定价，库存，交付和生命周期等信息

[>>AWINIC\(艾为\)](#)