



#### 特性

##### 功能选项

- 分离输出 Pai821x(A;B)
- 米勒钳位 Pai821xC

6A 峰值源电流和 6A 峰值灌电流输出

2.5V 至 5.5V 输入  $V_{CC1}$  范围

高达 33V 的  $V_{CC2}$  驱动电源电压

8V 和 12V  $V_{CC2}$  欠压保护选项

隔离电压: 交流 3750V/5000V 有效值

高 CMTI 值: 典型值 150 kV/ $\mu$ s

传输延时: 典型值 51ns

信号输入类型为 CMOS

安规认证:

UL 认证编号: E494497/(申请中)

符合 UL1577 标准 3750V<sub>RMS</sub>/5000V<sub>RMS</sub> 隔离电压

VDE 认证编号: 40052896/(申请中)

最大重复峰值隔离电压 1200V, 符合 DIN VDE

V0884-11:2017-01

符合 GB4943.1-2011 的 CQC 认证 (申请中)

宽温度工作范围: -40°C~125°C

符合 RoHS 要求的窄体和宽体 8 引脚 SOIC 封装

#### 应用

开关电源

EV/HEV 逆变器和 DC/DC 变换器

太阳能逆变器

电机控制器

UPS 和 PSU

#### 概述

Pai821xx 是荣湃 6A 单通道隔离栅极驱动器系列产品, 提供符合 UL1577 标准的隔离电压 3.75kVrms 和 5.0kVrms 两种选型类型。Pai821x(A;B) 可单独控制输出信号的上升和下降时间, 方便灵活解决 EMI 问题。Pai821xC 提供内部有源钳位保护功能, 钳位管脚连接输出端口驱动的晶体管的栅极, 以防止由米勒电流引起的误导通。

Pai821xx 的输出侧  $V_{CC2}$  供电范围从 9.5V 到 33V, 适合驱动 Si 或 SiC MOSFET 和 IGBT 功率开关。集成的 UVLO 保护确

保在异常情况下输出保持在低电平。输入侧供电电压  $V_{CC1}$  在 2.5V 到 5.5V 之间工作, 支持大多数数字控制器工作电压。

与光耦相比, Pai821xx 具有更低的传输延迟、更低的通道间传播延迟差异、更高的工作温度和更高的 CMTI。用来驱动 MOSFET/IGBT 更有优势。

#### 型号信息列表

型号系列	欠压开启阈值	管脚配置
Pai821xA	8V	分离输出
Pai821xB	12V	分离输出
Pai821xC	12V	米勒钳位

#### 功能框图

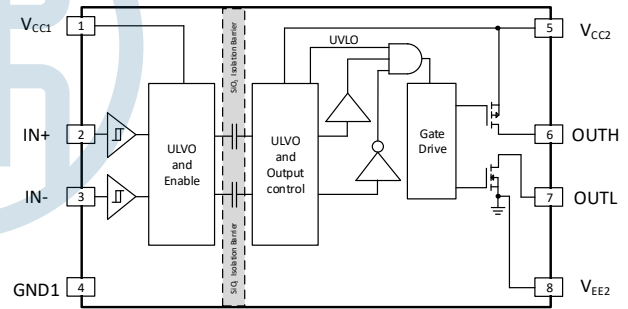


图1. Pai821x(A;B) 功能框图

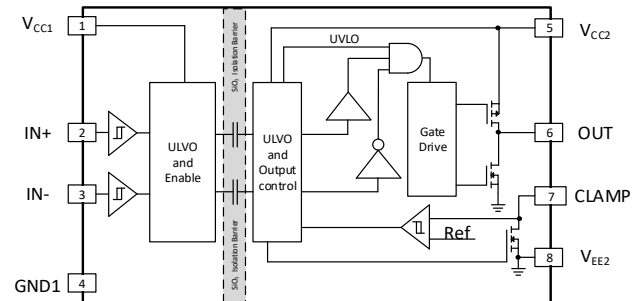


图2. Pai821xC 功能框图

## 引脚配置和功能

表 1. Pai821xx 管脚定义和功能描述

管脚	名称	类型	描述
1	V <sub>CC1</sub>	P	逻辑侧电源
2	IN+	I	同向输入
3	IN-	I	反向输入
4	GND1	G	逻辑侧电源参考地
5	V <sub>CC2</sub>	P	驱动侧电源
6	OUTH	O	拉高输出
7	OUTL	O	拉低输出
8	V <sub>EE2</sub>	G	驱动侧电源参考地

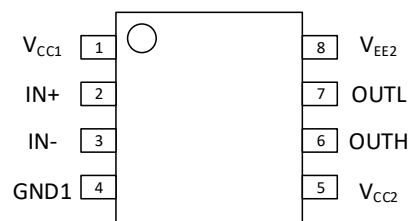


图 3. Pai821x(A;B) 管脚定义

表 2. Pai821xx 管脚定义和功能描述

管脚	名称	类型	描述
1	V <sub>CC1</sub>	P	逻辑侧电源
2	IN+	I	同向输入
3	IN-	I	反向输入
4	GND1	G	逻辑侧电源参考地
5	V <sub>CC2</sub>	P	驱动侧电源
6	OUT	O	驱动输出
7	CLAMP	O	有源米勒钳位
8	V <sub>EE2</sub>	G	驱动侧电源参考地

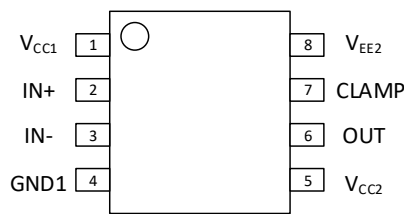


图 4. Pai821xC 管脚定义

## 规格

### 绝对最大额定值

表 3. Pai821xx 绝对最大额定值

T<sub>A</sub> = 25°C, 除非另有说明<sup>(1)</sup>

描述		最小值	最大值	单位
V <sub>CC1</sub>	逻辑侧电源 (V <sub>CC1</sub> -GND1)	-0.3	7	V
IN+, IN-	输入信号电压	-0.3	V <sub>CC1</sub> +0.3	V
V <sub>CC2</sub>	驱动侧电源 (V <sub>CC2</sub> -V <sub>EE2</sub> )	-0.3	36	V
输出管脚电压范围	V <sub>OUTH</sub> -V <sub>EE2</sub> , V <sub>OUTL</sub> -V <sub>EE2</sub> , V <sub>OUT</sub> -V <sub>EE2</sub> , V <sub>CLAMP</sub> -V <sub>EE2</sub>	V <sub>EE2</sub> -0.3	V <sub>CC2</sub> +0.3	V
T <sub>J</sub>	结温	-40	150	°C
T <sub>STG</sub>	存储温度	-65	150	°C

(1) 应力达到或超过绝对最大额定值列出的参数可能会导致设备永久损坏。这些只是应力额定值，不暗示在这些或任何其他超出本规范操作部分指示的条件下的功能运行。超出最大操作条件的长时间操作可能会影响产品的可靠性。

### ESD 能力

表 4. Pai821xx ESD 能力

描述		特性	UNIT
V <sub>(ESD)</sub> Electrostatic discharge	ESD(HBM - 人体模型), 适用标准 ANSI/ESDA/JEDEC JS-001 <sup>(1)</sup>	+/-6000	V
	组件充电模式 (CDM), 适用标准 JEDEC specification JESD22-C101 <sup>(2)</sup>	+/-2000	

(1) JEDEC 文件 JEP155 规定, 500V HBM 允许通过标准 ESD 控制过程进行安全制造。

(2) JEDEC 文件 JEP157 规定, 250V CDM 允许通过标准 ESD 控制过程进行安全制造。

### 推荐工作条件

表 5. Pai821xx 推荐工作条件

描述		最小值	最大值	单位
V <sub>CC1</sub>	逻辑侧电源电压	2.5	5.5	V
V <sub>IN+</sub> /V <sub>IN-</sub>	输入信号电压	0	V <sub>CC1</sub>	V
V <sub>CC2</sub>	驱动侧电源电压	9.5	33	V
T <sub>A</sub>	环境温度	-40	125	°C

### 真值表

表 6. Pai821x(A;B) 真值表

V <sub>CC1</sub>	IN+	IN-	V <sub>CC2</sub>	OUTH	OUTL
供电正常	低电平或浮空	任意状态	供电正常	高阻态	低电平
供电正常	高电平	高电平或浮空	供电正常	高阻态	低电平
供电正常	高电平	低电平	供电正常	高电平	高阻态
任意状态	任意状态	任意状态	未供电	高阻态	低电平
未供电	任意状态	任意状态	任意状态	高阻态	低电平

表 7. Pai821xC 真值表

V <sub>CC1</sub>	IN+	IN-	V <sub>CC2</sub>	OUT	CLAMP
供电正常	低电平或浮空	任意状态	供电正常	低电平	低电平
供电正常	高电平	高电平或浮空	供电正常	低电平	低电平
供电正常	高电平	低电平	供电正常	高电平	高阻态
任意状态	任意状态	任意状态	未供电	低电平	低电平
未供电	任意状态	任意状态	任意状态	低电平	低电平

### 温度特性

表 8. Pai821xx 封装温度特性

封装温度特性	NB SOIC-8	WB SOIC-8	单位
R <sub>θJA</sub> 封装硅质结核到环境热阻	110	110	°C/W
Ψ <sub>JT</sub> 硅质结核到封装顶部的特征参数	18	18	°C/W

### 电源额定功率

表 9. Pai821xx-SR 窄体 SOIC-8 封装电源额定功率

参数	测试条件	最小值	典型值	最大值	单位
P <sub>D</sub> 输入输出的最大功耗	V <sub>CC1</sub> 供电5 V, V <sub>CC2</sub> 供电15 V, 2.2nF负载电容下, 使能频率 1.8MHz, 占空比50%的方波			1.14	W
P <sub>D1</sub> 最大输入功耗				0.01	W
P <sub>D2</sub> 最大输出功耗				1.13	W

表 10. Pai821xx-W5R 宽体 SOIC-8 封装电源额定功率

参数	测试条件	最小值	典型值	最大值	单位
P <sub>D</sub> 输入输出的最大功耗	V <sub>CC1</sub> 供电5 V, V <sub>CC2</sub> 供电15 V, 2.2nF负载电容下, 使能频率 1.8MHz, 占空比50%的方波			1.14	W
P <sub>D1</sub> 最大输入功耗				0.01	W
P <sub>D2</sub> 最大输出功耗				1.13	W

### 电气特性

表 11. Pai821xx 电气特性

V<sub>CC1</sub> = 2.5V<sub>DC</sub>±3% or 3.3V<sub>DC</sub>±10% or 5V<sub>DC</sub>±10%, 0.1uF capacitor from V<sub>CC1</sub> to GND1, V<sub>CC2</sub> = 15V<sub>DC</sub>±10%, 1uF capacitor from V<sub>CC2</sub> to V<sub>EE2</sub>, C<sub>LOAD</sub> = 1nF. T<sub>A</sub> = -40°C to 125°C  
(除非另有说明).

参数	测试条件	最小值	典型值	最大值	单位
<b>供电电流</b>					
I <sub>VCC1</sub> V <sub>CC1</sub> 静态工作电流	V <sub>IN-</sub> 供电 0V, V <sub>IN+</sub> 供电 0V		0.8		mA
I <sub>VCC2</sub> V <sub>CC2</sub> 静态工作电流	V <sub>IN-</sub> 供电 0V, V <sub>IN+</sub> 供电 0V		1.8		mA

逻辑侧电源电压欠压阈值					
$V_{UV+(VCC1)}$	$V_{CC1}$ 欠压开启阈值	2.10	2.25	2.40	V
$V_{UV-(VCC1)}$	$V_{CC1}$ 欠压关闭阈值	2.00	2.10	2.20	V
$V_{HYS(VCC1)}$	$V_{CC1}$ UVLO 阈值滞后	0.10	0.15		V
Pai821XA 系列驱动电源电压欠压阈值					
$V_{UV+(VCC2)}$	$V_{CC2}$ 欠压开启阈值		8.4	9.4	V
$V_{UV-(VCC2)}$	$V_{CC2}$ 欠压关闭阈值	7.1	7.8		V
$V_{HYS(VCC2)}$	$V_{CC2}$ UVLO 阈值滞后		0.6		V
Pai821X(B;C) 系列驱动电源电压欠压阈值					
$V_{UV+(VCC2)}$	$V_{CC2}$ 欠压开启阈值		12	13	V
$V_{UV-(VCC2)}$	$V_{CC2}$ 欠压关闭阈值	9.8	10.8		V
$V_{HYS(VCC2)}$	$V_{CC2}$ UVLO 阈值滞后		1.2		V
输入					
$V_{INH}$	输入信号开启阈值		$0.50 \cdot V_{CC1}$	$0.60 \cdot V_{CC1}$	V
$V_{INL}$	输入信号关闭阈值	$0.30 \cdot V_{CC1}$	$0.35 \cdot V_{CC1}$		V
$V_{HYS}$			$0.15 \cdot V_{CC1}$		
输出					
$I_{OH}/I_{OL}$	峰值源电流和漏电流	$C_{LOAD} = 0.22\mu F$ , with external current limiting resistors, 1kHz switching frequency	6	10	A
$V_{OH}$	高电平输出电压 ( $V_{CC2}-V_{OUTH}$ )	$I_{OUTH} = -20\text{mA}$		100	150
$V_{OL}$	低电平输出电压 ( $V_{OUTH}-V_{OUTL}$ )	$I_{OUTL} = 20\text{mA}$		7.5	11.5
有源米勒钳位 (仅适用于 Pai821XC)					
$V_{CLAMP}$	Low level clamp voltage	$I_{CLAMP} = 20\text{mA}$		7	10
$I_{CLAMP}$	Clamp low level current	$V_{CLAMP} = V_{EE2} + 15\text{V}$		10	A
$V_{CLAMP-TH}$	Clamp threshold voltage	$IN+=\text{high}, IN-=\text{low}$		2.1	2.3
短路钳位 (仅适用于 Pai821XC)					
$V_{CLP-OUT}$	Clamping voltage ( $V_{OUT}-V_{CC2}$ )	$IN+=\text{high}, IN-=\text{low}, t_{CLAMP}=10\mu s$ , $I_{OUT}=500\text{mA}$		1.0	1.3
$V_{CLP-OUT}$	Clamping voltage ( $V_{CC2}-V_{CLAMP}$ )	$IN+=\text{low}, IN-=\text{high}$ , $I_{CLAMP}=-20\text{mA}$		0.9	1.0
下拉功能 (仅适用于 Pai821XC)					
$V_{OUTSD}$	Active pulldown voltage on CLAMP	$I_{OUT}=0.1 \cdot I_{OUTL(typ)}, V_{CC2}=\text{open}$		1.8	2.5
时序					
$t_{PLH}$	传播延迟, 高电平 <sup>1</sup>	$C_{LOAD} = 1.8\text{nF}$		51	65
$t_{PHL}$	传播延迟, 低电平 <sup>1</sup>			51	65
$t_{PWD}$	脉宽失真	$C_{LOAD} = 1.8\text{nF}$		1	10
$t_r$	上升时间 <sup>2</sup>	$C_{LOAD} = 1.8\text{nF}$		8	15
$t_f$	下降时间 <sup>2</sup>			7	12
CMTI	共模瞬变抗扰度 <sup>3</sup>		100	150	kV/us

(1)  $t_{PLH}$  传播延迟是从同向输入信号上升沿或反向输入信号下降沿的 50% 水平至信号上升沿的 50% 水平,  $t_{PHL}$  传播延迟是从同向输入信号下降沿或反向输入信号上升沿的 50% 水平至信号上升沿的 50% 水平。参见图 22。

(2)  $t_r$  是从输出信号上升沿的 10% 水平至上升沿的 90% 水平的的时间,  $t_f$  是从输出信号下降沿的 90% 水平至 10% 水平的的时间。参见图 21。

(3) 共模瞬变抗扰度 CMTI 的测量方法参见图 28。

## 绝缘和安全相关规格

## 绝缘规格

表 12. Pai821xx 绝缘规格

参数	符号	NB SOIC-8	WB SOIC-8	单位	测试条件/说明
额定绝缘电压		3750	5000	V rms	持续 1 分钟
最小外部气隙 (电气间隙)	L (CLR)	≥4	≥8	mm min	测量输入端至输出端, 空气最短距离
最小外部路径 (爬电距离)	L (CRP)	≥4	≥8	mm min	测量输入端至输出端, 沿壳体最短距离
最小内部间隙 (内部间隙)		≥21	≥21	μm min	绝缘介质厚度
路径阻抗 (相比漏电起痕指数)	CTI	>400	>400	V	DIN IEC 112/VDE 0303 Part 1
材料组别		II	II		Material Group (DIN VDE 0110, 1/89, Table 1)

## 封装特性

表 13. Pai821xx 封装特性

参数	符号	典型值	单位	测试条件/说明
电阻 (输入对输出) <sup>1</sup>	R <sub>i-o</sub>	10 <sup>11</sup>	Ω	
电容 (输入对输出) <sup>1</sup>	C <sub>i-o</sub>	1.5	pF	@1MHz
输入电容 <sup>2</sup>	C <sub>i</sub>	3	pF	@1MHz

- (1) 该器件被认为是两端器件。将 VDD<sub>1</sub> 一侧的所有端子短接在一起作为一端, 将 VDD<sub>2</sub> 一侧所有端子短接在一起作为另一端。  
 (2) 指从输入信号引脚到电源地之间的电容值。

## 法规信息

表 14. Pai821xx 法规信息

关于特定通过隔离栅的波形和绝缘水平下的推荐最大工作电压, 请参见如下表格。

安规认证	Pai821xx-SR (NB SOIC-8 Package)	Pai821xx-W5R (WB SOIC-8 Package)
UL	UL1577 器件认可程序认可 <sup>1</sup> 单一/基本绝缘保护, 3750 V <sub>rms</sub> 隔离电压 File Number: <b>E494497</b>	UL1577 器件认可程序认可 <sup>1</sup> 单一/基本绝缘保护, 5000 V <sub>rms</sub> 隔离电压 File (Pending)
VDE	DIN VDE V 0884-11:2017-01 <sup>2</sup> 基本绝缘: V <sub>IORM</sub> = 1200 V 峰值, V <sub>IOSM</sub> = 5000 V 峰值 File Number: <b>40052896</b>	DIN VDE V 0884-11:2017-01 <sup>2</sup> 基本绝缘: V <sub>IORM</sub> = 1200 V 峰值, V <sub>IOSM</sub> = 5000 V 峰值 File (Pending)
CQC	符合 CQC11-471543-2012、GB4943.1-2011 标准 基本绝缘 500 V rms (707 V 峰值) 最大工作电压 加强绝缘 422 V rms (600 V 峰值) 最大工作电压 File Number: <b>CQC22001333773</b>	符合 CQC11-471543-2012、GB4943.1-2011 标准 基本绝缘 845 V rms (1200 V 峰值) 最大工作电压 加强绝缘 422 V rms (600 V 峰值) 最大工作电压 File (Pending)

- (1) 依据 UL1577, 每个 Pai821xx-SR 都经过 1 秒钟绝缘测试电压 ≥ 4700 V rms 的验证测试; 每个 Pai821xx-W5R 都经过 1 秒钟绝缘测试电压 ≥ 6000 V rms 的验证测试。  
 (2) 根据 DIN VDE V 0884-11, 对每个 Pai821xx 施加 ≥ 1800 V 峰值电压/1 秒钟的电压进行的绝缘测试 (局部放电阈值 = 5 pC);

VDE 隔离特性

表 15. VDE 隔离特性

描述	测试条件/说明	符号	特性		单位
			Pai821xx-SR NB SOIC-8	Pai821xx-W5R WB SOIC-8	
过电压类型符合标注 IEC 60664-1	额定电源电压 ≤ 150 V rms 额定电源电压 ≤ 300 V rms 额定电源电压 ≤ 400 V rms		I to IV I to III I to III	I to IV I to III I to III	
环境分类			40/105/21	40/105/21	
污染等级(DIN VDE 0110, 表 1)			2	2	
最大重复峰值隔离电压		$V_{IORM}$	1200	1200	V peak
输入至输出测试电压, 方法 b1	$V_{IORM} \times 1.5 = V_{pd(m)}$ , 100% 产品测试, $t_{ini} = t_m = 1s$ , 局部放电 < 5pC	$V_{pd(m)}$	1800	1800	V peak
输入至输出测试电压, 方法 a 跟随环境测试, 子类 1	$V_{IORM} \times 1.2 = V_{pd(m)}$ , $t_{ini} = 60s$ , $t_m = 10s$ , 局部放电 < 5pC	$V_{pd(m)}$	1440	1440	V peak
跟随输入和/或安全测试, 子类 2 和子类 3	$V_{IORM} \times 1.2 = V_{pd(m)}$ , $t_{ini} = 60s$ , $t_m = 10s$ , 局部放电 < 5pC	$V_{pd(m)}$	1440	1440	V peak
最高允许过压		$V_{IOTM}$	5300	7071	V peak
基本绝缘浪涌(冲击)电压	1.2/50us 组合波, $V_{TEST} = 1.3 \times V_{IOSM}$ (验证测试) <sup>1</sup>	$V_{IOSM}$	5000	5000	V peak
安全限值	发生故障时允许的最大值(参见图 6)				
最大安全温度		$T_S$	150	150	°C
25°C下最大耗散功率		$P_S$	1.14	1.14	W
在 $T_S$ 的绝缘电阻	$V_{IO} = 500 V$ at $T_A = 25^\circ C$	$R_{IO}$	$>10^{12}$	$>10^{12}$	$\Omega$
	$V_{IO} = 500 V$ at $100^\circ C \leq T_A \leq 125^\circ C$	$R_{IO}$	$>10^{11}$	$>10^{11}$	$\Omega$
	$V_{IO} = 500 V$ at $T_S = 150^\circ C$	$R_{IO}$	$>10^9$	$>10^9$	$\Omega$

(1) 依据 DIN V VDE V 0884-11, Pai821xx 器件可通过 6500V 浪涌电压验证测试。

典型特性曲线

$V_{CC1} = 2.5V_{DC} \pm 3\%$  or  $3.3V_{DC} \pm 10\%$  or  $5V_{DC} \pm 10\%$ , 0.1uF capacitor from  $V_{CC1}$  to GND1,  $V_{CC2} = 15V_{DC} \pm 10\%$ , 1uF capacitor from  $V_{CC2}$  to  $V_{EE2}$ ,  $C_{LOAD} = 1nF$ .  $T_A = -40^\circ C$  to  $125^\circ C$  (除非另有说明)。

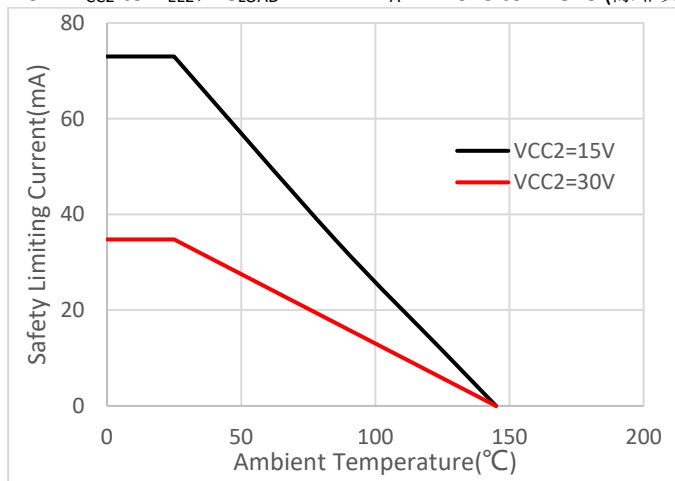


图5. NB/WB SOIC-8 封装驱动电源限流--热降额曲线, 依据VDE 的安全限值与环境温度的关系

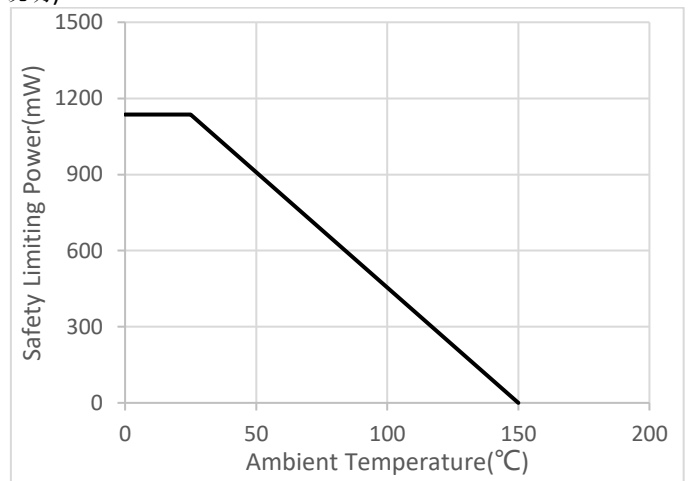


图6. NB/WB SOIC-8 封装芯片总功耗--热降额曲线, 依据VDE 的安全限值与环境温度的关系

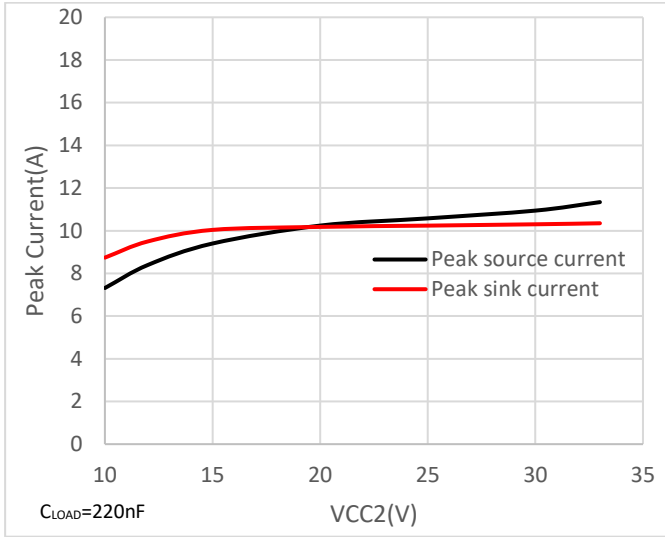


图7. 输出高驱动电流 vs VCC2

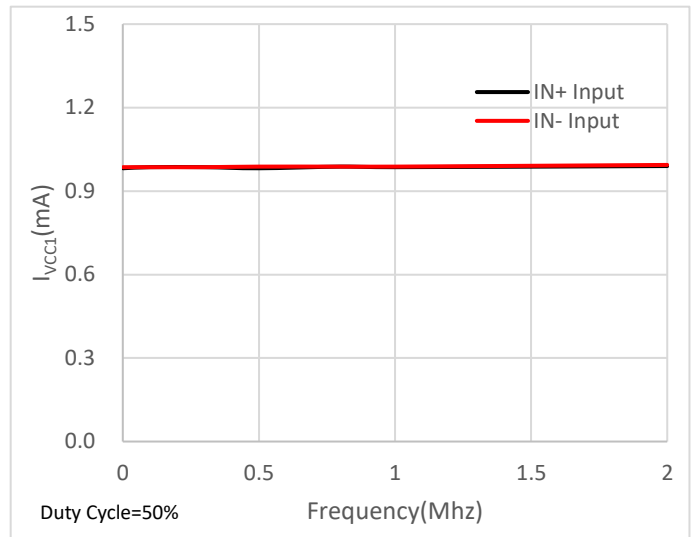


图8. I\_VCC1 供电电流 vs 输入信号频率

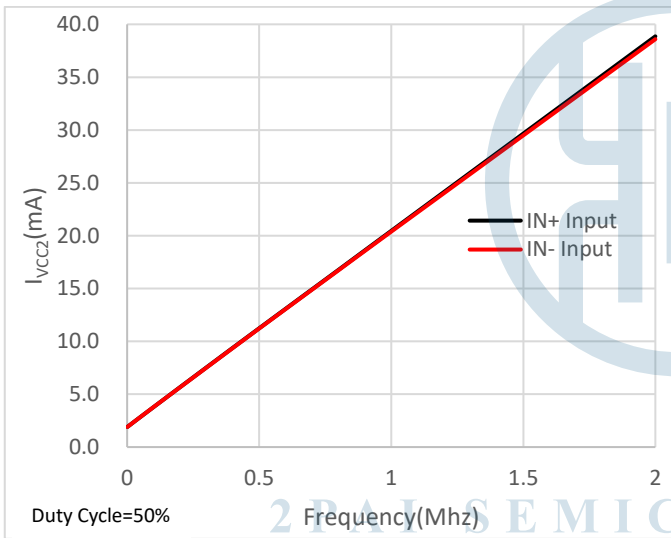


图9. I\_VCC2 供电电流 vs 输入信号频率

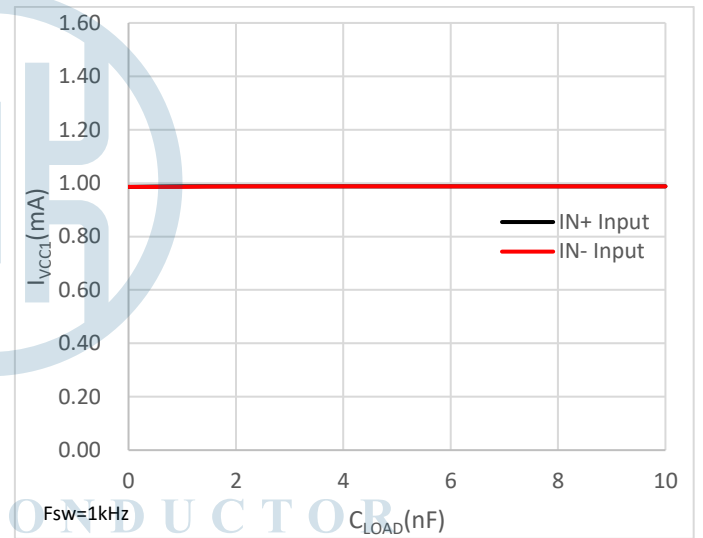


图10. I\_VCC1 供电电流 vs 输出负载电容

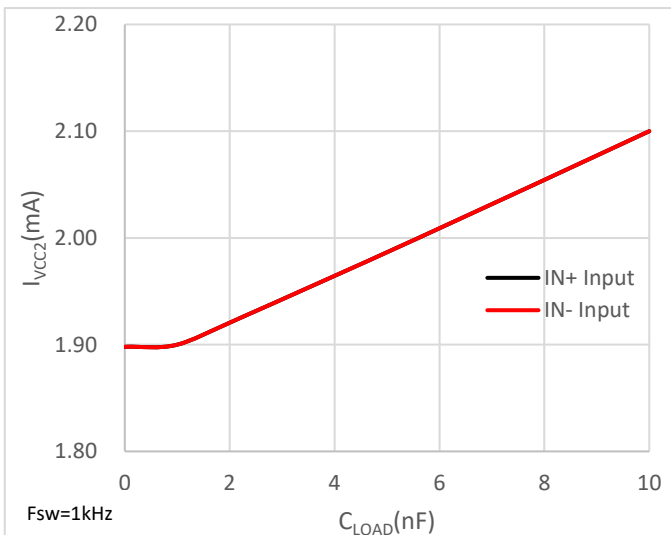


图11. I\_VCC2 供电电流 vs 输出负载电容

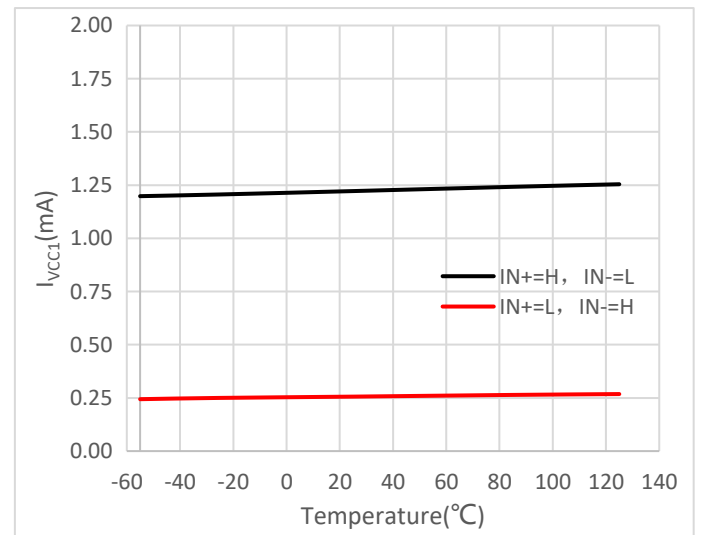


图12. I\_VCC1 供电电流 vs 环境温度

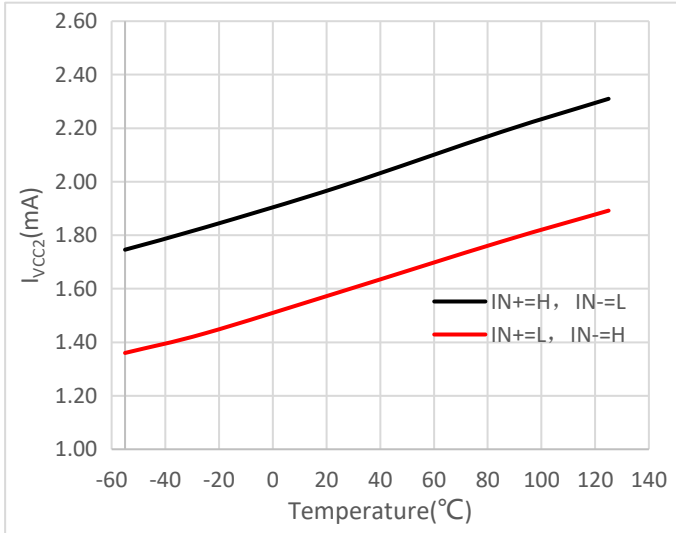


图 13.  $I_{VCC2}$  供电电流 vs 环境温度

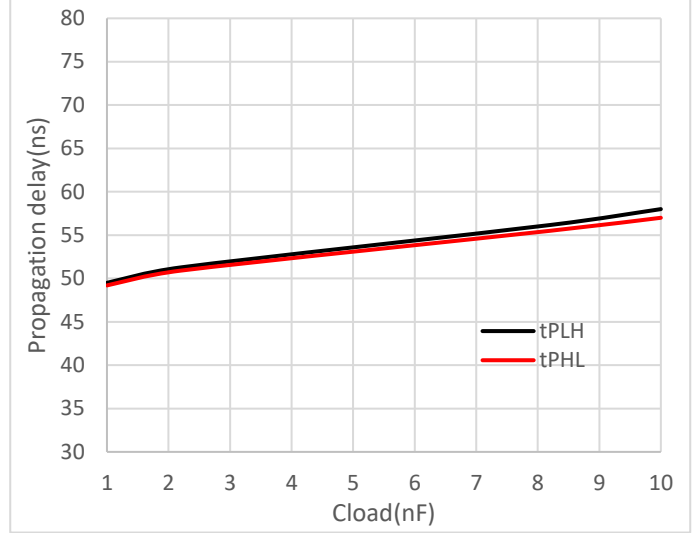


图 14. 传播延迟 vs 输出负载电容

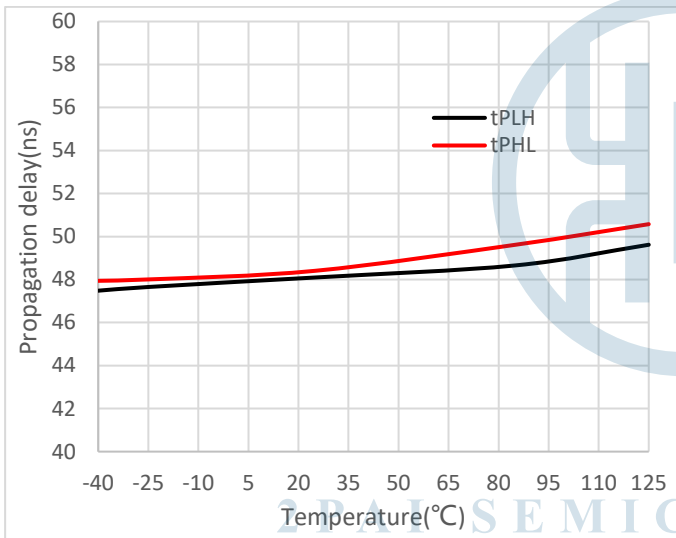


图 15. 传播延迟 vs Ambient Temperature

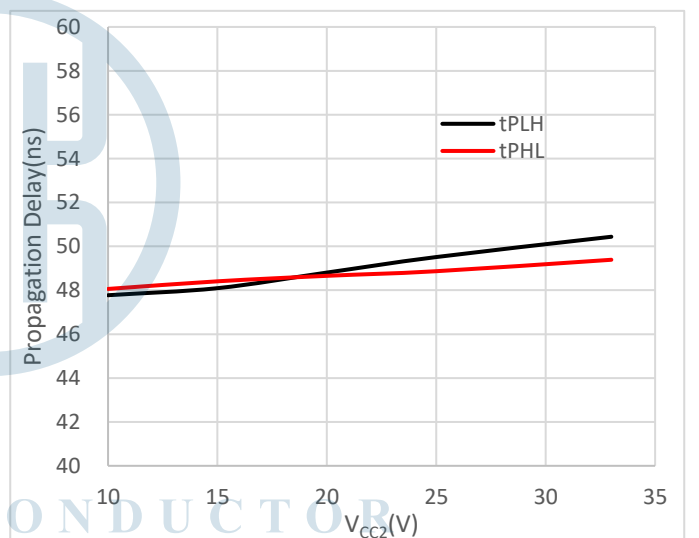


图 16. 传播延迟 vs  $V_{CC2}$

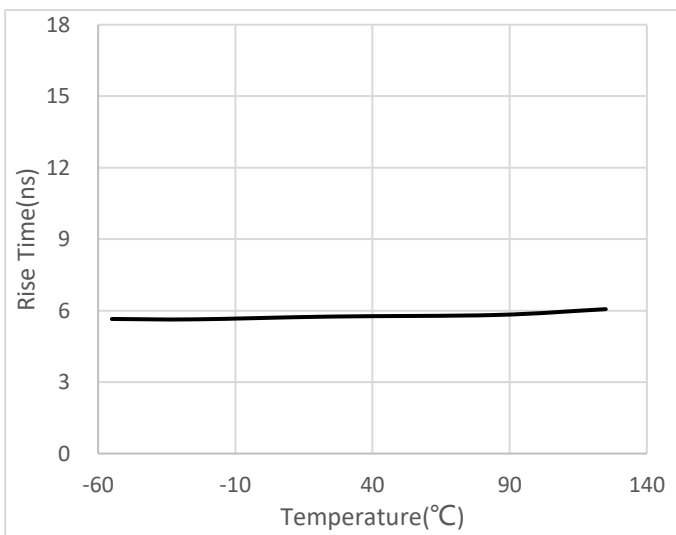


图 17. 上升时间 vs 环境温度

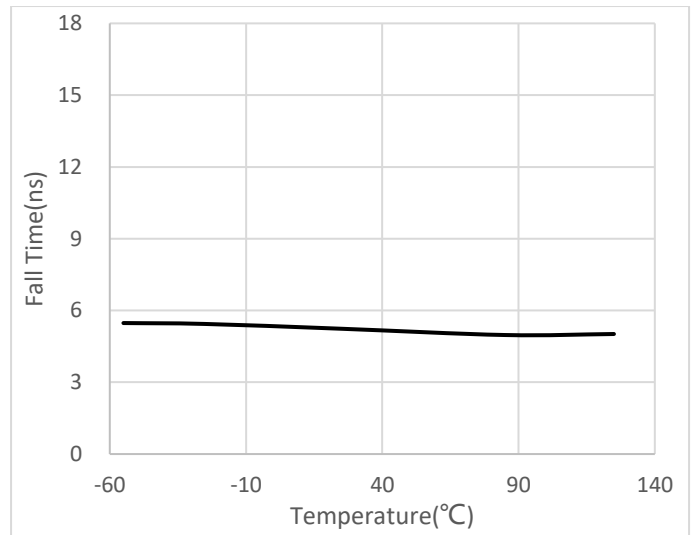


图 18. 下降时间 vs 环境温度



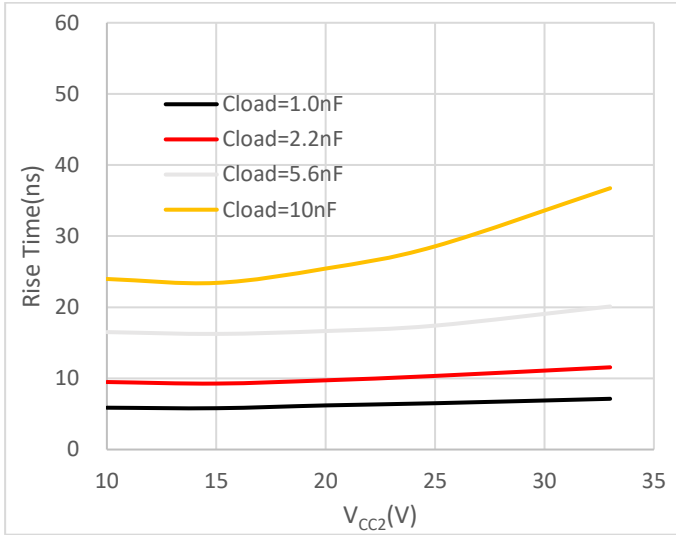


图 19. 上升时间 vs C<sub>LOAD</sub> and V<sub>CC2</sub>

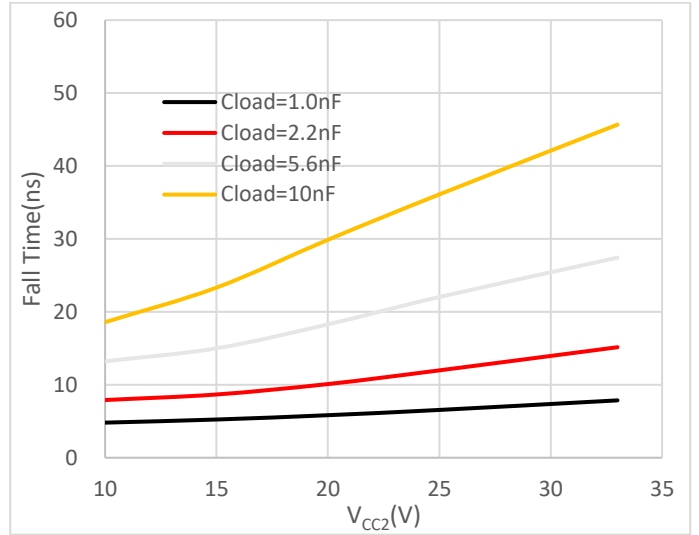


图 20. 下降时间 vs C<sub>LOAD</sub> and V<sub>CC2</sub>

时序测试信息

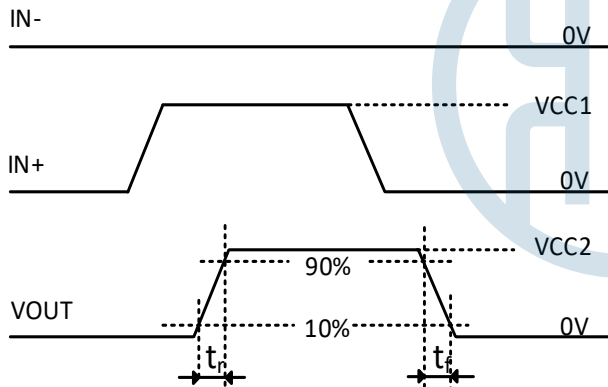


图 21. 动态时间波形测试方法

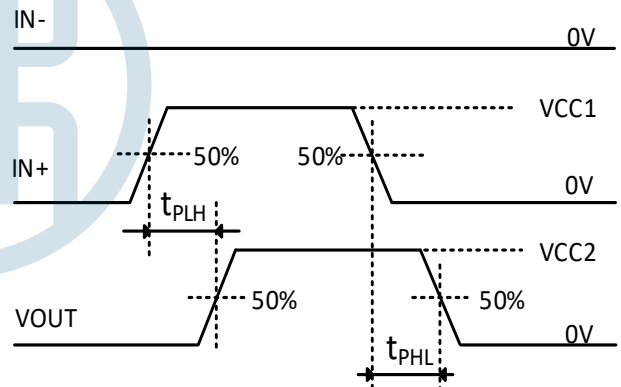


图 22. 传播延迟波形测试方法

## 应用信息

### 典型应用

驱动 IGBTs 的典型应用线路示意如下。

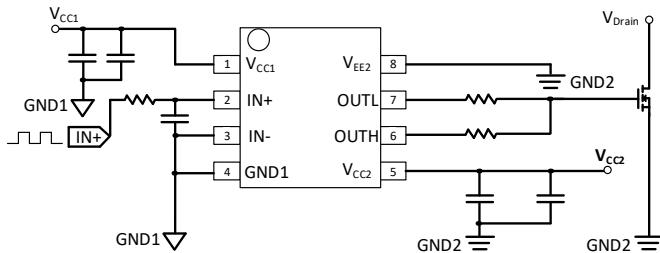


图 23. Pai821x(A;B) 典型应用线路-IN+ 同向使能输入

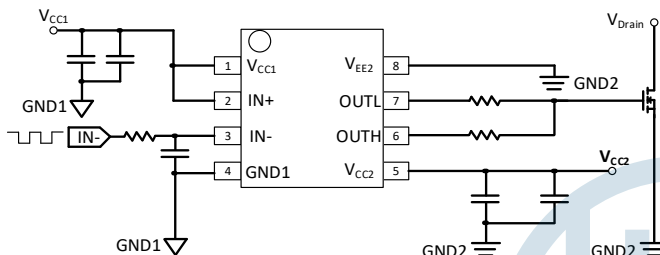


图 24. Pai821x(A;B) 典型应用线路-IN- 反向使能输入

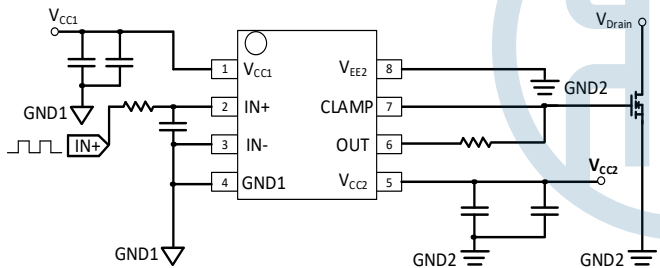


图 25. Pai821xC 典型应用线路-IN+ 同向使能输入

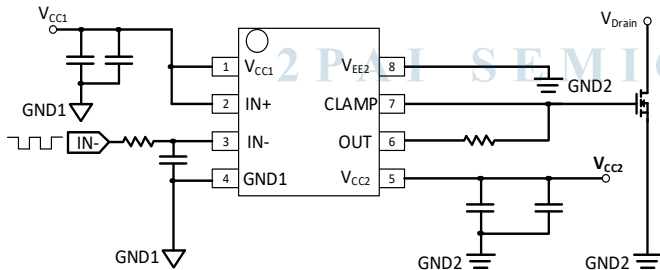


图 26. Pai821xC 典型应用线路-IN- 反向使能输入

### PCB 布局

低 ESR 陶瓷旁路电容器必须连接在  $V_{CC1}$  与  $GND1$  之间以及  $V_{CC2}$  与  $V_{EE2}$  之间。旁路电容器应尽可能靠近隔离器放置在 PCB 上。 $V_{CC1}$  与  $GND1$  之间推荐的旁路电容值在 0.1uF 至 1uF 之间， $V_{CC2}$  与  $V_{EE2}$  之间推荐的旁路电容值在 1uF 至 10uF 之

间。隔离器两侧旁路电容旁边推荐额外增加 100nF 电容用于高频滤波。

如果系统噪声太大，或者为了增强系统的抗 ESD 能力，用户还可以在两侧电源路径串联电阻(50~100Ω)。

为了避免连接到开关节点的  $V_{EE2}$  引脚上出现较大的负电压瞬态，必须最小化顶部晶体管源和底部晶体管源之间的寄生电感。将晶体管栅极充电和放电的高峰值电流限制在最小物理面积是至关重要的。这种限制降低了回路电感，并将晶体管栅极端子上的噪声降至最低。栅极驱动器必须尽可能靠近晶体管。

为了最小化信号回路的阻抗，将实心接地层直接置于高速信号路径下方，越近越好。返回路径将在最近的接地层与信号路径之间耦合。为受控阻抗传输线互连保持适当的迹线宽度。

避免降低隔离能力，保持隔离器设备下方的空间没有金属，如平面、焊盘、痕迹和过孔。

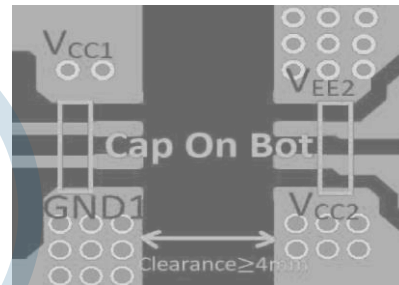


图 27. Layout 示例

### 米勒钳位(Pai821xC)

荣湃米勒钳位单通道隔离栅极驱动 Pai821xC，于驱动输出关断瞬态，内部有源米勒钳位可保证驱动输出的电压无限接近 0V，规避输出驱动的 IGBT 或 MOSFET 功率管因米勒电容产生的功率管误导通。

Pai821xC 提供有条件的短路钳位保护功能。当 IGBT 或 MOSFET 栅极过电压故障击穿瞬态，驱动器输出端的电压高于  $V_{CC2}$  时，有源米勒钳位引脚内部的二极管可将过电压传导至  $V_{CC2}$  电源端口，通过  $V_{CC2}$  端口稳压电容实现有限的过电压短路保护，降低系统线路因故障而损坏的程度。米勒钳位引脚内部的二极管可通过的瞬态电流峰值可达 500mA，对应持续时间 10us，持续通过的电流能力为 20mA。

Pai821xC 于  $V_{CC2}$  未供电时，有源米勒钳位引脚会钳位输出端口接近 2V，规避输出端口驱动的 IGBT 或 MOSFET 功率管出现误动作。

Pai821xC 典型应用线路参考图 25 和图 26。

CMTI 测量

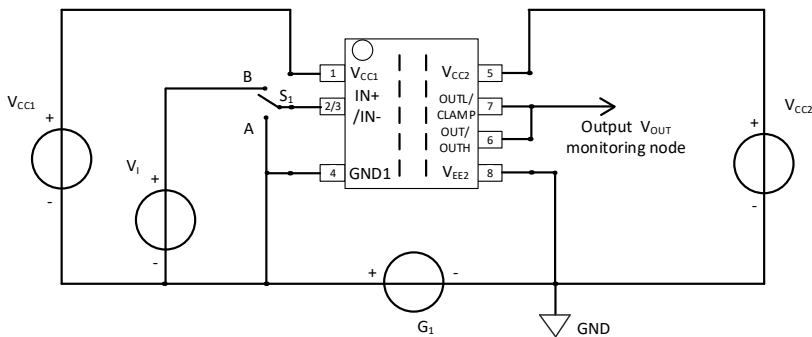


图 28. 共模瞬变抗扰度(CMTI)测量

Pai821xx 系列隔离驱动器的共模瞬变抗扰度(CMTI)需要在指定的共模脉冲幅度( $V_{CM}$ )和指定的共模脉冲压摆率( $dV_{CM}/dt$ )以及其他指定的测试或环境条件下测量。共模脉冲发生器(G1)能提供指定幅度快速上升/下降和持续时间的共模脉冲,最大共模电压转换率( $dV_{CM}/dt$ )可以用于 Pai821xx 隔离驱动器的 CMTI 测量。共模脉冲施加在 Pai821xx 隔离驱动器的一侧接地  $GND_1$  和另一侧接地  $V_{EE2}$  之间,并且应能够提供正向瞬变和负向瞬变。



2PAI SEMICONDUCTOR

外形尺寸

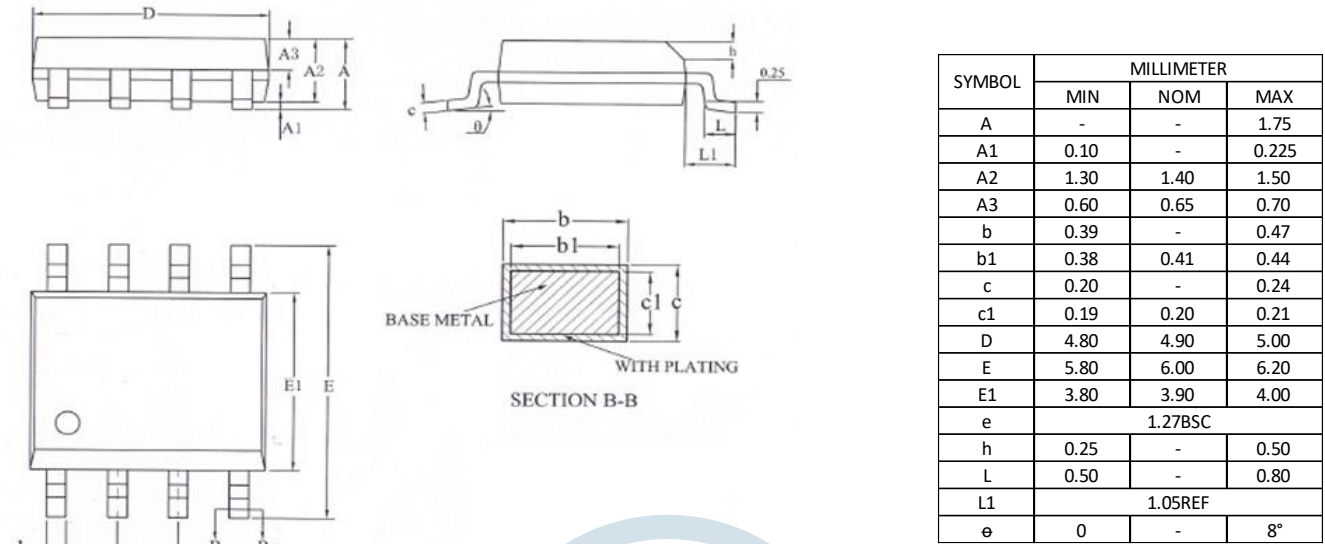


图29. NB SOIC-8 封装外形尺寸-尺寸单位(mm)

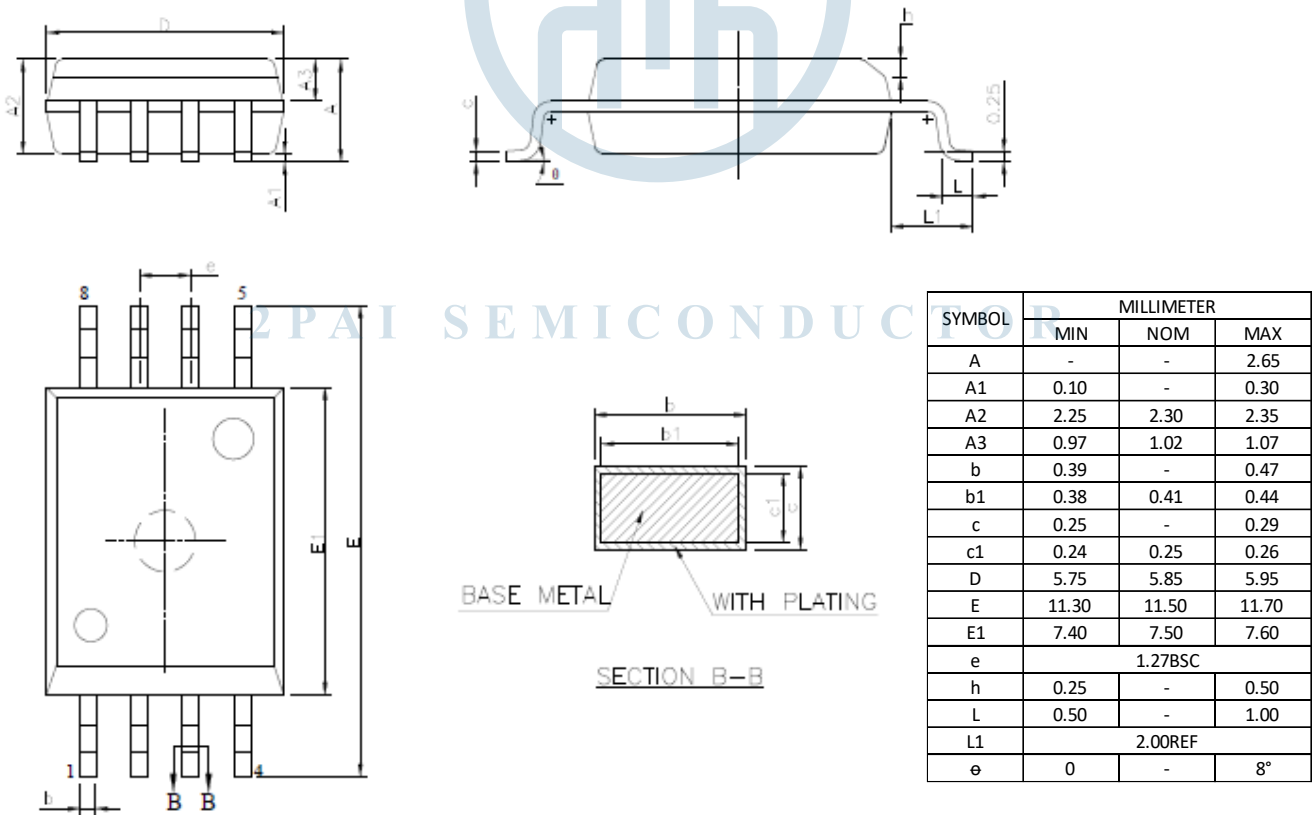


图30. WB SOIC-8 封装外形尺寸-尺寸单位(mm)

## 焊盘图案

### 8 脚窄体 SOIC 封装 [NB SOIC-8]

下图说明了 Pai821xx 使用 8 引脚窄体 SOIC 封装时的推荐焊盘图案细节。下表列出了图中所示尺寸的值。

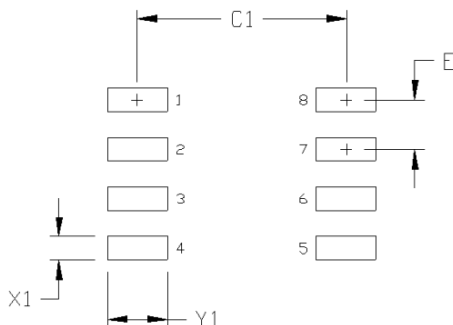


图 31.8 引脚窄体 SOIC 封装 [NB SOIC-8] 焊盘图案

表 16.8 引脚窄体 SOIC 封装 [NB SOIC-8] 焊盘图案尺寸

尺寸	特征	值	单位
C1	Pad column spacing	5.40	mm
E	Pad row pitch	1.27	mm
X1	Pad width	0.60	mm
Y1	Pad length	1.55	mm

- (1) 焊盘图案基于 IPC-7351 设计。
- (2) 显示的所有特征尺寸均在最大材料条件下，并且假设制造公差为 0.05 毫米。

### 8 脚宽体 SOIC 封装 [WB SOIC-8]

下图说明了 Pai821xx 使用 8 引脚宽体 SOIC 封装时的推荐焊盘图案细节。下表列出了图中所示尺寸的值。

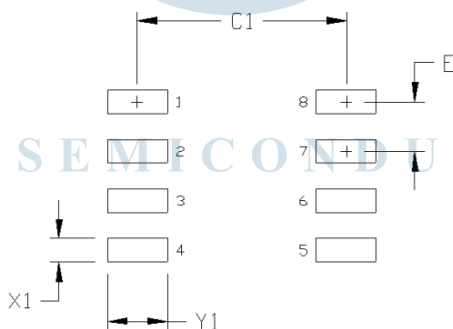


图 32.8 引脚宽体 SOIC 封装 [WB SOIC-8] 焊盘图案

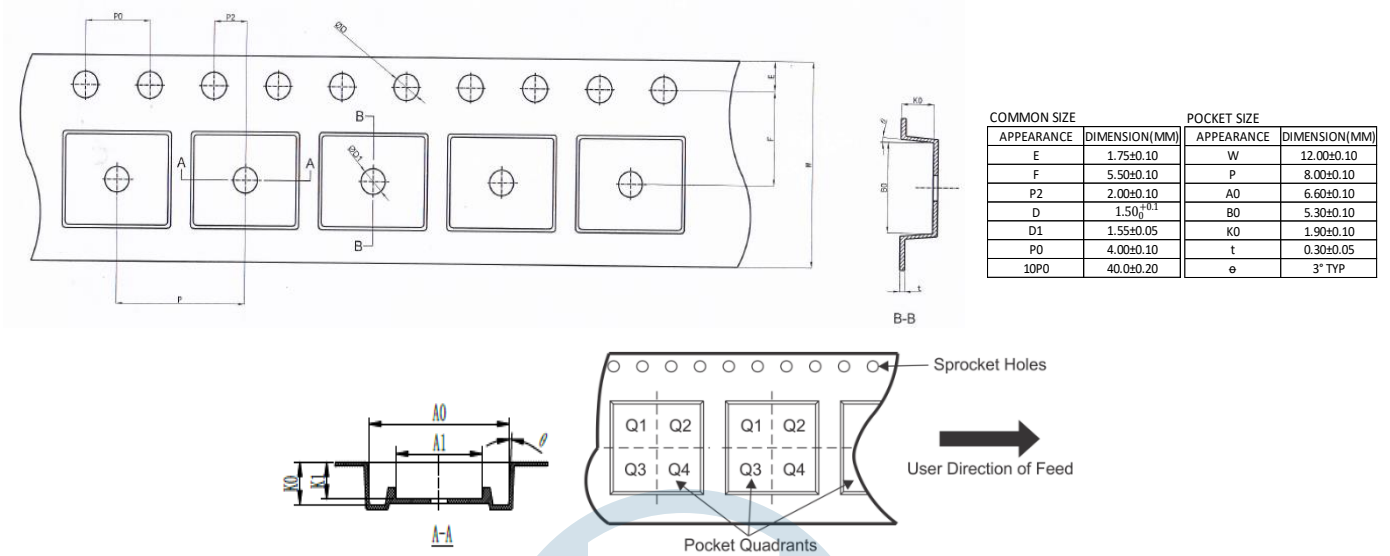
表 17.8 引脚宽体 SOIC 封装 [WB SOIC-8] 焊盘图案尺寸

尺寸	特征	值	单位
C1	Pad column spacing	9.75	mm
E	Pad row pitch	1.27	mm
X1	Pad width	0.60	mm
Y1	Pad length	2.00	mm

- (1) 焊盘图案基于 IPC-7351 设计。
- (2) 显示的所有特征尺寸均在最大材料条件下，并且假设制造公差为 0.05 毫米。

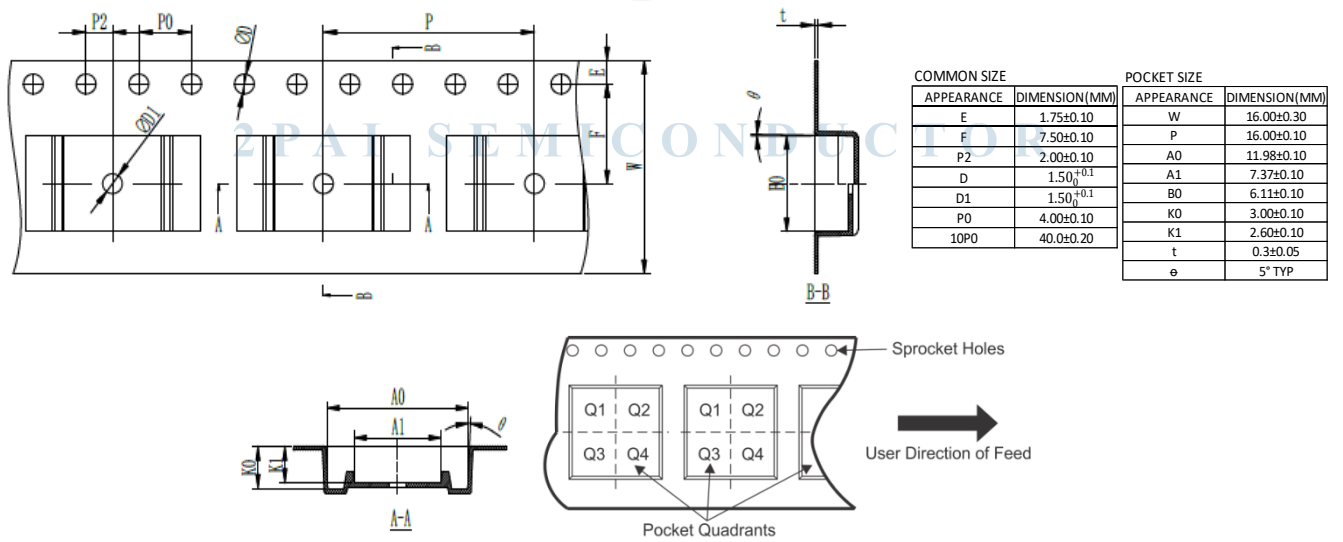
包装信息

8 脚窄体 SOIC 封装[NB SOIC-8]



备注: 芯片 Pin1 在 Q1 的位置  
图 33. 引脚窄体 SOIC 封装[NB SOIC-8] 包装信息-尺寸单位(mm)

8 脚宽体 SOIC 封装[WB SOIC-8]



备注: 芯片 Pin1 在 Q1 的位置  
图 34. 引脚宽体 SOIC 封装[WB SOIC-8] 包装信息-尺寸单位(mm)

## 顶层丝印图



第一行	Pai82XXX=产品型号
第二行	YY = 生产年份 WW = 生产周 ZZ=生产工厂制定的制造代码
第三行	XXXXX, 没有特殊含义

图 35. 产品丝印图

## 订购指南

表 18. 订购列表

型号	工作温度范围	欠压 阈值 (V)	驱动 电流 (A)	隔离耐压 (kV rms)	是否 车规型号	封装类型	潮敏等级, 允许最高焊接温度 <sup>1</sup>	最小订购/ 每卷数量 <sup>2</sup>
Pai8211A-SR	-40 to 125°C	8	6	3.75	否	NB SOIC-8	Level-2-260C-1 YEAR	4000
Pai8211AQ-SR	-40 to 125°C	8	6	3.75	是	NB SOIC-8	Level-2-260C-1 YEAR	4000
Pai8211B-SR	-40 to 125°C	12	6	3.75	否	NB SOIC-8	Level-2-260C-1 YEAR	4000
Pai8211BQ-SR	-40 to 125°C	12	6	3.75	是	NB SOIC-8	Level-2-260C-1 YEAR	4000
Pai8211C-SR	-40 to 125°C	12	6	3.75	否	NB SOIC-8	Level-2-260C-1 YEAR	4000
Pai8211CQ-SR	-40 to 125°C	12	6	3.75	是	NB SOIC-8	Level-2-260C-1 YEAR	4000
Pai8211A-W5R	-40 to 125°C	8	6	5.00	否	WB SOIC-8	Level-2-260C-1 YEAR	1000
Pai8211AQ-W5R	-40 to 125°C	8	6	5.00	是	WB SOIC-8	Level-2-260C-1 YEAR	1000
Pai8211B-W5R	-40 to 125°C	12	6	5.00	否	WB SOIC-8	Level-2-260C-1 YEAR	1000
Pai8211BQ-W5R	-40 to 125°C	12	6	5.00	是	WB SOIC-8	Level-2-260C-1 YEAR	1000
Pai8211C-W5R	-40 to 125°C	12	6	5.00	否	WB SOIC-8	Level-2-260C-1 YEAR	1000
Pai8211CQ-W5R	-40 to 125°C	12	6	5.00	是	WB SOIC-8	Level-2-260C-1 YEAR	1000

(1) 潮敏等级, 允许最高焊接温度 - 根据 JEDEC 行业标准分类的湿度敏感度等级, 以及允许最高焊接温度。

(2) 最小订购数量为一卷数量。

变更历史

版本信息	日期	页面	变更记录
1.0	2021/08/12	所有页面	初始化版本
1.1	2022/07/20	所有页面	湿敏等级更新 安规认证信息更新 增加 Pai8211(B;C)和 WB SOIC-8 封装信息



2PAI SEMICONDUCTOR



单击下面可查看定价，库存，交付和生命周期等信息

[>>2pai\\_semi\(荣湃半导体\)](#)